Ατομική Διπλωματική Εργασία

ΕΚΠΑΙΔΕΥΤΙΚΟ ΥΛΙΚΟ ΓΙΑ ΤΟ ΜΑΘΗΜΑ ΤΩΝ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ

Μαρία Ευθυμίου

ΠΑΝΕΠΙΣΤΗΜΙΟ ΚΥΠΡΟΥ

ΤΜΗΜΑ ΠΛΗΡΟΦΟΡΙΚΗΣ

Μάιος 2010

ΠΑΝΕΠΙΣΤΗΜΙΟ ΚΥΠΡΟΥ

ΤΜΗΜΑ ΠΛΗΡΟΦΟΡΙΚΗΣ

Εκπαιδευτικό Υλικό για το μάθημα των ψηφιακών συστημάτων

Μαρία Ευθυμίου

Επιβλέπων Καθηγητής

Παρασκευάς Ευριπίδου

Η Ατομική Διπλωματική Εργασία υποβλήθηκε προς μερική εκπλήρωση των απαιτήσεων απόκτησης του πτυχίου Πληροφορικής του Τμήματος Πληροφορικής του Πανεπιστημίου Κύπρου

Μάιος 2010

Ευχαριστίες

Στο σημείο αυτό θα ήθελα να εκφράσω τις ειλικρινείς μου ευχαριστίες σε όλους αυτούς τους ανθρώπους που συνέβαλλαν στο να φέρω εις πέρας την παρούσα Προπτυχιακή Διπλωματική Εργασία.

Πρώτα απ' όλα, θέλω να ευχαριστήσω τον επιβλέποντα της εργασίας αυτής, Καθηγητή κ. Παρασκευά Ευριπίδου και ιδιαίτερα θα ήθελα να ευχαριστήσω τον Καθηγητή κ. Κωνσταντίνο Παττίχη για την πολύτιμη βοήθεια που μου προσέφερε και τη διαρκή υποστήριξή του, με την άψογη συνεργασία, τις πολύτιμες συμβουλές και την καθοδήγησή του σε όλη την διάρκεια της εκπόνησης αυτής της διπλωματικής εργασίας.

Επίσης θέλω να ευχαριστήσω όλους τους φίλους και συναδέλφους μου τόσο για τα όμορφα φοιτητικά χρόνια που περάσαμε μαζί όσο και για την ηθική υποστήριξη και κατανόησή τους, ιδιαίτερα κατά τη διάρκεια των τελευταίων μηνών της προσπάθειάς μου.

Τέλος, θα ήθελα να εκφράσω τις ευχαριστίες μου στην οικογένεια μου για την αμέριστη συμπαράσταση, βοήθεια και προ πάντων κατανόηση και ανοχή καθ' όλο το χρονικό διάστημα των σπουδών μου.

Μαρία Ευθυμίου

Περίληψη

Ο στόχος αυτής της διπλωματικής εργασίας είναι η ανάπτυξη εκπαιδευτικού υλικού για το μάθημα των Ψηφιακών Συστημάτων. Το μάθημα των Ψηφιακών Συστημάτων (ΕΠΛ 121), είναι υποχρεωτικό με βάση το πρόγραμμα παρακολούθησης μαθημάτων του τμήματος μας και διδάσκετε στο εαρινό εξάμηνο του πρώτου έτους. Στο μάθημα αυτό εισάγονται οι αρχές σχεδίασης, ανάλυσης, και κατασκευής ηλεκτρονικών ψηφιακών συστημάτων και υπολογιστών. Παράλληλα, εξετάζεται η αναπαράσταση δεδομένων με το δυαδικό σύστημα, και η αποθήκευση και επεξεργασία τους με ηλεκτρονικά ψηφιακά κυκλώματα και η θεωρία συμπληρώνεται με πρακτική εξάσκηση στη σχεδίαση και κατασκευή κυκλωμάτων σε ειδικό εργαστήριο.

Τελειώνοντας αυτό το μάθημα, ο φοιτητής θα γνωρίζει τους διάφορους τρόπους με τους οποίους παριστάνονται πληροφορίες σε ψηφιακό ηλεκτρονικό υπολογιστή, τα βασικά συστατικά από τα οποία κατασκευάζονται τα ψηφιακά ηλεκτρονικά κυκλώματα, τις μαθηματικές και πρακτικές αρχές που χρησιμοποιούνται στη σχεδίαση κα ανάλυση ψηφιακών κυκλωμάτων, τη λειτουργία διαφόρων κοινών κυκλωμάτων και πως κατασκευάζεται ένας ολοκληρωμένος (αλλά απλός) ψηφιακός ηλεκτρονικός υπολογιστής από τέτοια κυκλώματα. Επιπλέον, θα μπορεί να σχεδιάζει, κατασκευάζει και δοκιμάζει ψηφιακά ηλεκτρονικά κυκλώματα, δεδομένων των προδιαγραφών των απαιτούμενων λειτουργιών και να αναλύει ψηφιακά ηλεκτρονικά κυκλώματα και να προσδιορίζει τη λειτουργία τους.

Η διπλωματική αυτή εργασία εκπονείται για να βοηθήσει τους φοιτητές που θα παρακολουθήσουν το μάθημα να έχουν μια πιο σαφή και καθαρή εικόνα για αυτό, χρησιμοποιώντας τις ανανεωμένες σημειώσεις του μαθήματος και αρκετά παραδείγματα και ασκήσεις που θα τους βοηθήσουν στην καλύτερη κατανόηση του.

Για την επίτευξη του πιο πάνω στόχου χρησιμοποιήθηκε το βιβλίο των M.Morris Mano και Charles R.Kime “Logic and Computer Design Fundamentals”, Fourth Edition, 2008 αλλά και προηγούμενες σημειώσεις που υπήρχαν για το μάθημα και το διαδίκτυο. Η έρευνα για την διπλωματική εργασία στηρίχθηκε τόσο στην ετοιμασία σημειώσεων για

το μάθημα όσο και για την εύρεση και επίλυση διαφόρων ασκήσεων για την κάθε ενότητα. Επιπλέον, οι ασκήσεις αυτές διαχωρίστηκαν κατά ενότητα κάθε κεφαλαίου για καλύτερη κατηγοριοποίηση τους και ευκολότερη κατανόησή τους από τους φοιτητές. Μετέπειτα, στο τέλος κάθε ενότητας υπάρχουν αρκετές ασκήσεις πολλαπλής επιλογής για διαγωνίσματα με τις οποίες μπορεί ο φοιτητής να ελέγξει αν έχει κατανοήσεις σωστά την ύλη κάποιου κεφαλαίου. Έτσι με την διεκπεραίωση αυτών των στόχων, μπορεί ο κάθε φοιτητής που θα διδαχθεί το μάθημα αυτό να στηριχθεί στην εργασία αυτή και να διευκολυνθεί κατά πολύ στην κατανόηση των διαφόρων εννοιών και να εμπεδώσει καλύτερα την ύλη του μαθήματος. Επιπλέον, θα είναι πιο εύκολο να εξοικειωθεί με τα ψηφιακά συστήματα και την λογική τους και να έχει μια πλήρη εικόνα για τις αρχές σχεδίασης του ηλεκτρονικού υπολογιστή, όπως τον γνωρίζουμε με τη σημερινή του μορφή ούτως ώστε να έχει την ευκαιρία για περαιτέρω εμβάθυνση στις γνώσεις αυτές.

Και αφού αναφέρομαι στην σημερινή εποχή δεν θα μπορούσα να παραλείψω να αναφερθώ στα ενσωματωμένα συστήματα υπολογιστών τα οποία αν και δεν φαίνονται έχουν συμβάλει σε σημαντικό βαθμό στη βελτίωση της καθημερινότητάς μας. Ξεκινώντας από τα κινητά τηλέφωνα, τα dvd players και τους εκτυπωτές φτάνοντας μέχρι οποιαδήποτε οικιακή συσκευή όπως την τοστιέρα. Όπως είναι εμφανή αυτοί οι μικροϋπολογιστές ή αλλιώς υπολογιστές ειδικής χρήσης έχουν γίνει αναπόσπαστο κομμάτι της ζωής μας. Τα συστήματα αυτά είναι σχεδιασμένα για να εκτελούν μία ή περισσότερες λειτουργίες τις περισσότερες φορές με πραγματικό χρόνο υπολογιστικών περιορισμών και είναι ενσωματωμένα ως μέρος μιας πλήρης συσκευής η οποία τις περισσότερες φορές περιλαμβάνει τόσο υλικά όσο και μηχανικά μέρη. Αντίθετα, ένας υπολογιστής γενικής χρήσης, όπως ο προσωπικός υπολογιστής, έχει σχεδιαστεί για να είναι ευέλικτος και να ανταποκρίνεται σε ένα ευρύ φάσμα αναγκών του χρήστη. Εν κατακλείδι, για να μπορεί κάποιος να φτιάξει ένα αποδοτικό και οικονομικό σύστημα όπως αυτό επιβάλλεται να αποκτήσει πρώτα τις βασικές γνώσεις των ψηφιακών συστημάτων που καλύπτονται με το μάθημα αυτό. Έτσι θα ξέρει πως να καλύψει όλες τις ανάγκες ενός ενσωματωμένου συστήματος όπως την χαμηλή κατανάλωση ενέργειας και το μικρό μέγεθος που πρέπει να έχει για να χωράει μέσα στις διάφορες μικροσυσκευές χωρίς όμως να καθυστερήσει την παραγωγή του τόσο πολύ ώστε να χάσει το άνοιγμα του στην αγορά.

Περιεχόμενα

Κεφάλαιο **1** **Εισαγωγή**…… **1**

1.1 Η ανάπτυξη της τεχνολογίας στον Τομέα της Πληροφορικής 1

1.2 Ψηφιακά Συστήματα 3

1.3 Λόγοι ανάπτυξης αυτής της διπλωματικής εργασίας 6

1.4 Περιγραφή μεθοδολογίας 6

Κεφάλαιο **2** **Ψηφιακά συστήματα και πληροφορία**…….... **8**

2.1 Εισαγωγή 8

2.2 Αριθμητικά συστήματα

Δυαδικοί αριθμοί

Οκταδικοί και Δεκαεξαδικοί Αριθμοί 9

2.3 Αριθμητικές πράξεις

Μετατροπή από δεκαδική σε άλλες βάσεις 11

2.4 Δεκαδικοί κώδικες

Πρόσθεση BCD 16

2.5 Αριθμητικοί κώδικες

ASCII κώδικας χαρακτήρων

Ψηφίο ακεραιότητας 17

2.6 Επιπρόσθετες ασκήσεις 18

2.7 Λύσεις επιπρόσθετων ασκήσεων 29

2.8 Ασκήσεις για διαγωνίσματα 50

2.9 Λύσεις ασκήσεων για διαγωνίσματα 62

Κεφάλαιο **3** **Συνδυαστικά Λογικά Κυκλώματα**……..... **66**

3.1 Εισαγωγή 66

3.2 Boolean Algebra 67

3.3 Κανονικές μορφές

Minterms και Maxterms

Sum of Products

Product of Sums 72
3.4 Αναπαράσταση με K-maps 76
3.5 Χρήση χαρτών
Essential Prime Implicants
Nonessential Prime Implicants
Product of Sums Βελτιστοποιήσεις
Συνθήκες αδιαφορίας 78
3.6 Βελτιστοποιήσεις κυκλωμάτων 2-level 84
3.7 Βελτιστοποιήσεις κυκλωμάτων πολλαπλών επιπέδων 85
3.8 Exclusive-OR τελεστής και πύλες 87
3.9 Ασκήσεις για διαγωνίσματα 87
3.10 Λύσεις ασκήσεων για διαγωνίσματα 99

Κεφάλαιο **4** **Συνδυαστική Λογική Σχεδίαση**…….…… **103**
4.1 Εισαγωγή 103
4.2 Αποκωδικοποίηση (Decoding)
Αποκωδικοποιητής και συνδυασμοί ενεργοποίησης
Συνδυαστικά κυκλώματα βασισμένα σε αποκωδικοποιητές 104
4.3 Κωδικοποίηση (Encoding)
Κωδικοποιητής με προτεραιότητα 105
4.4 Επιλογέας (Selecting)
Πολυπλέκτες (Multiplexers)
Συνδυαστικά κυκλώματα βασισμένα σε πολυπλέκτες 106
4.5 Ασκήσεις για διαγωνίσματα 108
4.6 Λύσεις ασκήσεων για διαγωνίσματα 117

Κεφάλαιο **5** **Αριθμητικές Συναρτήσεις και Κυκλώματα**…….. **120**
5.1 Εισαγωγή 120
5.2 Δυαδικοί Αθροιστές
Μισός Αθροιστής (half adder)
Πλήρης Αθροιστής (full adder)
Δυαδικός Αθροιστής με κυματικό κρατούμενο (binary ripple carry adder) 121

5.3 Δυαδική αφαίρεση
Συμπληρώματα (complements)
Αφαίρεση με χρήση 2s complement 122
5.4 Δυαδικοί αθροιστές – αφαιρέτες
Δυαδικοί αριθμοί με πρόσημο
Πρόσθεση και αφαίρεση δυαδικών αριθμών με πρόσημο
Υπερχείλιση (overflow) 124
5.5 Ασκήσεις για διαγωνίσματα 125
5.6 Λύσεις ασκήσεων για διαγωνίσματα 135

ΚΕΦΑΛΑΙΟ **6** **Ακολουθιακά Κυκλώματα**……..……**137**
6.1 Εισαγωγή 137
6.2 Flip-Flops
Εξισώσεις εισόδων
Πίνακας καταστάσεων
Διάγραμμα καταστάσεων 138
6.3 Σχεδιασμός ακολουθιακών κυκλωμάτων
Διαδικασία Σχεδίασης
Εύρεση Διαγράμματος και πίνακα καταστάσεων
Ανάθεση καταστάσεων
Σχεδιασμός με D Flip-flops 140
6.4 Master-slave Flip-Flops
SR Flip-flops 142
6.5 Ασκήσεις για διαγωνίσματα 144
6.6 Λύσεις ασκήσεων για διαγωνίσματα 156

ΚΕΦΑΛΑΙΟ **7** **Καταχωρητές και μεταφορές δεδομένων στους καταχωρητές**...**160**
7.1 Εισαγωγή 160
7.2 Πράξεις μεταφοράς δεδομένων στους καταχωρητές 161
7.3 Μικρολειτουργίες (microoperations)
Αριθμητικές μικρολειτουργίες
Λογικές μικρολειτουργίες
Μικρολειτουργίες ολίσθησης (shift) 162

7.4 Μεταφορές βασισμένες σε πολυπλέκτη (multiplexer)
Καταχωρητές ολίσθησης (Shift Registers)
Σύγχρονοι δυαδικοί μετρητές 163
7.5 Πολυπλέκτης και μεταφορές βασισμένες σε διάυλους (bus) για πολλαπλούς καταχωρητές 166
7.6 Διαδικασία Σχεδιασμού 167
7.7 Ασκήσεις για διαγωνίσματα 168
7.8 Λύσεις ασκήσεων για διαγωνίσματα 174

ΚΕΦΑΛΑΙΟ **8 Μνήμη**……..... **176**
8.1 Εισαγωγή 176
8.2 Ορισμοί μνήμης
Οργάνωση Μνήμης 177
8.3 Random-Access Memory (RAM)
Write και Read πράξεις
Ιδιότητες της μνήμης 177
8.4 DRAM ολοκληρωμένα κυκλώματα 179
8.5 Ασκήσεις για διαγωνίσματα 179
8.6 Λύσεις ασκήσεων για διαγωνίσματα 183

ΚΕΦΑΛΑΙΟ **9 Βασικές αρχές σχεδίασης υπολογιστών**…….. **188**
9.1 Εισαγωγή 184
9.2 Διάδρομος Δεδομένων (datapath) 185
9.3 Αριθμητική/Λογική μονάδα
Αριθμητικό κύκλωμα
Λογικό κύκλωμα 185
9.4 Ολισθητής (Shifter)
Barrel Shifter 186
9.5 Αναπαράσταση διάδρομου δεδομένων
Μονάδα ελέγχου (control word) 187
9.6 Ασκήσεις για διαγωνίσματα 189
9.7 Λύσεις ασκήσεων για διαγωνίσματα 192

ΚΕΦΑΛΑΙΟ **10** **Συμπεράσματα** …… **193**

10.1 Γενικά Συμπεράσματα 193

10.2 Μελλοντικές Εργασίες 194

Β ι β λ ι ο γ ρ α φ ί α …….. **196**

Π α ρ ά ρ τ η μ α Α……..……..……..…… **197**

Κεφάλαιο 1

Εισαγωγή

1.1 Η ανάπτυξη της τεχνολογίας στον Τομέα της Πληροφορικής 1

1.2 Ψηφιακά Συστήματα 3

1.3 Λόγοι ανάπτυξης αυτής της διπλωματικής εργασίας 6

1.4 Περιγραφή μεθοδολογίας 6

1.1 Η ανάπτυξη της τεχνολογίας στον Τομέα της Πληροφορικής

Τα τελευταία χρόνια η τεχνολογία και ειδικότερα στον τομέα της πληροφορικής αναπτύσσεται ραγδαία. Η ραγδαία εξέλιξη της τεχνολογίας του υλικού και των υπολογιστών οδήγησε στην ανάπτυξη ενός ευρέως φάσματος συστημάτων από προσωπικούς υπολογιστές έως υπερυπολογιστές, ειδικού σκοπού συστήματα επεξεργασίας και δεν έχει αφήσει κανένα χώρο της ανθρώπινης δραστηριότητας ανεπηρέαστο. Η μέγιστη δυνατή αξιοποίηση πληροφοριών στο μικρότερο δυνατό χρόνο μέσω της χρήσης Η/Υ, χάραξε έναν καινούριο δρόμο, με το συγκεκριμένο μέσο να αποκτά τεράστια δύναμη. Οι δραστηριότητες των σύγχρονων επιχειρήσεων, οργανισμών και ιδρυμάτων, έγιναν τόσο σύνθετες που επέβαλαν την ταχεία ανάπτυξη των Η/Υ, καθώς και τη ραγδαία εξέλιξη της τεχνολογίας που σχετίζεται με αυτούς.

Η Πληροφορική από απλό βοηθητικό εργαλείο απλώθηκε σιγά-σιγά και εξελίχθηκε σε ένα ολοκληρωμένο περιβάλλον εργασίας, ενημέρωσης, επικοινωνίας, εκπαίδευσης και καλλιτεχνικής δημιουργίας. Η ίδια η Πληροφορική αποτελεί μόνη της μία τεράστια αγορά αφεαυτού, αλλά και σαν τεχνολογική ατμόσφαιρα καλύπτει σε όλες τις φάσεις και την κλασσική οικονομία τόσο στη διεκπεραίωση των συναλλαγών όσο και στην παραγωγική διαδικασία.

Ο Η/Υ αναδείχθηκε σε απαραίτητο εργαλείο για την ολοκλήρωση των πνευματικών του διεργασιών και την αποθήκευση της γνώσης του, καθώς και αναπόσπαστο στοιχείο της επικοινωνίας του. Η μεγάλη ψηφιακή πλατφόρμα που δημιουργήθηκε είναι πλέον κοινή για τις επικοινωνίες, για την εικόνα και για όλες τις υπολογιστικές διεργασίες. Ταυτόχρονα, έχει εισχωρήσει σε όλους τους τομείς της επιστήμης και κάθε άλλης παραγωγικής δραστηριότητας συμβάλλοντας έτσι, με έμμεσο και άμεσο τρόπο, στην ίδια τη ραγδαία εξέλιξή τους. Είναι προφανές πως οι κοινωνικές επιπτώσεις από τη νέα αυτή παραγωγική δύναμη είναι σημαντικές, σύνθετες και, ως ένα σημείο, απρόβλεπτες. Επηρεάζουν άμεσα την ποιότητα της ζωής μας, ακόμη και τη διαμόρφωση του χαρακτήρα μας και τις κοινωνικές μας σχέσεις. Είναι ένα πεδίο όπου χάνονται και κερδίζονται οικονομικοί και πολιτικοί πόλεμοι, όμως και ένα μέσο που ανοίγει νέους ορίζοντες επικοινωνίας.

Όσον αφορά το Κοινωνικό γίγνεσθαι, η επανάσταση των επικοινωνιών τόσο σε ταχύτητα όσο και σε ποιότητα πληροφορίας άλλαξε δραστικά την κοινωνική διάσταση του ανθρώπου. Ο χρόνος είναι πλέον ελεγχόμενος και οι αποστάσεις έχουν εκμηδενισθεί. Η ενημέρωση και η λήψη αποφάσεων τόσο σε ατομικό όσο και σε πολιτικό επίπεδο έχουν επηρεασθεί σημαντικά. Το περιστέρι και η άμαξα φθάνουν τώρα σε δευτερόλεπτα στον προορισμό τους και η μετάδοση της είδησης μετεξελίχθηκε σε συζήτηση και συναπόφαση. Η μετάδοση της φωνής και της εικόνας εκτελείται σε αλληλεπιδραστική διάσταση σε μεγάλη μαζικά έκταση και με πολύ φτηνό κόστος.

Σύντομα όμως προμηνύεται η εδραίωση της Κοινωνίας της Γνώσης, όπου το κεφάλαιο κάθε οργανισμού θα απαρτίζεται κυρίως από το βάθος γνώσης που διαθέτει και από τον τρόπο που μπορεί να τη διαχειρίζεται και την εκμεταλλεύεται. Στην κοινωνία της γνώσης το κύριο μέλημα θα είναι να υπάρξει ο έλεγχος, η αφομοίωση και γενικά η εκμετάλλευση του κατακλυσμού των καθημερινών πληροφοριών με στόχο την δημιουργία αποθεματικού γνώσης σε επιλεγμένους τομείς. Ο άνθρωπος πλέον εύκολα θα επιλέγει αυτό που θέλει πραγματικά να κατανοήσει σε βάθος.

1.2 Ψηφιακά Συστήματα

Οι προκλήσεις της εποχής μας σε προσωπικό αλλά και κοινωνικό επίπεδο είναι πολλές και εντείνονται από τη ραγδαία εξέλιξη των νέων τεχνολογιών. Γίνεται κατανοητό από την εξέλιξη αυτή, ότι είναι επιτακτική η ανάγκη προσαρμογής του ανθρώπου τόσο στις νέες αυτές καταστάσεις αλλά και στο νέο συνεχώς μεταβαλλόμενο κοινωνικό περιβάλλον.

Μετά τις υπολογιστικές μηχανές του Pascal και του Leibnitz, μπορεί να εντοπίσει κανείς τα ίχνη του πρώτου πλήρους ψηφιακού υπολογιστή στα σχέδια του Charles Babbage για την Αναλυτική Μηχανή του (1832). Χρειάστηκε όμως η εξέλιξη των αυτόματων τηλεφωνικών κέντρων και των συστημάτων κρυπτογραφήσεως στη δεκαετία του 1930, για να γίνει συνειδητή μία νέα οντότητα, το ψηφιακό σύστημα, και να αρχίσει η έρευνα, θεωρητική και πρακτική, για τη σχεδίαση και κατασκευή τέτοιων συστημάτων. Οι ανάγκες του Δευτέρου Παγκοσμίου Πολέμου επιτάχυναν την εξέλιξη της τεχνολογίας τους με την κατασκευή δύο μεγάλων για την εποχή εκείνη ηλεκτρονικών υπολογιστών, του Colossus στην Αγγλία (1943) και του ENIAC στις Ηνωμένες Πολιτείες (1946).

Η ανακάλυψη του τρανζίστορ (1948) και του Ολοκληρωμένου Κυκλώματος (1958) έδωσαν την υλική βάση για τη σημερινή εξάπλωση αυτών των συστημάτων. Σήμερα η παρουσία, αφανής τις περισσότερες φορές, των ψηφιακών συστημάτων στη ζωή μας έχει καθιερώσει τον όρο “ψηφιακός” να συμβολίζει, πολλές φορές καταχρηστικά, την τελευταία λέξη της τεχνολογίας.

Η κοινωνία της πληροφορικής στηρίζεται κατά μεγάλο βαθμό στη συλλογή, αποθήκευση, επεξεργασία και ανταλλαγή πληροφοριών. Οι πληροφορίες αυτές είτε περιγράφουν το είδος και την υφή γεγονότων, καταστάσεων ή αντικειμένων είτε χαρακτηρίζουν ποσοτικά μεγέθη, όπως η διακύμανση της θερμοκρασίας ή το ύψος του τιμάριθμου. Από τα μεγέθη αυτά, είτε οφείλονται σε γεγονότα είτε σε καταστάσεις είτε σε αντικείμενα, μερικά είναι αναλογικά και τα άλλα είναι ψηφιακά. Ψηφιακά είναι τα μεγέθη, και τα αντίστοιχα συστήματα, που οι καταστάσεις τους παίρνουν διακριτές τιμές. Παραδείγματα ψηφιακών συστημάτων είναι οι φωτεινοί σηματοδότες της

τροχαίας, που μεταδίδουν τις πληροφορίες τους χρησιμοποιώντας τρία χρώματα διακριτά μεταξύ τους, οι ηλεκτρικοί διακόπτες, που οι καταστάσεις τους εκφράζονται με πληροφορίες της μορφής ανοικτός - κλειστός, κ.λπ.

Γενικώς, ψηφιακό ονομάζεται ένα μέγεθος του οποίου οι καταστάσεις και κατ' επέκταση οι πληροφορίες, που τις καταγράφουν, εκφράζονται ή μπορούν να παρασταθούν με τα στοιχεία ενός αριθμήσιμου συνόλου, όπως π.χ. είναι οι ακέραιοι αριθμοί.

Τα ψηφιακά μεγέθη προέρχονται από συστήματα που είτε έχουν από τη φύση τους ψηφιακή συμπεριφορά, όπως π.χ. το παιχνίδι της ρουλέτας, είτε σκοπίμως κατασκευάζονται, όπως π.χ. οι ψηφιακοί υπολογιστές, για να βοηθήσουν στην επεξεργασία δεδομένων, δηλ. πληροφοριών που παράγονται από άλλα συστήματα. Θα μπορούσαμε να θεωρήσουμε ότι ένα ψηφιακό σύστημα, που χρησιμοποιείται για την επεξεργασία δεδομένων τυπικά εμπίπτει στον ανωτέρω ορισμό. Είναι ένα σύστημα που δέχεται ψηφιακά δεδομένα και εξ αυτών παράγει νέα ψηφιακά δεδομένα σύμφωνα με κανόνες που υλοποιούν τις βασικές πράξεις της λογικής, καθώς και κάθε πολύπλοκη σύνθεση αυτών.

Ένα ψηφιακό σύστημα επεξεργασίας δεδομένων, γενικά, μπορεί να παρασταθεί σαν ένα μηχάνημα (κλειστό κιβώτιο), που έχει μία σειρά από εισόδους, από όπου εισέρχονται τα δεδομένα X, τα οποία μετασχηματίζονται σύμφωνα με μία "λογική" σχέση F που έχει υλοποιηθεί στο εσωτερικό του μηχανήματος, και τα παραγόμενα νέα δεδομένα Y=F(X) γίνονται προσιτά μέσω των εξόδων του.

Τη λειτουργία ενός ψηφιακού συστήματος μπορούμε να την περιγράψουμε κατά πολλούς τρόπους, ανάλογα με το βαθμό λεπτομέρειας που μας ενδιαφέρει, που ονομάζονται ιεραρχικά επίπεδα περιγραφής. Σκοπός του κάθε επιπέδου περιγραφής είναι να παρέχει τόσες λεπτομέρειες, όσες απαιτούνται, για να γίνει κατανοητή η λειτουργία στο ζητούμενο επίπεδο, αποφεύγοντας να επιβαρύνει την περιγραφή με πλεονάζοντα στοιχεία. Τα κυριότερα επίπεδα είναι:
α) Το επίπεδο της συμπεριφοράς. Περιγράφει τις συναρτήσεις και γενικά τις σχέσεις που υπάρχουν μεταξύ των σημάτων εισόδου και εξόδου.

β) Το επίπεδο μεταφοράς. Περιγράφει ομαδικά τα σήματα που πρέπει να απομνημονευθούν (καταχωρητές) και τους διαδοχικούς μετασχηματισμούς τους (συναρτήσεις), καθώς μετακινούνται από τη μία κατάσταση απομνημονεύσεως στην επόμενη.

γ) Το λογικό επίπεδο. Περιγράφει το σύστημα σαν ένα αφηρημένο (ιδεατό) μηχάνημα, για το οποίο μας ενδιαφέρει να γνωρίζουμε μόνο το λογικό τρόπο με τον οποίο εργάζεται, δηλ. τους αναλυτικούς κανόνες με τους οποίους συνδυάζει τις πληροφορίες εισόδου, παράγει ενδιάμεσες πληροφορίες κ.λπ., για να δημιουργήσει τις πληροφορίες εξόδου, αδιαφορώντας για τη φυσική μορφή που έχουν στο εσωτερικό του οι πληροφορίες και ο μηχανισμός επεξεργασίας,

δ) Το κυκλωματικό επίπεδο, που αναφέρει το είδος των λογικών στοιχείων (λογικών πυλών, μνημονικών στοιχείων) που χρησιμοποιούνται από το σύστημα και τις μεταξύ τους διασυνδέσεις (κύκλωμα),

ε) Το ηλεκτρικό επίπεδο (για τα ηλεκτρονικά συστήματα), που βρίσκεται ιεραρχικά χαμηλότερα από το κυκλωματικό και περιέχει πρόσθετες πληροφορίες για τα ηλεκτρικά κυκλώματα που υλοποιούν τις πύλες, και

στ) Το επίπεδο υλοποιήσεως, όπου λαμβάνονται υπ' όψιν εκτός της λογικής και οι φυσικοί περιορισμοί, τους οποίους συνεπάγεται η φυσική (υλική) μορφή του συστήματος, π.χ. υλικό κατασκευής των τρανζίστορ, γεωμετρικό σχήμα τους, διάταξη τους στο χώρο, εξαερισμός κ.λπ.

Η "λογική" ενός ψηφιακού συστήματος μπορεί να υλοποιηθεί με διαφόρους τρόπους, π.χ. να κατασκευασθεί από ηλεκτρονικές πύλες, όπως είναι συνήθως τα σημερινά συστήματα, οπότε έχουμε ένα ηλεκτρονικό ψηφιακό σύστημα. Η λογική μπορεί ακόμη να πραγματοποιηθεί με οδοντωτούς τροχούς και άξονες, όπως ήταν τα παλαιότερα συστήματα ή και μερικά σημερινά σε ειδικευμένες εφαρμογές, και τότε το σύστημα ονομάζεται μηχανικό. Το σύστημα θα μπορούσε να είναι υδραυλικό, που η λογική του υλοποιείται με βαλβίδες και σωλήνες μέσα στους οποίους κυκλοφορεί κάποιο υγρό με πίεση. Θα μπορούσε ο φορέας της πληροφορίας να είναι μία ή περισσότερες φωτεινές δέσμες, που η ένταση ή η φάση τους διαμορφώνεται με τη βοήθεια οπτικών φακών και διαφραγμάτων και ονομάζεται οπτικό σύστημα.

Τα ψηφιακά συστήματα, βοηθούμενα και από τις εξελίξεις στην τεχνολογία της μικροηλεκτρονικής, έχουν εξαπλωθεί σε κάθε είδους εφαρμογές. Ταυτόχρονα όμως οι ανάγκες της βιομηχανίας για γρήγορη παραγωγή ολοένα και περισσότερο πολύπλοκων συστημάτων απαιτούν την συνεχή βελτίωση των μεθόδων σχεδίασης και κατασκευής τους. Ο σχεδιασμός αυτών των συστημάτων απαιτεί ειδικές γνώσεις και είναι δυνατόν να γίνει μόνο με την βοήθεια υπολογιστών.

1.3 Λόγοι ανάπτυξης αυτής της διπλωματικής εργασίας

Στόχος αυτής της διπλωματικής εργασίας είναι η ανάπτυξη εκπαιδευτικού υλικού για τα Ψηφιακά Συστήματα. Στο εκπαιδευτικό αυτό υλικό περιλαμβάνονται τόσο σημειώσεις για την κατανόηση της ύλης και ασκήσεις για την εμπέδωση και εφαρμογή των γνώσεων αυτών. Επιπλέον, η διπλωματική αυτή περιλαμβάνει διάφορες ασκήσεις για το κάθε κεφάλαιο για εξέταση των φοιτητών.

Τελικά ο φοιτητής θα μπορεί να στηριχθεί στην εργασία αυτή και να διευκολυνθεί κατά πολύ στην κατανόηση των διαφόρων εννοιών και να εμπεδώσει καλύτερα την ύλη του μαθήματος. Επιπλέον, θα είναι πιο εύκολο να εξοικειωθεί με τα ψηφιακά συστήματα και την λογική τους και να έχει μια πλήρη εικόνα για τις αρχές σχεδίασης του ηλεκτρονικού υπολογιστή, όπως τον γνωρίζουμε με τη σημερινή του μορφή ούτως ώστε να έχει την ευκαιρία για περαιτέρω εμβάθυνση στις γνώσεις αυτές.

1.4 Περιγραφή μεθοδολογίας

Η διπλωματική αυτή εργασία για την υλοποίηση της χωρίστηκε στα πιο κάτω κεφάλαια:

- **Κεφάλαιο 1**

  Σύντομη εισαγωγή και περιγραφή των στόχων της εργασίας
- **Κεφάλαιο 2**

  Παρουσίαση συστημάτων αριθμών και ψηφιακή πληροφορίας και του τρόπου που δουλεύει ένας ψηφιακός υπολογιστής

- **Κεφάλαιο 3**

  Παρουσίαση λογικών πυλών (NOT, AND, OR, XOR, NAND και NOR) και χρησιμοποίηση τους
- **Κεφάλαιο 4**

  Συνδυαστικά λογικά κυκλώματα (συναρτήσεις Boolean) και απλοποιήσεις τους με βάση την άλγεβρα Boole και τους πίνακες Karnaugh
- **Κεφάλαιο 5**

  Βασικά συνδυαστικά λογικά κυκλώματα όπως τους κωδικοποιητές, αποκωδικοποιητές και πολυπλέκτες.
- **Κεφάλαιο 6**

  Αριθμητικές Συναρτήσεις και κυκλώματα όπως δυαδικούς αθροιστές, δυαδικούς μετρητές, δεκαδικούς μετρητές BCD και καταχωρητές ολίσθησης.
- **Κεφάλαιο 7**

  Παρουσιάζονται τα σύγχρονα ακολουθιακά κυκλώματα όπως flip-flops, latches, σύγχρονοι δυαδικοί μετρητές και μετρητές ριπής ενώ παράλληλα περιγράφεται η λειτουργία και η χρήση τους.
- **Κεφάλαιο 8**

  Παρουσίαση καταχωρητών μεταφοράς δεδομένων, καταχωρητών και αθροιστών.
- **Κεφάλαιο 9**

  Παρουσίαση εννοιών που αφορούν τους διάδρομους δεδομένων, διευθύνσεων και ελέγχου και μονάδων μνήμης.
- **Κεφάλαιο 10**

  Παρουσίαση των βασικών της σχεδίασης υπολογιστών και αναφορά στην αριθμητική και λογική μονάδα.
- **Κεφάλαιο 11**

  Παρουσίαση των συμπερασμάτων που βγήκαν με την εκπόνηση αυτής της διπλωματικής εργασίας.

Κεφάλαιο 2

Ψηφιακά συστήματα και πληροφορία

2.1 Εισαγωγή 8

2.2 Αριθμητικά συστήματα

Δυαδικοί αριθμοί

Οκταδικοί και Δεκαεξαδικοί Αριθμοί 9

2.3 Αριθμητικές πράξεις

Μετατροπή από δεκαδική σε άλλες βάσεις 11

2.4 Δεκαδικοί κώδικες

Πρόσθεση BCD 16

2.5 Αριθμητικοί κώδικες

ASCII κώδικας χαρακτήρων

Ψηφίο ακεραιότητας 17

2.6 Επιπρόσθετες ασκήσεις 18

2.7 Λύσεις επιπρόσθετων ασκήσεων 29

2.8 Ασκήσεις για διαγωνίσματα 50

2.9 Λύσεις ασκήσεων για διαγωνίσματα 62

2.1 Εισαγωγή

Σ' αυτό το κεφάλαιο, παρουσιάζονται τα ψηφιακά συστήματα και οι ψηφιακοί υπολογιστές και δείχνεται για ποιο λόγο τέτοια συστήματα χρησιμοποιούν σήματα με μόνο δύο τιμές. Επίσης, παρουσιάζεται η δομή ενός υπολογιστή και δείχνεται πως οι υπολογιστές μπορούν να εφαρμοστούν σε ένα ευρύ φάσμα εξειδικευμένων εφαρμογών με τη χρήση ενσωματωμένων συστημάτων. Επιπλέον, αναφέρεται η έννοια των αριθμητικών συστημάτων, συμπεριλαμβάνοντας την αντίστοιχη βάση. Λόγω της αντιστοιχίας τους με τα σήματα διπλής τιμής, οι δυαδικοί αριθμοί συζητήθηκαν λεπτομερώς. Δόθηκε επίσης έμφαση στην βάση 8 και στη βάση 16 αφού είναι χρήσιμες

για σύντομο συμβολισμό της βάσης 2. Ακόμη, καλύπτονται οι αριθμητικές πράξεις σε βάσεις εκτός από την βάση 10 και οι μετατροπές αριθμών από μια βάση σε άλλη. Λόγω της ευρείας χρήσης του δεκαδικού συστήματος, χρησιμοποιήθηκε ως καλύτερη λύση για την αριθμητική μετατροπή στις διάφορες βάσεις το Binary-Coded Decimal (BCD). Επίσης παρουσιάζεται η αναπαράσταση πληροφοριών σε χαρακτήρες αντί σε αριθμούς με την χρήση του ASCII κώδικα για το αγγλικό αλφάβητο. Το parity bit παρουσιάστηκε ως μια τεχνική εντοπισμού σφαλμάτων, και το Gray code, το οποίο είναι κρίσιμο για επιλεγμένες εφαρμογές.

2.2 Αριθμητικά συστήματα / Δυαδικοί αριθμοί / Οκταδικοί και Δεκαεξαδικοί Αριθμοί

1. Ποιος ο ακριβής αριθμός bits στην μνήμη που περιέχουν:

α) 48K bits

β) 384M bits

γ) 8G bits

Απάντηση:

α) $48x2^{10}$

β) $384x2^{20}$

γ) $8x2^{30}$

2. Μετατρέψτε τους πιο κάτω binary αριθμούς σε decimal:

α) $(1001101)_2$

β) $(1010011.101)_2$

γ) $(10101110.1001)_2$

Απάντηση:

α) $(1001101)_2 = 1x2^6+0x2^5+0x2^4+1x2^3+1x2^2+0x2^1+1x2^0$

$= (77)_{10}$

β) $(1010011.101)_2 = 1x2^6+0x2^5+1x2^4+0x2^3+0x2^2+1x2^1+1x2^0+1x2^{-1}+0x2^{-2}+1x2^{-3}$

$= (83.75)_{10}$

γ) $(10101110.1001)_2 = 1x2^7+0x2^6+1x2^5+0x2^4+1x2^3+1x2^2$

$+1x2^1+0x2^0+1x2^{-1}+0x2^{-2}+0x2^{-3}+1x2^{-4}$

$= (175.5625)_{10}$

3. Μετατρέψτε τους πιο κάτω αριθμούς από την δοσμένη βάση στις άλλες τρεις βάσεις:

Decimal	**Binary**	**Octal**	**Hexadecimal**
369.3125			
	10111101.101		
		326.5	
			F3C7.A

Απάντηση:

Decimal	**Binary**	**Octal**	**Hexadecimal**
369.3125	101110001.0101	561.24	171.5
189.625	**10111101.101**	275.5	BD.A
214.625	11010110.101	**326.5**	D6.A
62407.625	1111001111000111.101	171707.5	**F3C7.A**

4. Μετατρέψτε τους πιο κάτω αριθμούς στην ανάλογη βάση χρησιμοποιώντας την βάση 2 για ενδιάμεση βάση:

α) $(673.6)_8$

β) $(E7C.8)_{16}$

γ) $(310.2)_4$

Απάντηση:

α) $(673.6)_8 = (110\ 111\ 011.\ 110)_2$

$= (0001\ 1011\ 1011.\ 1100)_2 = (1BB.C)_{16}$

β) $(E7C.8)_{16} = (1110\ 0111\ 1100.\ 1011)_2$

$= (111\ 001\ 111\ 100.\ 101\ 100)_2 = (7174.54)_8$

γ) $(310.2)_4 = (11\ 01\ 00.\ 10)_2$

$= (110\ 100.\ 100)_2 = (64.4)_8$

5. Για κάθε μια από τις επόμενες περιπτώσεις καθορίστε το r

α) $(BEE)_r = (2699)_{10}$

β) $(365)_r = (194)_{10}$

Απάντηση:

α) $(BEE)_r = (2699)_{10}$

$11 \times r^2 + 14 \times r + 14 \times r^0 = 2699 \Rightarrow$

$11 \times r^2 + 14 \times r + 14 - 2699 = 0 \Rightarrow$

$11 \times r^2 + 14 \times r - 2685 = 0$

$X_{1,2} = \dfrac{-\beta \pm \sqrt{\beta^2 - 4\alpha\gamma}}{2\alpha} = \dfrac{-14 \pm 344}{22}$ → $X_1 = 15$, → $X_2 = -16$ Απορρίπτεται

$\Rightarrow r = 15$

β) $(365)_r = (194)_{10}$

$3 \times r2 + 6 \times r + 5 = 194 \Rightarrow$

$3 \times r2 + 6 \times r + 5 – 194 = 0 \Rightarrow$

$3 \times r2 + 6 \times r – 63 = 0$ → $X_1 = -9$ Απορρίπτεται, → $X_1 = 7$

$\Rightarrow r = 7$

2.3 Αριθμητικές πράξεις / Μετατροπή από δεκαδική σε άλλες βάσεις

1. Κάντε τους παρακάτω δυαδικούς πολλαπλασιασμούς:

α) 1101 x 1011

β) 0101 x 1010

γ) 100111 x 011011

Απάντηση:

α)

```
    1101
   1011  x
   1101
  1101
 0000
1101      +
10001111
```

β) 0101

1010 x

0000

0101

0000

0101 +

0110010

γ) 100111

011011 x

100111

100111

000000

100111

100111

000000 +

10010011101

2. Βρείτε τους Decimal, Binary, Octal and Hexadecimal αριθμούς από το $(16)_{10}$ μέχρι το $(31)_{10}$.

Απάντηση:

Dec	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
Bin	10000	10001	10010	10011	10100	10101	10110	10111	11000	11001	11010	11011	11100	11101	11110	11111
Oct	20	21	22	23	24	25	26	27	30	31	32	33	34	35	36	37
Hex	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F

3. Μετατρέψτε τους πιο κάτω decimal αριθμούς σε binary:

α) $(193)_{10}$

β) $(751)_{10}$

γ) $(2007)_{10}$

δ) $(19450)_{10}$

Απάντηση:

α) $(193)_{10} = (11000001)_2$

Π	Υ
96	1
48	0
24	0
12	0
6	0
3	0
1	1
0	1

β) $(751)_{10} = (512+239)_{10}$

$= (1000000000+11101111)_2$

$= (1011101111)_2$

Π	Υ
119	1
59	1
29	1
14	1
7	0
3	1
1	1
0	1

γ) $(2007)_{10} = (1024+983)_{10}$

$= (10000000000+1111010111)_2$

$= (11111010111)_2$

Π	Υ
491	1
245	1
122	1
61	0
30	1
15	0
7	1
3	1
1	1
0	1

δ) $(19450)_{10} = (2^{14} + 2^{11} + 2^9 + 506)_{10}$

$= (100000000000000 + 100000000000 + 1000000000 + 111111010)_2$

$= (100101111111010)_2$

Π	Υ
253	0
126	1
63	0
31	1
15	1
7	1
3	1
1	1
0	1

4. Μετατρέψτε τους πιο κάτω δεκαδικούς αριθμούς στην ανάλογη βάση με ακρίβεια τριών δεκαδικών ψηφίων:

α) $(7562.45)_{10} = (?)_8$

β) $(1938.257)_{10} = (?)_{16}$

γ) $(175.175)_{10} = (?)_2$

Απάντηση:

α) $(7562.45)_{10} = (16612.3463)_8$

Π	Υ
945	2
118	1
14	6
1	6
0	1

Γα	Γκ
3	0.6
4	0.8
6	0.4
3	0.2

β) $(1938.257)_{10} = (792.41CA)_{16}$

Π	Υ
121	2
7	9
0	7

Γα	Γκ
4	0.112
1	0.792
12	0.672
10	0.752

γ) $(175.175)_{10} = (10101111.0010)_2$

Π	Υ
87	1
43	1
21	1
10	1
5	0
2	1
1	0
0	1

Γα	Γκ
0	0.35
0	0.7
1	0.4
0	0.8

2.4 Δεκαδικοί κώδικες / Πρόσθεση BCD

1. Βρείτε την δυαδική αναπαράσταση για κάθε ένα από τους επόμενους BCD αριθμούς.

α) 0100 1000 0110 0111

β) 0011 0111 1000.0111 0101

Απάντηση:

α) 0100 1000 0110 0111 = $(4867)_{10}$

$= (2^{12} + 2^9 + 2^8 + 3)_{10}$

$= (1001100000011)_2$

Π	Υ
1	1
0	1

β) 0011 0111 1000.0111 0101 = $(378.75)_{10}$

$= (2^8 + 2^6 + 2^5 + 2^4 + 10).75$

$= (101110010.11)_2$

Π	Υ
5	0
2	1
1	0

Γα	Γκ
1	0,5
1	0

2. Μετατρέψτε τους δεκαδικούς αριθμούς 694 και 835 σε BCD και μετά δείξτε τα απαραίτητα βήματα για την πρόσθεσή τους.

Απάντηση:

$(694)_{10} = (0110\ 1001\ 0100)_{BCD}$

$(835)_{10} = (1000\ 0011\ 0101)_{BCD}$

	1		
	0110	1001	0100
	+ 1000	+ 0011	+0101
	1111	1100	1001
	+ 0110	+ 0110	+ 0000
0001	0101	1 0010	1001

2.5 Αριθμητικοί κώδικες / ASCII κώδικας χαρακτήρων / Ψηφίο ακεραιότητας

1. Δείξτε την διαμόρφωση των bits που αντιπροσωπεύει τον δεκαδικό αριθμό 255 σε:

α) δυαδικό

β) BCD

γ) ASCII

δ) ASCII με odd parity

Απάντηση:

α) $(255)_{10} = 256 - 1 = 2^8 - 1$

$= 100000000 - 1$

$= (11111111)_2$

β) $(255)_{10} = (0010\ 0101\ 0101)_{BCD}$

γ) $(255)_{10} = (011\ 0010\ 011\ 0101\ 011\ 0101)_{ASCII}$

δ) $(255)_{10} = (0011\ 0010\ 1011\ 0101\ 1011\ 0101)_{ASCII}$

2.6 Επιπρόσθετες ασκήσεις

<u>Μετατροπές</u>

<u>Dec 2 Bin</u>

I. 3 =

II. 5 =

III. 88 =

IV. 24 =

V. 76 =

VI. 1213 =

VII. 859 =

VIII. 316 =

IX. 20 =

X. 501 =

<u>Oct 2 Bin</u>

I. 2475.52 =

II. 516 =

III. 713.16 =

IV. 637.77 =

V. 105.102 =

VI. 220.3 =

VII. 345.543 =

VIII. 123.346 =

IX. 35 =

X. 64 **=**

Hex 2 Bin

I. 1B4D.A =

II. A9E2 =

III. F6.C3 =

IV. ABCD.EF =

V. 98B.89D =

VI. C16.A01 =

VII. 286.E =

VIII. 75F =

IX. 23.A3 =

X. 42F.D =

Bin 2 Dec

I. 001100 =

II. 110011 =

III. 0110 =

IV. 11111111111 =

V. 1100101 =

VI. 111000 =

VII. 000111 =

VIII. 1010111 =

IX. 11111011111 =

X. 1001 =

Oct 2 Dec

I. 2475.52 =

II. 516 =

III. 713.16 =

IV. 637.77 =

V. 105.102 =

VI. 220.3 =

VII. 345.543 =

VIII. 123.346 =

IX. 35 =

X. 64 =

Hex 2 Dec

I. 1B4D =

II. 29E.A =

III. 6F.C3 =

IV. ABCD.EF =

V. 40B.89D =

VI. 1E.A01 =

VII. 28.E =

VIII. A =

IX. 23.A3 =

X. F.D =

Bin 2 Oct

I. 0110011 =

II. 11111000 =

III. 101111010.0110 =

IV. 1110010.1101 =

V. 101.01100 =

VI. 000110110.1111 =

VII. 1011.010 =

VIII. 011010.11 =

IX. 0100010 =

X. 011001101.1 =

Dec 2 Oct

I. 228 =

II. 16 =

III. 37.2 =

IV. 947.8 =

V. 128 =

VI. 395.5 =

VII. 23.5 =

VIII. 89.98 =

IX. 5 =

X. 10 =

<u>Hex 2 Oct</u>

I. 1B4D =

II. 29E.A =

III. 6F.C3 =

IV. ABCD.EF =

V. 40B.89D =

VI. 1E.A01 =

VII. 28.E =

VIII. A =

IX. 23.A3 =

X. F.D =

<u>Bin 2 Hex</u>

I. 0110011 =

II. 11111000 =

III. 101111010.0110 =

IV. 10110001110.001110111 =

V. 101.01100 =

VI. 000110110.111101 =

VII. 10110.010 =

VIII. 0100010 =

IX. 011001101.1 =

X. 1110010.11011110 =

<u>Dec 2 Hex</u>

I. 228 =

II. 16 =

III. 37.2 =

IV. 947.16 =

V. 12.13 =

VI. 395.5 =

VII. 23.5 =

VIII. 89.98 =

IX. 5 =

X. 10 =

Oct 2 Hex

I. 2475.52 =

II. 516 =

III. 713.16 =

IV. 637.77 =

V. 105.102 =

VI. 220.3 =

VII. 345.543 =

VIII. 123.346 =

IX. 35 =

X. 64 =

Πρόσθεση

Bin

I. 01100

10001 +

II. 10110

10110 +

III. 01111
10111 +

IV. 10101
01010 +

V. 11100
01010 +

VI. 11111
11111 +

VII. 10110
11111 +

VIII. 101101
110011 +

IX. 10011
10011 +

X. 10110
11111 +

Hex

I. B3A4

D21C +

II. 59F

E46 +

III. F021.5

BCD.A +

IV. F712

DAC +

V. 5F3

A1A +

VI. 15F

2F +

VII. 23D.9

1A.4 +

VIII. 49A.3E

3C.21 +

IX. 24B
18C +

X. E13
8A1 +

XI. A15F.23
C83.1B
9BE.DD +

XII. 816.AC
B93.02
A.D0 +

Αφαίρεση

Bin

I. 10110
10010 -

II. 10110
10011 -

III. 1000
100 -

IV. 1000
111 -

V. 10101
01010 -

VI. 10110
11000 -

VII. 00111
11000 -

VIII. 01010
10101 -

IX. 11
1100 -

X. 1001
0110 -

Hex

I. A19
25 –

II. E2A
A13 –

III. F8C.D

C30.E –

IV. 14B.C8

25F.9E –

V. 86AB.F

37C1.E –

VI. B38

F16 –

VII. C81

EB8 –

VIII. 932.AC

F81.B5 –

IX. 5A5

E4 –

X. 813.C

7B5.D –

Πολλαπλασιασμός

Bin

I. 10110
110 x

II. 10110
110 x

III. 10110
110 x

IV. 10110
110 x

V. 10110
110 x

VI. 10110
110 x

VII. 10110
110 x

VIII. 10110
110 x

IX. 10110

110 x

X. 10110

110 x

2.7 Λύσεις επιπρόσθετων ασκήσεων

Μετατροπές

Dec 2 Bin

I. 3 = $(11)_2$

Π	**Υ**
1	1
0	1

II. 5 = $(101)_2$

Π	**Υ**
2	1
1	0
0	1

III. 88 = $(1011000)_2$

Π	**Υ**
44	0
22	0
11	0
5	1
2	1
1	0
0	1

IV. 24 $= (11000)_2$

П	**Y**
12	0
6	0
3	0
1	1
0	1

V. 76 $= 2^6 + 12$

$= (1000000 + 1100)_2$

$= (1001100)_2$

П	**Y**
6	0
3	0
1	1
0	1

VI. 1213 $= 2^{10} + 189 = 2^{10} + 2^7 + 61$

$= (10000000000 + 10000000 + 111101)_2$

$= (10001111101)_2$

П	**Y**
30	1
15	0
7	1
3	1
1	1
0	1

VII. 859 $= 2^9 + 347 = 2^9 + 2^8 + 91 = 2^9 + 2^8 + 2^6 + 27$

$= (1000000000 + 100000000 + 1000000 + 11011)_2$

$= (1101011011)_2$

П	**Y**
13	1
6	1
3	0
1	1
0	1

VIII. 316 $= 2^8 + 60$

$= (100000000 + 111100)_2$

$= (100111100)_2$

П	**Y**
30	0
15	0
7	1
3	1
1	1
0	1

IX. 20 $= (10100)_2$

П	**Y**
10	0
5	0
2	1
1	0
0	1

X. 501 $= 2^8 + 245 = 2^8 + 2^7 + 117 = 2^8 + 2^7 + 2^6 + 53$

$= (100000000 + 10000000 + 1000000 + 110101)_2$

$= (111110101)_2$

Π	**Y**
26	1
13	0
6	1
3	0
1	1
0	1

<u>Oct 2 Bin</u>

I. 2475.52 $= (010\ 100\ 111\ 101.101\ 010)_2$

II. 516 $= (101\ 001\ 110)_2$

III. 713.16 $= (111\ 001\ 011.001\ 110)_2$

IV. 637.77 $= (110\ 011\ 111.111\ 111)_2$

V. 105.102 $= (001\ 000\ 101.001\ 000\ 010)_2$

VI. 220.3 $= (010\ 010\ 000.011)_2$

VII. 345.543 $= (011\ 100\ 101.101\ 100\ 011)_2$

VIII. 123.346 $= (001\ 010\ 011.011\ 100\ 110)_2$

IX. 35 $= (011\ 101)_2$

X. 64 $= (110\ 100)_2$

<u>Hex 2 Bin</u>

I. 1B4D.A $= (0001\ 1011\ 0100\ 1101.1010)_2$

II. A9E2 $= (1010\ 1001\ 1110\ 0010)_2$

III. F6.C3 $= (1111\ 0110.1100\ 0011)_2$

IV. ABCD.EF $= (1010\ 1011\ 1100\ 1101.1110\ 1111)_2$

V. 98B.89D $= (1001\ 1000\ 1011.1000\ 1001\ 1101)_2$

VI. C16.A01 $= (1100\ 0001\ 0110.1010\ 0000\ 0001)_2$

VII. 286.E $= (0010\ 1000\ 0110.1110)_2$

VIII. 75F $= (0111\ 0101\ 1111)_2$

IX. 23.A3 $= (0010\ 0011.1010\ 0011)_2$

X. 42F.D $= (0100\ 0010\ 1111.1101)_2$

<u>Bin 2 Dec</u>

I. 001100 $= 0x2^5+0x2^4+1x2^3+1x2^2+0x2^1+0x2^0 = (12)_{10}$

II. 110011 $= 1x2^5+1x2^4+0x2^3+0x2^2+1x2^1+1x2^0 = (51)_{10}$

III. 0110 $= 0x2^3+1x2^2+1x2^1+0x2^0 = (6)_{10}$

IV. 11111111111 $= 2^{10}+2^9+2^8+2^7+2^6+2^5+2^4+2^3+2^2+2^1+2^0 = (2047)_{10}$

V. 1100101 $= 2^6+2^5+2^2+2^0 = (101)_{10}$

VI. 111000 $= 2^6+2^5+2^4 = (56)_{10}$

VII. 000111 $= 2^2+2^1+2^0 = (7)_{10}$

VIII. 1010111 $= 2^6+2^4+2^2+2^1+2^0 = (87)_{10}$

IX. 11111011111 $= 2^{10}+2^9+2^8+2^7+2^6+2^4+2^3+2^2+2^1+2^0 = (2015)_{10}$

X. 1001 $= 2^3+2^0 = (9)_{10}$

<u>Oct 2 Dec</u>

I. 2475.52 $= (2x8^3+4x8^2+7x8^1+5x8^0+5x8^{-1}+2x8^{-2})_{10}$

$= (1024+256+56+5+0.625+0.5)_{10}$

$= (1342.125)_{10}$

II. 516 $= (5x8^2+1x8^1+6x8^0)_{10}$

III. 713.16 $= (7x8^2+1x8^1+3x8^0+1x8^{-1}+6x8^{-2})_{10}$

IV. 637.77 $= (6x8^2+3x8^1+7x8^0+7x8^{-1}+7x8^{-2})_{10}$

V. 105.102 $= (1x8^2+0x8^1+5x8^0+1x8^{-1}+0x8^{-2}+2x8^{-3})_{10}$

VI. 220.3 $= (2x8^2+2x8^1+0x8^0+3x8^{-1})_{10}$

VII. 345.543 $= (3x8^2+4x8^1+5x8^0+5x8^{-1}+4x8^{-2}+3x8^{-3})_{10}$

VIII. 123.346 $= (1x8^2+2x8^1+3x8^0+3x8^{-1}+4x8^{-2}+6x8^{-3})_{10}$

IX. 35 $= (3x8^1+5x8^0)_{10}$

X. 64 $= (6x8^1+4x8^0)_{10}$

<u>Hex 2 Dec</u>

I. 1B4D $= (1x16^3+11x16^2+4x16^1+13x16^0)_{10}$

$= (4096 + 2816 + 64 + 13)_{10}$

$= (6989)_{10}$

II. 29E.A $= (2x16^2+9x16^1+14x16^0+10x16^{-1})_{10}$

III. 6F.C3 $= (6x16^1+15x16^0+12x16^{-1}+3x16^{-2})_{10}$

IV. ABCD.EF $= (10x16^3+11x16^2+12x16^1+13x16^0+14x16^{-1}+15x16^{-2})_{10}$

V. 40B.89D $= (4x16^2+0x16^1+11x16^0+8x16^{-1}+9x16^{-2}+13x16^{-3})_{10}$

VI. 1E.A01 $= (6x16^1+14x16^0+10x16^{-1}+0x16^{-2}+1x16^{-3})_{10}$

VII. 28.E $= (2x16^1+8x16^0+14x16^{-1})_{10}$

VIII. A $= (10x16^0)_{10} = (10)_{10}$

IX. 23.A3 $= (2x16^1+3x16^0+10x16^{-1}+3x16^{-2})_{10}$

X. F.D $= (15x16^0+13x16^{-1})_{10}$

<u>Bin 2 Oct</u>

I. 0110011 $= (000\ 110\ 011)_2$

$= (63)_8$

II. 11111000 $= (011\ 111\ 000)_2$

$= (370)_8$

III. 101111010.0110 $= (101\ 111\ 010.\ 011\ 000)_2$

$= (572.30)_8$

IV. 1110010.1101 $= (001\ 110\ 010.\ 110\ 100)_2$

$= (162.64)_8$

V. 101.01100 $= 101.\ 011\ 000 = (5.30)_8$

VI. 000110110.1111 $= 000\ 110\ 110.\ 111\ 100 = (66.74)_8$

VII. 1011.010 $= 001\ 011.\ 010 = (13.2)_8$

VIII. 011010.11 $= 011\ 010.\ 110 = (32.6)_8$

IX. 0100010 $= 000\ 100\ 010 = (42)_8$

X. 011001101.1 $= 011\ 001\ 101.\ 100 = (315.4)_8$

<u>Dec 2 Oct</u>

I. 228 $= (344)_8$

Π	**Y**
28	4
3	4
0	3

II. 16 $= (20)_8$

П	**Y**
2	0
0	2

III. 37.2 $= (45.1111)_8$

П	**Y**
4	5
0	4

Гα	**Гк**
1	0.6
1	0.2
1	0.6
1	0.2

IV. 947.8 $= (1663.6315)_8$

П	**Y**
118	3
14	6
1	6
0	1

Гα	**Гк**
6	0.4
3	0.2
1	0.6
4	0.8
6	0.4

V. 128 $= (200)_8$

П	**Y**
16	0
2	0
0	2

VI. 395.5 $= (613.4)_8$

П	**Y**
49	3
6	1
0	6

Гα	**Гк**
4	0

VII. 23.5 $= (27.4)_8$

Π	**Y**
2	7
0	2

Γα	**Γκ**
4	0

VIII. 89.98 $= (131.766)_8$

Π	**Y**
11	1
1	3
0	1

Γα	**Γκ**
7	0.84
6	0.72
5	0.76
6	0.08

IX. 5 $= (5)_8$

Π	**Y**
0	5

X. 10 $= (12)_8$

Π	**Y**
1	2
0	1

<u>Hex 2 Oct.</u>

I. 1B4D $= (0001\ 1011\ 0100\ 1101)_2$

$= (000\ 001\ 101\ 101\ 001\ 101)_2$

$= (015515)_8$

II. 29E.A $= (0010\ 1001\ 1110\ .1010)_2$

$= (001\ 010\ 011\ 110\ .101\ 000)_2$

$= (1236.50)_8$

III. 6F.C3 $= (0110\ 1111\ .1100\ 0011)_2$

$= (001\ 101\ 111\ .110\ 000\ 110)_2$

$= (157.606)_8$

IV. ABCD.EF = $(1010\ 1011\ 1100\ 1101\ .\ 1110\ 1111)_2$

= $(001\ 010\ 101\ 111\ 001\ 101\ .111\ 011\ 110)_2$

= $(125715.736)_8$

V. 40B.89D = $(0100\ 0000\ 1011\ .1000\ 1001\ 1101)_2$

= $(010\ 000\ 001\ 011\ .100\ 010\ 011\ 101)_2$

= $(2013.4235)_8$

VI. 1E.A01 = $(0001\ 1110\ .1010\ 0000\ 0001)_2$

= $(000\ 011\ 110\ .101\ 000\ 000\ 001)_2$

= $(036.5001)_8$

VII. 28.E = $(0010\ 1000\ .1110)_2$

= $(000\ 101\ 000\ .111\ 000)_2$

= $(050.70)_8$

VIII. A = $(1010)_2$

= $(001\ 010)_2$

= $(12)_8$

IX. 23.A3 = $(0010\ 0011\ .1010\ 0011)_2$

= $(000\ 100\ 011\ .101\ 000\ 110)_2$

= $(043.306)_8$

X. F.D = $(1111\ .1101)_2$

= $(001\ 111.110\ 100)_2$

= $(17.64)_8$

<u>Bin 2 Hex</u>

I. 0110011 = 0011 0011

= $(33)_{16}$

II. 11111000 = 1111 1000

= $(F8)_{16}$

III. 101111010.0110 = 0001 0111 1010 .0110 = $(17A.6)_{16}$

IV. 10110001110.001110111 = 0101 1000 1110 .0011 1011 1000

= $(58E.3B8)_{16}$

V. 101.01100 = 0101 .0110 0000

= $(5.60)_{16}$

VI. 000110110.111101 = 0000 0011 0110 .1111 0100

= $(036.F4)_{16}$

VII. 10110.010 = 0001 0110 .0100

= $(16.4)_{16}$

VIII. 0100010 = 0010 0010

= $(22)_{16}$

IX. 011001101.1 = 0000 1100 1101 .1000

= $(0CD.8)_{16}$

X. 1110010.11011110 = 0111 0010 .1101 1110

= $(72.DE)_{16}$

<u>Dec 2 Hex</u>

I. 228 = $(E4)_{16}$

П	**Y**
14	4
0	E

II. 16 = $(10)_{16}$

П	**Y**
1	0
0	1

Гα	**Гк**
3	0.2
3	0.2
3	0.2

III. 37.2 $= (25.333)_{16}$

П	**Y**
2	5
0	2

IV. 947.16 $= (3B3.28F)_{16}$

П	**Y**
59	3
3	B
0	3

Гα	**Гк**
2	0.56
8	0.96
F	0.36

V. 12.13 $= (C.214)_{16}$

П	**Y**
0	C

Гα	**Гк**
2	0.08
1	0.28
4	0.48

VI. 395.5 $= (18B.8)_{16}$

П	**Y**
24	B
1	8
0	1

Гα	**Гк**
8	0

VII. 23.5 $= (17.8)_{16}$

П	**Y**
1	7
0	1

Гα	**Гк**
8	0

VIII. 89.98 = $(59.FA6)_{16}$

Π	**Y**
5	9
0	5

Γα	**Γκ**
F	0.68
A	0.4
6	0.4

IX. 5 = $(5)_{16}$

Π	**Y**
0	5

X. 10 = $(A)_{16}$

Π	**Y**
0	A

<u>Oct 2 Hex</u>

I. 2475.52 = $(010\ 100\ 111\ 101\ .101\ 010)_2$

= $(0101\ 0011\ 1101\ .1010\ 1000)_2$

= $(53D.A8)_{16}$

II. 516 = $(101\ 001\ 110)_2$

= $(0001\ 0100\ 1110)_2$

= $(14E)_{16}$

III. 713.16 = $(111\ 001\ 011\ .001\ 110)_2$

= $(0001\ 1100\ 1011\ .0011\ 1000)_2$

= $(1CB.38)_{16}$

IV. 637.77 = $(110\ 011\ 111\ .111\ 111)_2$

= $(0001\ 1001\ 1111\ .1111\ 1100)_2$

= $(19F.FC)_{16}$

V. 105.102 = $(001\ 000\ 101\ .001\ 000\ 010)_2$

= $(0000\ 0100\ 0101\ .0010\ 0001\ 0000)_2$

= $(045.210)_{16}$

VI. 220.3 = $(010\ 010\ 000.\ 011)_2$

= $(0000\ 1001\ 0000.\ 0110)_2$

= $(090.6)_{16}$

VII. 345.543 $= (011\ 100\ 101.\ 101\ 100\ 011)_2$

$= (0000\ 1110\ 0101.\ 1011\ 0001\ 1000)_2$

$= (0E5.B18)_{16}$

VIII. 123.346 $= (001\ 010\ 011.\ 011\ 100\ 110)_2$

$= (0000\ 0101\ 0011.\ 0111\ 0011\ 0000)_2$

$= (053.730)_{16}$

IX. 35 $= (011\ 101)_2 = (0001\ 1101)_2$

$= (1D)_{16}$

X. 64 $= (110\ 100)_2 = (0011\ 0100)_2$

$= (34)_{16}$

<u>Πρόσθεση</u>

<u>Bin</u>

I.

```
 00000
 01100
<u>10001  +</u>
 11101
```

II.

```
 00000
 01100
<u>10001  +</u>
 11101
```

III.

```
 111110
   01111
  <u>10111  +</u>
 100110
```

IV.

```
 00000
 10101
<u>01010  +</u>
 11111
```

V. 110000
11100
01010 +
100110

VI. 111110
11111
11111 +
111110

VII. 111100
10110
11111 +
110101

VIII. 1111110
101101
110011 +
1100000

IX. 100110
10011
10011 +
100110

X. 111100
10110
11111 +
110101

Hex

I.

```
 10010
  B3A4
  D21C  +
 185C0
```

II.

```
 1010
   59F
   E46  +
 13E5
```

III.

```
  0000  0
  F021. 5
   BCD.A  +
 FBEE.F
```

IV.

```
 11000
   F712
    DAC  +
 104BE
```

V.

```
  1100
    5F3
    A1A  +
   100D
```

VI.

```
  010
  15F
    2F  +
  18E
```

VII. 010 0
23D.9
1A.4 +
257.D

VIII. 010 00
49A.3E
3C.21 +
4D6.5F

IX. 010
24B
18C +
3D7

X. 1000
E13
8A1 +
16B4

XI. 1121 10
A15F.23
C83.1B
9BE.DD +
B7A1.1B

XII. 1011 00
816.AC
B93.02
A.D0 +
13B4.7E

Αφαίρεση

Bin

I.

```
 00000
 10110
 10010 -
 00100
```

II.

```
 00110
 10110
 10011 -
 00011
```

III.

```
 1000
 1000
  100 -
 0100
```

IV.

```
  1110
  1000
   111 -
  0001
```

V.

```
 10100
 10101
 01010 -
 01011
```

VI.

```
                 1100
 10110          11000
 11000 -        10110 -
              - 00010
```

VII.

```
                01110
00111           11000
11000 -         00111 -
              - 10001
```

VIII.

```
                10100
01010           10101
10101 -         01010 -
              - 01011
```

IX.

```
                0110
   11           1100
 1100 -           11 -
              - 1001
```

X.

```
 1100
 1001
 0110 -
 0011
```

Hex

I.

```
  100
A19
  25 –
9F4
```

II.

```
  000
E2A
A13 –
417
```

III.

```
  F8C.D
C30.E –
35B.F
```

IV. 001 00

14B.C8 25F.9E

25F.9E – 14B.C8 -

- 113.D6

V. 1100 0

86AB.F

37C1.E –

4EEA.1

VI. 110

B38 F16

F16 – B38 -

- 3DE

VII. 000

C81 EB8

EB8 – C81 -

- 237

VIII. 010 10

932.AC F81.B5

F81.B5 – 932.AC –

- 64F.09

IX. 100

5A5

E4 –

4C1

X. 111 0

813.C

7B5.D –

06E.F

Πολλαπλασιασμός

Bin

I.

```
     10110
       110  x
     00000
    10110
   10110     +
10000100
```

II.

```
     11100
       101  x
     11100
    00000
   11100     +
10001100
```

III.

```
     11011
       111  x
     11011
    11011
   11011     +
10111101
```

IV.

```
      10100
      11011  x
      10100
     10100
    00000
   10100
  10100       +
1000011100
```

V.

```
     11101
       101  x
     11101
    00000
   11101     +
10010001
```

VI.

```
     11111
       101  x
     11111
    00000
   11111     +
10011011
```

VII.

```
     11111
       111  x
     11111
    11111
   11111     +
11011001
```

VIII.

```
      10110
     10110  x
      00000
     10110
    10110
   00000
  10110       +
111100100
```

IX.

```
      11111
      11111  x
     11111
    11111
   11111
  11111
 11111      +
1111000001
```

X.

```
      11101
      11000  x
      00000
     00000
    00000
   11101
  11101      +
1010111000
```

2.8 Ασκήσεις για διαγωνίσματα

Ομάδα Α'

1. Υπολογίστε το 89.625_{10} στο δυαδικό, δεκαεξαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
1.1	89.625_{10}	$100\ 1101.\ 101_{2}$	$4D.5_{16}$	$1000\ 1001.0110\ 0010\ 0101_{BCD}$
1.2	89.625_{10}	$101\ 1011.\ 111_{2}$	$5A.5_{16}$	$1000\ 1001.0110\ 1010\ 1101_{BCD}$
1.3	89.625_{10}	$101\ 1001.\ 101_{2}$	59.5_{16}	$1000\ 1001.0110\ 0010\ 0101_{BCD}$
1.4	89.625_{10}	$101\ 1101.\ 101_{2}$	59.5_{16}	$1001\ 1001.0110\ 1110\ 0101_{BCD}$

2. Υπολογίστε το 1010111.1_{2} στο δεκαδικό, δεκαεξαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
2.1	87.1_{10}	$101\ 0111.1_{2}$	57.1_{16}	$1000\ 0111.0001_{BCD}$
2.2	87.5_{10}	$101\ 0111.1_{2}$	57.8_{16}	$1000\ 0111.0101_{BCD}$
2.3	83.1_{10}	$101\ 0111.1_{2}$	53.1_{16}	$101\ 0011.0001_{BCD}$
2.4	57.5_{10}	$101\ 0111.1_{2}$	57.1_{16}	$1001\ 0111.0001_{BCD}$

3. Υπολογίστε το $7D.4_{16}$ στο δεκαδικό, δυαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
3.1	134.625_{10}	$0111\ 1111.0100_{2}$	$7D.4_{16}$	$0001\ 0101\ 0110.0110\ 0101_{BCD}$
3.2	139.5_{10}	$1001\ 0011.1000_{2}$	$7D.4_{16}$	$0100\ 0011\ 1001.0101_{BCD}$
3.3	125.25_{10}	$0111\ 1101.0100_{2}$	$7D.4_{16}$	$0001\ 0010\ 0101.0010\ 0101_{BCD}$
3.4	123.625_{10}	$0111\ 1110.0100_{2}$	$7D.4_{16}$	$0001\ 0111\ 0100.0101\ 0000_{BCD}$

4. Υπολογίστε το $1001\ 0001.0111_{BCD}$ στο δεκαδικό, δυαδικό (μέχρι 4 κλασματικά ψηφία), και δεκαεξαδικό (μέχρι 1 κλασματικό ψηφίο).

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
4.1	91.7_{10}	$1001\ 1011.1011_{2}$	$3B.7_{16}$	$1001\ 0001.0111_{BCD}$
4.2	145.7_{10}	$1001\ 0001.0111_{2}$	91.7_{16}	$1001\ 0001.0111_{BCD}$
4.3	95.9_{10}	$101\ 1011.1011_{2}$	$31.B_{16}$	$1001\ 0001.0111_{BCD}$
4.4	91.7_{10}	$101\ 1011.1011_{2}$	$3B.B_{16}$	$1001\ 0001.0111_{BCD}$

5. Προσθέστε τους πιο κάτω τρεις δυαδικούς αριθμούς. Γράψτε την τελική απάντηση σε οκταδική, και δεκαεξαδική μορφή.

```
1   0   0   1   0   0   1   1   1   .   1   1   1
0   1   1   1   1   1   0   1   0   .   0   1   0
1   1   1   0   1   1   1   0   1   .   0   0   1   +
-------------------------------------------------------------------------
```

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δυαδικός	Οκταδικός	Δεκαεξαδικός
5.1	$11\ 1111\ 0000.100_{2}$	1770.2_{8}	$2FF.5_{16}$
5.2	$11\ 1111\ 1111.010_{2}$	1777.2_{8}	$3FF.4_{16}$
5.3	$100\ 0111.10_{2}$	6754.3_{8}	567.9_{16}
5.4	$11\ 0001\ 0011.101_{2}$	777.6_{8}	60.9_{16}

6. Αφαιρέστε τους πιο κάτω δυαδικούς αριθμούς. Γράψτε την τελική απάντηση σε οκταδική, και δεκαεξαδική μορφή.

```
1   1   1   1   0   0   0   0
1   0   0   0   1   1   1   1   -
-----------------------------------------------
```

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δυαδικός	Οκταδικός	Δεκαεξαδικός
6.1	$0111\ 0001_{2}$	741_{8}	71_{16}
6.2	$0110\ 0001_{2}$	141_{8}	61_{16}
6.3	$0111\ 1001_{2}$	171_{8}	79_{16}
6.4	$0110\ 1101_{2}$	69_{8}	$6B_{16}$

7. Μετατρέψτε το μήνυμα ‘ΒΡ 2’ στον κώδικα ASCII σε δυαδικό και δεκαεξαδικό.
Στον κώδικα ASCII ο χαρακτήρας ‘Α’ είναι 41_{16} το ‘α’ 61_{16}, το κενό διάστημα (space) 20_{16} και το ‘0’ 30_{16}.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κώδικας ASCII για ‘ΒΡ 2’ σε δυαδικό	Κώδικας ASCII για ‘ΒΡ 2’ σε δεκαεξαδικό
7.1	$100\ 0010\ 101\ 0000\ 010\ 0000\ 011\ 0010_{2}$	$42\ 50\ 20\ 32_{16}$
7.2	$100\ 0010\ 101\ 0000\ 011\ 0010_{2}$	$42\ 50\ 32_{16}$
7.3	$100\ 0010\ 101\ 0010\ 010\ 0000\ 011\ 0010_{2}$	$42\ 52\ 20\ 32_{16}$
7.4	$100\ 0010\ 101\ 0000\ 010\ 0000\ 011\ 0010_{2}$	$42\ 50\ 20\ 32_{16}$

8. Για αποστολή του μηνύματος ‘CAB’ στον κώδικα ASCII σε δυαδικό χρησιμοποιείται even parity bit το οποίο τοποθετείται μπροστά από το m.s.b (most significant bit) του κάθε χαρακτήρα ASCII. Υπολογίστε το κώδικα αποστολής του μηνύματος.
Στο κώδικα ASCII ο χαρακτήρας ‘Α’ είναι 41_{16}.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κώδικας ASCII για ‘CAB’ με even parity στο δυαδικό	Κώδικας ASCII για ‘CAB’ με even parity στο δεκαεξαδικό
8.1	$100\ 0011\ 100\ 0001\ 100\ 0010_{2}$	$43\ 41\ 42_{16}$
8.2	$100\ 0011\ 100\ 0010\ 100\ 0001_{2}$	$43\ 42\ 41_{16}$
8.3	$1100\ 0011\ 100\ 0001\ 100\ 0010_{2}$	$C3\ 41\ 42_{16}$
8.4	$1100\ 0000\ 100\ 0001\ 100\ 0010_{2}$	$C0\ 41\ 42_{16}$

9. Δώστε την περιοχή των αριθμών στο δεκαδικό (εκφράστε το σαν δύναμη του 2), δυαδικό και δεκαεξαδικό για ένα μικροεπεξεργαστή που έχει διάδρομο δεδομένων 16 bit.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικό	Δυαδικό	Δεκαεξαδικό
9.1	0_{10} - $(2^{15})_{10}$	$0000\ 0000\ 0000\ 0000_2$ - $0000\ 1111\ 1111\ 1111_2$	0000_{16} - $0FFF_{16}$
9.2	0_{10} - $(2^{16})_{10}$	$0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 0000_2$	0000_{16} - $FFF0_{16}$
9.3	0_{10} - $(2^{15}-1)_{10}$	$0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1110_2$	0000_{16} - $FFF0_{16}$
9.4	0_{10} - $(2^{16}-1)_{10}$	$0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1111_2$	0000_{16} - $FFFF_{16}$

<u>Ομάδα Β'</u>

1. Υπολογίστε το 56.625_{10} στο δυαδικό, δεκαεξαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
1.1	56.625_{10}	$11\ 1001.101_2$	38.5_{16}	$1101\ 0110.0110\ 1010\ 1101_{BCD}$
1.2	56.625_{10}	$11\ 1000.101_2$	38.5_{16}	$0101\ 0110.0110\ 0010\ 0101_{BCD}$
1.3	56.625_{10}	$11\ 1010.101_2$	38.5_{16}	$0101\ 0110.0110\ 0110\ 0111_{BCD}$
1.4	56.625_{10}	$11\ 1100.101_2$	38.5_{16}	$0111\ 0110.1110\ 1010\ 0101_{BCD}$

2. Υπολογίστε το 1010110.1_{2} στο δεκαδικό, δεκαεξαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
2.1	56.5_{10}	$101\ 0110.1_{2}$	56.1_{16}	$0101\ 0110.0101_{BCD}$
2.2	56.1_{10}	$101\ 0110.1_{2}$	35.8_{16}	$0101\ 0110.0001_{BCD}$
2.3	83.5_{10}	$101\ 0110.1_{2}$	86.1_{16}	$1000\ 0110.0001_{BCD}$
2.4	86.5_{10}	$101\ 0110.1_{2}$	56.8_{16}	$1000\ 0110.0101_{BCD}$

3. Υπολογίστε το $8A.3_{16}$ στο δεκαδικό, δυαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
3.1	139.3_{10}	$1000\ 1011.0011_{2}$	$8A.3_{16}$	$0001\ 0011\ 1001.0011_{BCD}$
3.2	125.32_{10}	$1000\ 1010.0011_{2}$	$8A.3_{16}$	$0001\ 0011\ 1010.1011_{BCD}$
3.3	138.3_{10}	$1000\ 1010.0011_{2}$	$8A.3_{16}$	$0001\ 0011\ 1000.0011_{BCD}$
3.4	128.3_{10}	$1001\ 1000.0011_{2}$	$8A.3_{16}$	$0011\ 0011\ 1001.0011_{BCD}$

4. Υπολογίστε το $1001\ 0001.0110_{BCD}$ στο δεκαδικό, δυαδικό (μέχρι 4 κλασματικά ψηφία), και δεκαεξαδικό (μέχρι 1 κλασματικό ψηφίο).

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
4.1	91.6_{10}	$101\ 1011.1001_{2}$	$3B.9_{16}$	$1001\ 0001.0110_{BCD}$
4.2	92.8_{10}	$111\ 1011.1000_{2}$	$3D.8_{16}$	$1001\ 0001.0110_{BCD}$
4.3	93.6_{10}	$101\ 1001.1001_{2}$	$3A.9_{16}$	$1001\ 0001.0110_{BCD}$
4.4	91.6_{10}	$1001\ 0001.0110_{2}$	$3B.9_{16}$	$1001\ 0001.0110_{BCD}$

5. Προσθέστε τους πιο κάτω τρεις δυαδικούς αριθμούς. Γράψτε την τελική απάντηση σε οκταδική, και δεκαεξαδική μορφή.

```
1  0  0  1  0  0  1  1  1  .  1  1  1
0  1  1  1  1  1  0  1  0  .  0  1  1
1  1  1  0  1  1  1  0  1  .  0  0  1  +
-----------------------------------------------------------------------
```

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δυαδικός	Οκταδικός	Δεκαεξαδικός
5.1	$11\ 1111\ 1111.011_{2}$	1777.3_{8}	$3FF.3_{16}$
5.2	$11\ 1111\ 1111.111_{2}$	1777.7_{8}	$3FF.7_{16}$
5.3	$11\ 1111\ 1111.011_{2}$	1777.3_{8}	$3FF.6_{16}$
5.4	$11\ 1111\ 1111.110_{2}$	1777.6_{8}	$3FF.6_{16}$

6. Αφαιρέστε τους πιο κάτω δυαδικούς αριθμούς. Γράψτε την τελική απάντηση σε οκταδική, και δεκαεξαδική μορφή.

```
1  1  1  0  0  0  0  0
1  0  1  0  1  1  1  1  -
-----------------------------------------------
```

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δυαδικός	Οκταδικός	Δεκαεξαδικός
6.1	$11\ 1111_{2}$	70_{8}	FF_{16}
6.2	$0011\ 0001_{2}$	61_{8}	31_{16}
6.3	$1111\ 1010_{2}$	72_{8}	$3F_{16}$
6.4	$1001\ 0011_{2}$	76_{8}	60_{16}

7. Μετατρέψτε το μήνυμα ‘CS 121’ στον κώδικα ASCII σε δυαδικό και δεκαεξαδικό.
Στον κώδικα ASCII ο χαρακτήρας ‘A’ είναι 41_{16} το ‘α’ 61_{16}, το κενό διάστημα (space) 20_{16} και το ‘0’ 30_{16}.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κώδικας ASCII για ‘CS 121’ σε δυαδικό	Κώδικας ASCII για ‘CS 121’ σε δεκαεξαδικό
7.1	$100\ 0011\ 101\ 0011\ 0011\ 001\ 0011\ 010\ 0011\ 001_2$	$43\ 53\ 31\ 32\ 31_{16}$
7.2	$100\ 0010\ 101\ 0011\ 010\ 0000\ 011\ 0001\ 011\ 0010\ 011\ 0001_2$	$43\ 52\ 20\ 31\ 32\ 31_{16}$
7.3	$100\ 0011\ 101\ 0011\ 010\ 0000\ 011\ 0001\ 011\ 0010\ 011\ 0001_2$	$43\ 53\ 20\ 31\ 32\ 31_{16}$
7.4	$100\ 0010\ 101\ 0011\ 011\ 0001\ 011\ 0010\ 011\ 0001_2$	$43\ 53\ 31\ 32\ 31_{16}$

8. Για αποστολή του μηνύματος ‘ABC’ στον κώδικα ASCII σε δυαδικό χρησιμοποιείται even parity bit το οποίο τοποθετείται μπροστά από το m.s.b (most significant bit) του κάθε χαρακτήρα ASCII. Υπολογίστε το κώδικα αποστολής του μηνύματος.
Στο κώδικα ASCII ο χαρακτήρας ‘A’ είναι 41_{16}.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κώδικας ASCII για ‘ABC’ με even parity στο δυαδικό	Κώδικας ASCII για ‘ABC’ με even parity στο δεκαεξαδικό
8.1	$100\ 0001\ 100\ 0010\ 100\ 0011_2$	$41\ 42\ 43_{16}$
8.2	$100\ 0000\ 100\ 0001\ 100\ 0010_2$	$40\ 41\ 42_{16}$
8.3	$1100\ 0000\ 100\ 0001\ 100\ 0010_2$	$C0\ 41\ 42_{16}$
8.4	$100\ 0001\ 100\ 0010\ 1100\ 0011_2$	$41\ 42\ C3_{16}$

9. Δώστε την περιοχή των αριθμών στο δεκαδικό (εκφράστε το σαν δύναμη του 2), δυαδικό και δεκαεξαδικό για ένα μικροεπεξεργαστή που έχει διάδρομο δεδομένων 32 bit.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικό	Δυαδικό	Δεκαεξαδικό
9.1	0_{10} - $(2^{32})_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 0000_2$	$0000\ 0000_{16}$ - $FFFF\ FFF0_{16}$
9.2	0_{10} - $(2^{32}-1)_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111_2$	$0000\ 0000_{16}$ - $FFFF\ FFFF_{16}$
9.3	0_{10} - $(2^{31}-1)_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1110_2$	$0000\ 0000_{16}$ - $FFFF\ FFF0_{16}$
9.4	0_{10} - $(2^{31})_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_2$ - $0000\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111_2$	$0000\ 0000_{16}$ - $FFFF\ 0000_{16}$

<u>Ομάδα Γ'</u>

1. Υπολογίστε το 49.625_{10} στο δυαδικό, δεκαεξαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
1.1	49.625_{10}	$10\ 0111.101_2$	27.5_{16}	$0100\ 1001.0110\ 0010\ 0101_{BCD}$
1.2	49.625_{10}	$11\ 1011.101_2$	$3B.5_{16}$	$0100\ 1001.1110\ 1010\ 1101_{BCD}$
1.3	49.625_{10}	$11\ 1010.111_2$	$4A.5_{16}$	$0100\ 1111.1110\ 1010\ 0101_{BCD}$
1.4	49.625_{10}	$11\ 1010.101_2$	$3A.5_{16}$	$0100\ 1001.0110\ 0010\ 0101_{BCD}$

2. Υπολογίστε το 100111.1_{2} στο δεκαδικό, δεκαεξαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
2.1	34.625_{10}	100111.1_{2}	$1A.B_{16}$	$0001\ 0101\ 0110.0110\ 0101_{BCD}$
2.2	39.5_{10}	100111.1_{2}	27.8_{16}	$0011\ 1001.0101_{BCD}$
2.3	40.125_{10}	100111.1_{2}	$2D.F_{16}$	$0111\ 0100.0101_{BCD}$
2.4	39.625_{10}	100111.1_{2}	$D.A_{16}$	$0001\ 0100.0101_{BCD}$

3. Υπολογίστε το $5D.8_{16}$ στο δεκαδικό, δυαδικό, και BCD.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
3.1	93.5_{10}	$101\ 1101.1000_{2}$	$5D.8_{16}$	$1001\ 0011.0101_{BCD}$
3.2	94.5_{10}	$101\ 1110.0101_{2}$	$5D.8_{16}$	$1001\ 0100.0101_{BCD}$
3.3	91.5_{10}	$101\ 1011.1000_{2}$	$5D.8_{16}$	$1001\ 0010.0101_{BCD}$
3.4	93.5_{10}	$101\ 1101.0101_{2}$	$5D.8_{16}$	$1001\ 0011.0101_{BCD}$

4. Υπολογίστε το $1001\ 0110.0110_{BCD}$ στο δεκαδικό, δυαδικό (μέχρι 4 κλασματικά ψηφία), και δεκαεξαδικό (μέχρι 1 κλασματικό ψηφίο).

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικός	Δυαδικός	Δεκαεξαδικός	BCD
4.1	99.5_{10}	$100\ 0111.10_{2}$	67.8_{16}	$1001\ 0110.0110_{BCD}$
4.2	90.125_{10}	$110\ 0111.1111_{2}$	$5D.F_{16}$	$1001\ 0110.0110_{BCD}$
4.3	99.625_{10}	$1001\ 0011.1010_{2}$	$7D.A_{16}$	$1001\ 0110.0110_{BCD}$
4.4	96.6_{10}	$110\ 0000.1001_{2}$	60.9_{16}	$1001\ 0110.0110_{BCD}$

5. Προσθέστε τους πιο κάτω τρεις δυαδικούς αριθμούς. Γράψτε την τελική απάντηση σε οκταδική, και δεκαεξαδική μορφή.

```
1  0  0  1  0  0  1  1  1  .  1  1  1
0  1  1  1  1  1  0  1  0  .  0  1  1
1  0  1  0  1  1  1  0  1  .  0  0  0  +
-------------------------------------------------------------------------
```

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δυαδικός	Οκταδικός	Δεκαεξαδικός
5.1	$11\ 0111\ 1111.010_{2}$	1577.2_{8}	$37F.2_{16}$
5.2	$11\ 1111\ 1111.010_{2}$	1777.2_{8}	$3FF.4_{16}$
5.3	$11\ 0111\ 1111.010_{2}$	1577.2_{8}	$37F.4_{16}$
5.4	$11\ 0111\ 1011.010_{2}$	1579.2_{8}	$3CF.4_{16}$

6. Αφαιρέστε τους πιο κάτω δυαδικούς αριθμούς. Γράψτε την τελική απάντηση σε οκταδική, και δεκαεξαδική μορφή.

```
1  1  1  0  1  0  0  0  1
1  0  1  0  0  1  1  1  0  -
----------------------------------------
```

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δυαδικός	Οκταδικός	Δεκαεξαδικός
6.1	10001111_{2}	217_{8}	$8F_{16}$
6.2	10000011_{2}	203_{8}	83_{16}
6.3	10000011_{2}	103_{8}	82_{16}
6.4	10010011_{2}	123_{8}	93_{16}

7. Μετατρέψτε το μήνυμα ‘ΒΡ 231’ στον κώδικα ASCII σε δυαδικό και δεκαεξαδικό.
Στον κώδικα ASCII ο χαρακτήρας ‘Α’ είναι 41_{16} το ‘α’ 61_{16}, το κενό διάστημα (space) 20_{16} και το ‘0’ 30_{16}.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κώδικας ASCII για ‘ΒΡ 231’ σε δυαδικό	Κώδικας ASCII για ‘ΒΡ 231’ σε δεκαεξαδικό
7.1	$100\ 0010\ 101\ 0010\ 010\ 0000\ 011\ 0010\ 011\ 011\ 011\ 0001_2$	$42\ 52\ 20\ 32\ 33\ 31_{16}$
7.2	$100\ 0010\ 101\ 0000\ 011\ 0010\ 011\ 011\ 011\ 001_2$	$42\ 50\ 32\ 33\ 31_{16}$
7.3	$100\ 0010\ 101\ 0000\ 010\ 0000\ 011\ 0010\ 011\ 0011\ 011\ 0001_2$	$42\ 50\ 20\ 32\ 33\ 31_{16}$
7.4	$100\ 010\ 101\ 0000\ 011\ 0010\ 011\ 011\ 011\ 001_2$	$42\ 50\ 32\ 33\ 31_{16}$

8. Για αποστολή του μηνύματος ‘ΑCΒ’ στον κώδικα ASCII σε δυαδικό χρησιμοποιείται even parity bit το οποίο τοποθετείται μπροστά από το m.s.b (most significant bit) του κάθε χαρακτήρα ASCII. Υπολογίστε το κώδικα αποστολής του μηνύματος.
Στο κώδικα ASCII ο χαρακτήρας ‘Α’ είναι 41_{16}.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κώδικας ASCII για ‘ΑCΒ’ με even parity στο δυαδικό	Κώδικας ASCII για ‘ΑCΒ’ με even parity στο δεκαεξαδικό
8.1	$100\ 0001\ 100\ 0010\ 1100\ 0011_2$	$41\ 42\ C3_{16}$
8.2	$1100\ 0000\ 100\ 0001\ 100\ 0010_2$	$C0\ 41\ 42_{16}$
8.3	$100\ 0000\ 100\ 0001\ 100\ 0010_2$	$40\ 41\ 42_{16}$
8.4	$100\ 0001\ 1100\ 0011\ 100\ 0010_2$	$41\ C3\ 42_{16}$

9. Δώστε την περιοχή των αριθμών στο δεκαδικό (εκφράστε το σαν δύναμη του 2), δυαδικό και δεκαεξαδικό για ένα μικροεπεξεργαστή που έχει διάδρομο δεδομένων 32 bit.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Δεκαδικό	Δυαδικό	Δεκαεξαδικό
9.1	0_{10} - $(2^{32}-1)_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111_2$	$0000\ 0000_{16}$ - $FFFF\ FFFF_{16}$
9.2	0_{10} - $(2^{32})_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 0000_2$	$0000\ 0000_{16}$ - $FFFF\ FFF0_{16}$
9.3	0_{10} - $(2^{31}-1)_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1110_2$	$0000\ 0000_{16}$ - $FFFF\ FFF0_{16}$
9.4	0_{10} - $(2^{31})_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_2$ - $0000\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111_2$	$0000\ 0000_{16}$ - $FFFF\ 0000_{16}$

2.9 Λύσεις ασκήσεων για διαγωνίσματα

<u>Ομάδα Α'</u>

1.

1.3	89.625_{10}	$101\ 1001.\ 101_2$	59.5_{16}	$1000\ 1001.0110\ 0010\ 0101_{BCD}$

2.

2.2	87.5_{10}	$101\ 0111.1_2$	57.8_{16}	$1000\ 0111.0101_{BCD}$

3.

3.3	125.25_{10}	$0111\ 1101.0100_2$	$7D.4_{16}$	$0001\ 0010\ 0101.0010\ 0101_{BCD}$

4.

4.4	91.7_{10}	$101\ 1011.1011_2$	$3B.B_{16}$	$1001\ 0001.0111_{BCD}$

5.

5.2	11 1111 1111.010 $_2$	1777.2 $_8$	3FF.4 $_{16}$

6.

6.2	0110 0001 $_2$	141 $_8$	61 $_{16}$

7.

7.1	100 0010 101 0000 010 0000 011 0010 $_2$	42 50 20 32 $_{16}$

8.

8.3	1100 0011 100 0001 100 0010 $_2$	C3 41 42 $_{16}$

9.

9.4	0_{10} - $(2^{16}-1)_{10}$	$0000\ 0000\ 0000\ 0000_2$ - $1111\ 1111\ 1111\ 1111_2$	0000_{16} - $FFFF_{16}$

<u>Ομάδα Β’</u>

1.

1.2	56.625 $_{10}$	11 1000.101 $_2$	38.5 $_{16}$	0101 0110.0110 0010 0101 $_{BCD}$

2.

2.4	86.5 $_{10}$	101 0110.1 $_2$	56.8 $_{16}$	1000 0110.0101 $_{BCD}$

3.

3.3	138.3 $_{10}$	1000 1010.0011 $_2$	8A.3 $_{16}$	0001 0011 1000.0011 $_{BCD}$

4.

4.1	91.6 $_{10}$	101 1011.1001 $_2$	3B.9 $_{16}$	1001 0001.0110 $_{BCD}$

5.

5.3	11 1111 1111.011 $_2$	1777.3 $_8$	3FF.6 $_{16}$

6.

6.2	$0011\ 0001_{2}$	61_{8}	31_{16}

7.

7.3	$100\ 0011\ 101\ 0011\ 010\ 0000\ \ 011\ 0001\ 011\ 0010\ 011\ 0001_{2}$	$43\ 53\ 20\ 31\ 32\ 31_{16}$

8.

8.4	$100\ 0001\ 100\ 0010\ 1100\ 0011_{2}$	$41\ 42\ C3_{16}$

9.

9.2	0_{10} - $(2^{32}-1)_{10}$	$0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000_{2}$ - $1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111\ 1111_{2}$	$0000\ 0000_{16}$ - $FFFF\ FFFF_{16}$

<u>Ομάδα Γ’</u>

1.

1.4	49.625_{10}	$11\ 1010.101_{2}$	$3A.5_{16}$	$0100\ 1001.0110\ 0010\ 0101_{BCD}$

2.

2.2	39.5_{10}	100111.1_{2}	27.8_{16}	$0011\ 1001.0101_{BCD}$

3.

3.1	93.5_{10}	$101\ 1101.1000_{2}$	$5D.8_{16}$	$1001\ 0011.0101_{BCD}$

4.

4.4	96.6_{10}	$110\ 0000.1001_{2}$	60.9_{16}	$1001\ 0110.0110_{BCD}$

5.

5.3	$11\ 0111\ 1111.010_{2}$	1577.2_{8}	$37F.4_{16}$

6.

6.2	10000011_{2}	203_{8}	83_{16}

7.

7.3	100 0010 101 0000 010 0000 011 0010 011 0011 011 0001 $_2$	42 50 20 32 33 31 $_{16}$

8.

8.4	100 0001 1100 0011 100 0010 $_2$	41 C3 42 $_{16}$

9.

9.1	0_{10} - $(2^{32}-1)_{10}$	0000 0000 0000 0000 0000 0000 0000 0000_2 - 1111 1111 1111 1111 1111 1111 1111 1111_2	0000 0000_{16} - FFFF $FFFF_{16}$

Κεφάλαιο 3

Συνδυαστικά Λογικά Κυκλώματα

3.1 Εισαγωγή 66

3.2 Boolean Algebra 67

3.3 Κανονικές μορφές

Minterms και Maxterms

Sum of Products

Product of Sums 72

3.4 Αναπαράσταση με K-maps 76

3.5 Χρήση χαρτών

Essential Prime Implicants

Nonessential Prime Implicants

Product of Sums Βελτιστοποιήσεις

Συνθήκες αδιαφορίας 78

3.6 Βελτιστοποιήσεις κυκλωμάτων 2-level 84

3.7 Βελτιστοποιήσεις κυκλωμάτων πολλαπλών επιπέδων 85

3.8 Exclusive-OR τελεστής και πύλες 87

3.9 Ασκήσεις για διαγωνίσματα 87

3.10 Λύσεις ασκήσεων για διαγωνίσματα 99

3.1 Εισαγωγή

Σ’ αυτό το κεφάλαιο, παρουσιάζονται οι πρωταρχικές λειτουργίες AND, OR και NOT, οι οποίες ορίζουν τρεις λογικές πύλες με τις οποίες μπορούμε να εφαρμόσουμε τα ψηφιακά συστήματα. Επιπλέον, αναφέρεται η άλγεβρα Boolean η οποία παρέχει ένα εργαλείο χειρισμού των συναρτήσεων Boolean για τον σχεδιασμό ψηφιακών λογικών κυκλωμάτων. Ακόμη, μπορούμε να δούμε πως οι αυθεντικές μορφές των Minterm και Maxterm αντιστοιχούνται κατευθείαν στους πίνακες αληθείας για τις συναρτήσεις.

Επίσης, αυτές οι μορφές μπορούν να μετατραπούν σε sum-of-products και product-of-sums, μορφές οι οποίες αντιστοιχούν σε δύο επίπεδα πυλών κυκλώματος. Για την μείωση του κόστους σχεδίασης ενός κυκλώματος πρέπει να ληφθούν υπόψη δύο παράμετροι, ο αριθμός των literals εισόδου και ο συνολικός αριθμός των εισόδων προς τις πύλες του κυκλώματος. Γι' αυτό το σκοπό χρησιμοποιούμε τα K-maps με 2 ή 4 μεταβλητές βοηθώντας στη βελτιστοποίηση σχεδιασμού μικρών κυκλωμάτων. Τα εν λόγω maps χρησιμοποιούνται και για βελτιστοποίηση sum-of-products μορφές και product-of-sums μορφές και μπορούν να καθορίζουν συναρτήσεις με don't-care περιπτώσεις. Ακόμη, στο κεφάλαιο αυτό αναφέρονται οι μετατροπές για βελτιστοποίηση πολλαπλών επιπέδων κυκλωμάτων, με 3 ή περισσότερα επίπεδα πυλών. Τέλος, λόγω της πολυπλοκότητας των πιο πρόσφατα διαδεδομένων κυκλωμάτων, εκτός από τις λειτουργίες AND και OR, παρουσιάζονται και οι λειτουργίες της NAND και NOR και οι λειτουργίες exclusive-OR και exclusive-NOR με τις μαθηματικές τους ιδιότητες.

3.2 Boolean Algebra

1. Αποδείξτε με την χρήση πινάκων αληθείας κατά πόσο ισχύουν οι πιο κάτω ταυτότητες:

α) (XYZ)' = X' + Y' + Z' De Morgan's theorem

β) X + YZ = (X + Y)(X + Z) Second distributive law

γ) X'Y + Y'Z + XZ' = XY' + YZ' + X'Z

Απάντηση:

α)

X	Y	Z	XYZ	$\overline{XYZ}$	$\overline{X}+\overline{Y}+\overline{Z}$
0	0	0	0	1	1
0	0	1	0	1	1
0	1	0	0	1	1
0	1	1	0	1	1
1	0	0	0	1	1
1	0	1	0	1	1
1	1	0	0	1	1
1	1	1	1	0	0

β)

X	Y	Z	YZ	$X+YZ$	$X+Y$	$X+Z$	$(X+Y)(X+Z)$
0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0
0	1	0	0	0	1	0	0
0	1	1	1	1	1	1	1
1	0	0	0	1	1	1	1
1	0	1	0	1	1	1	1
1	1	0	0	1	1	1	1
1	1	1	1	1	1	1	1

γ)

X	Y	Z	$\overline{X}Y$	$\overline{Y}Z$	$X\overline{Z}$	$\overline{X}Y+\overline{Y}Z+X\overline{Z}$	$X\overline{Y}$	$Y\overline{Z}$	$\overline{X}Z$	$X\overline{Y}+Y\overline{Z}+\overline{X}Z$
0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	1	0	1	0	0	1	1
0	1	0	1	0	0	1	0	1	0	1
0	1	1	1	0	0	1	0	0	1	1
1	0	0	0	0	1	1	1	0	0	1
1	0	1	0	1	0	1	1	0	0	1
1	1	0	0	0	1	1	0	1	0	1
1	1	1	0	0	0	0	0	0	0	0

2. Αποδείξτε τις ταυτότητες για την κάθε μια από τις πιο κάτω Boolean εξισώσεις μέσω διαφόρων αλγεβρικών πράξεων:

α) X’Y’ + X’Y + XY = X’ + Y

β) A’B + B’C’ + AB + B’C = 1

γ) Y + X’Z + XY’ = X + Y + Z

δ) X’Y’ + Y’Z + XZ + XY + YZ’ = X’Y’ + XZ + YZ’

Απάντηση:

α) X’Y’ + X’Y + XY = X’(Y’ + Y) + XY

= X’·1 + XY = X’ + XY = (X’+X)(X’+Y)

= X’ + Y

β) $A'B + B'C' + AB + B'C = B(A' + A) + B'(C' + C)$

$= B\cdot 1 + B'\cdot 1$

$= B + B'$

$= 1$

γ) $Y + X'Z + XY' = X'Z + (Y' + Y)(Y + X)$

$= X'Z + Y + X$

$= (X + X')(X+Z) + Y$

$= X + Z + Y$

δ) $X'Y' + Y'Z + XZ + XY + YZ' = X'Y' + Y'Z(X + X') + XZ + XY + YZ'$

$= X'Y' + XY'Z + X'Y'Z + XZ + XY + YZ'$

$= X'Y'(1 + Z) + XY'Z + XZ + XY + YZ'$

$= X'Y' + XZ(1 + Y') + XY + YZ'$

$= X'Y' + XZ + XY(Z + Z') + YZ'$

$= X'Y' + XZ + XYZ + YZ'(1+X)$

$= X'Y' + XZ(1 + Y) + YZ'$

$= X'Y' + XZ + YZ'$

3. Δίνεται ότι $A\cdot B = 0$ και $A + B = 1$, χρησιμοποιώντας διάφορες αλγεβρικές πράξεις αποδείξτε ότι:

$(A + C)(A' + B)(B + C) = BC$

Απάντηση:

$(A + C)(A' + B)(B + C) = (A + C)\ (B + A')\ (B + C)$

$= (A + C)\ (BB + BC + A'B + A'C)$

$= (A + C)\ (B + BC + A'B + A'C)$

$= AB + ABC + AA'B + AA'C + CB + BCC + A'BC$

$= AB\ (1 + C) + AA'\ (B + C) + BC\ (1 + A')$

$= AB\cdot 1 + 0\ (B + C) + BC\cdot 1$

$= AB + 0 + BC = 0 + BC$

$= BC$

4. Απλοποιήστε τις πιο κάτω Boolean εκφράσεις σε εκφράσεις που να περιέχουν τον ελάχιστο αριθμό literals:

α) A’C’ + A’BC + B’C

β) (A + B + C)’ · (ABC)’

γ) ABC’ + AC

δ) A’B’D + A’C’D + BD

ε) (A’ + B)’(A’ + C’)’(AB’C)’

Απάντηση:

α) A’C’ + A’BC + B’C = A’C’ + C(A’B + B’)

= A’C’ + C ((B’+A’) (B’ + B))

= A’C’ + C (A’ + B’)

= A’C’ + A’C + B’C = A’ (C’+C) + B’C

= A’ + B’C

β) (A + B + C)’ · (ABC)’ = (A’B’C’) · (A’ + B’ + C’)

= A’B’C’A’ + A’B’C’B’ + A’B’C’C’

= A’B’C’ + A’B’C’ + A’B’C’

= A’B’C’

γ) ABC’ + AC = A(BC’ + C)

= A ((C + B) (C + C’))

= A (C + B)

δ) A’B’D + A’C’D + BD = D (A’B’ + B) + A’C’D

= D ((B + A’) (B + B’)) + A’C’D

= D (B + A’) + A’C’D

ε) (A’ + B)’(A’ + C’)’(AB’C)’ = (AB’) (AC) (A’ + B + C’)

= AB’C (A’ + B + C’)

= AB’CA’ + AB’CB + AB’CC’

= AA’ (B’C) + BB’ (CA) + CC’ (AB’)

= 0 + 0 + 0 = 0

5. Μειώστε τις πιο κάτω Boolean εκφράσεις σε εκφράσεις με τον ανάλογο αριθμό των literals:

α) X'Y' + XYZ + X'Y σε 3 literals

β) X + Y(Z + (X + Z)') σε 2 literals

γ) W'X(Z' + Y'Z) + X(W + W'YZ) σε 1 literal

δ) (AB + A'B')(C'D' + CD) + (AC)' σε 4 literals

Απάντηση:

α) X'Y' + XYZ + X'Y = X'(Y' + Y) + XYZ
= X' + XYZ
= (X + X') (X' + YZ)
= X' + YZ

β) X + Y(Z + (X + Z)') = X + YZ + Y(X + Z)'
= X + YZ + Y(X'Z')
= (X + X')(X + YZ') + YZ
= X + YZ' + YZ
= X + Y(Z + Z')
= X + Y

γ) W'X(Z' + Y'Z) + X(W + W'YZ) = W'XZ' + W'XY'Z + XW + XW'YZ
= W'XZ' + W'XY'Z + WX + W'XYZ
= W'XZ' + WX + W'XZ(Y' + Y)
= W'X (Z' + Z) + WX
= W'X + WX
= X (W' + W)
= X

δ) (AB+A'B')(C'D'+CD) +(AC)' = ABC'D' + ABCD + A'B'C'D'+ A'B'CD + A'+ C'
= ABCD + A' + C' = A (BCD) + A' + C'
= BCD + A' + C' = C (BD) + A' + C'
= BD + A' + C'

3.3 Κανονικές μορφές/ Minterms και Maxterms/ Sum of Products/Product of Sums

1. Βρείτε το συμπλήρωμα των πιο κάτω εκφράσεων:

α) F = AB’ + A’B

β) F = (V’W + X)Y + Z’

γ) F = WX(Y’Z + YZ’) + W’X’(Y’ + Z)(Y + Z’)

δ) F = (A + B’ + C)(A’B’ + C)(A + B’C’)

Απάντηση:

α) F = AB’ + A’B

F’ = (AB’ + A’B)’

= (A’ + B)(A + B’)

β) F = (V’W + X)Y + Z’

F’ = ((V’W + X) Y + Z’)’

= ((V’W + X)’ + Y’) Z

= ((V + W’) X’ + Y’) Z

γ) F = WX(Y’Z + YZ’) + W’X’(Y’ + Z)(Y + Z’)

F’ = (WX (Y’Z + YZ’) + W’X’ (Y’ + Z)(Y + Z’))’

= (W’ + X’ + (Y’Z + YZ’)’)(W + X + (Y’ + Z)’ + (Y + Z’)’)

= (W’ + X’ + (Y + Z’)(Y’ + Z))(W + X + YZ’ + Y’Z)

δ) F = (A + B’ + C)(A’B’ + C)(A + B’C’)

F’ = ((A + B’ + C) (A’B’ + C) (A + B’C’))’

= (A + B’ + C)’ + (A’B’ + C)’ + (A + B’C’)’

= (A’BC’) + ((A + B) C’) + (A’ (B+C))

2. Βρείτε τον πίνακα αληθείας των πιο κάτω εκφράσεων, και εκφράστε τις σε Sum-of-minterms και Product-of-maxterms:

α) (XY + Z)(Y + XZ)

β) (A’ + B)(B’ + C)

γ) WXY’ + WXZ’ + WXZ + YZ’

Απάντηση:

α) (XY + Z)(Y + XZ)

X	**Y**	**Z**	**XY**	**XY + Z**	**XZ**	**Y + XZ**	**(XY + Z)(Y + XZ)**
0	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0
0	1	0	0	0	0	1	0
0	1	1	0	1	0	1	1
1	0	0	0	0	0	0	0
1	0	1	0	1	1	1	1
1	1	0	1	1	0	1	1
1	1	1	1	1	1	1	1

SOM: F = X’YZ + XY’Z + XYZ’ + XYZ

= m3 + m5 + m6 + m7

F(X, Y, Z) = Σm (3, 5, 6, 7)

POS: F’ = Σm (0, 1, 2, 4)

F = Πm (0, 1, 2, 4)

F = (X + Y + Z) (X + Y + Z’) (X + Y’ + Z) (X’ + Y + Z)

β) (A’ + B)(B’ + C)

A	**B**	**C**	**A’**	**B’**	**A’+B**	**B’+C**	**(A’+B)(B’+C)**
0	0	0	1	1	1	1	1
0	0	1	1	1	1	1	1
0	1	0	1	0	1	0	0
0	1	1	1	0	1	1	1
1	0	0	0	1	0	1	0
1	0	1	0	1	0	1	0
1	1	0	0	0	1	0	0
1	1	1	0	0	1	1	1

SOM: F = A’B’C’ + A’B’C + A’BC + ABC

= m0 + m1 + m3 + m7

F (A, B, C) = Σm (0, 1, 3, 7)

POS: F’ = Σm (2, 4, 5, 6)

F = Πm (2, 4, 5, 6)

F = (A + B’ + C) (A’ + B + C) (A’ + B + C’) (A’ + B’ + C)

γ) WXY’ + WXZ’ + WXZ + YZ’

W	**X**	**Y**	**Z**	**Y’**	**Z’**	**WXY’**	**WXZ’**	**WXZ**	**YZ’**	**WXY’+WXZ’+WXZ+YZ’**
0	0	0	0	1	1	0	0	0	0	0
0	0	0	1	1	0	0	0	0	0	0
0	0	1	0	0	1	0	0	0	1	1
0	0	1	1	0	0	0	0	0	0	0
0	1	0	0	1	1	0	0	0	0	0
0	1	0	1	1	0	0	0	0	0	0
0	1	1	0	0	1	0	0	0	1	1
0	1	1	1	0	0	0	0	0	0	0
1	0	0	0	1	1	0	0	0	0	0
1	0	0	1	1	0	0	0	0	0	0
1	0	1	0	0	1	0	0	0	1	1
1	0	1	1	0	0	0	0	0	0	0
1	1	0	0	1	1	1	1	0	0	1
1	1	0	1	1	0	1	0	1	0	1
1	1	1	0	0	1	0	1	0	1	1
1	1	1	1	0	0	0	0	1	0	1

SOM: F = W’X’Y’Z’+ W’XYZ’+ WX’YZ’+ WXY’Z’ + WXY’Z + WXYZ’ + WXYZ

= m2 + m6 + m10 + m12 + m13 + m14 + m15

F (W, X, Y, Z) = Σm (2, 6, 10, 12, 13, 14, 15)

POS: F’ = Σm (0, 1, 3, 4, 5, 7, 8, 9, 11)

F = Πm (0, 1, 3, 4, 5, 7, 8, 9, 11)

F = (W+X+Y+Z) (W+X+Y+Z’) (W+X+Y’+Z’) (W+X’+Y+Z) (W+X’+Y+Z’) (W+X’+Y’+Z’) (W’+X+Y+Z) (W’+X+Y+Z’) (W’+X+Y’+Z’)

3. Μετατρέψτε τις πιο κάτω εκφράσεις σε Sum-of-products και Product-of-sums:

α) (AB + C)(B + C’D)

β) X’ + X(X + Y’)(Y + Z’)

γ) (A + BC’ + CD)(B’ + EF)

Απάντηση:

α) (AB + C)(B + C’D) = AB + ABC’D + BC

= AB (1 + C’D) + BC

= AB + BC s.o.p

= B (A + C) p.o.s

β) X’ + X(X + Y’)(Y + Z’) = (X’ + X)(X’ + (X+ Y’)(Y + Z’))

= (X’ + X + Y’)(X’ + Y + Z’) p.o.s

= (1 + Y’) (X’ + Y + Z’) s.o.p

γ) (A + BC’ + CD)(B’ + EF) = (A + B + C)(A + B + D)(A + C’ + D)(B’ + EF)

= (A + B + C) (A + B + D) (A + C’ + D) (B’ + E) (B’ + F) p.o.s

(A + BC’ + CD)(B’ + EF) = A (B’ + EF) + BC’ (B’ + EF) + CD (B’ + EF)

= AB’ + AEF + BC’EF + B’CD + CDEF s.o.p

3.4 Αναπαράσταση με K-maps

1. Βρείτε τα minterms των πιο κάτω εκφράσεων αφού πρώτα αναπαραστήσετε την κάθε έκφραση σε χάρτη:

α) XY + XZ + X’YZ

β) XZ + W’XY’ + WXY + W’YZ + WY’Z

γ) B’D’ + ABD + A’BC

Απάντηση:

α) Σm(3, 5, 6, 7)

X \ YZ	00	01	10	11
0			1	
1		1	1	1

Y

X

Z

β) Σm(0, 2, 6, 7, 8, 10, 13, 15)

XW \ YZ	00	01	11	10
00			1	
01		1		
11		1	1	1
10	1	1	1	

Y

W

X

Z

γ) Σm(0,2,6,7,8,10,13,15)

AB \ CD	00	01	11	10
00	1			1
01			1	1
11		1	1	
10	1			1

C

B

A

D

3.5 Χρήση χαρτών / Essential Prime Implicants / Nonessential Prime Implicants / Product of Sums Βελτιστοποιήσεις / Συνθήκες αδιαφορίας

1. Βελτιώστε τις παρακάτω Boolean συναρτήσεις με την χρήση τριών μεταβλητών χάρτη:

   α) F(X,Y,Z) = Σm(0,2,6,7)

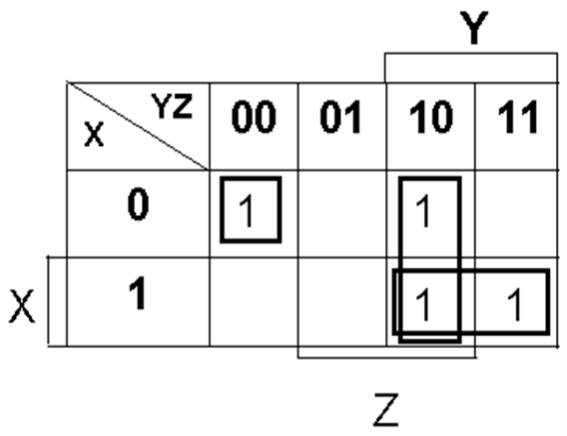
   β) F(X,Y,Z) = Σm(0,1,2,4)

   γ) F(A,B,C) = Σm(0,2,3,4,6)

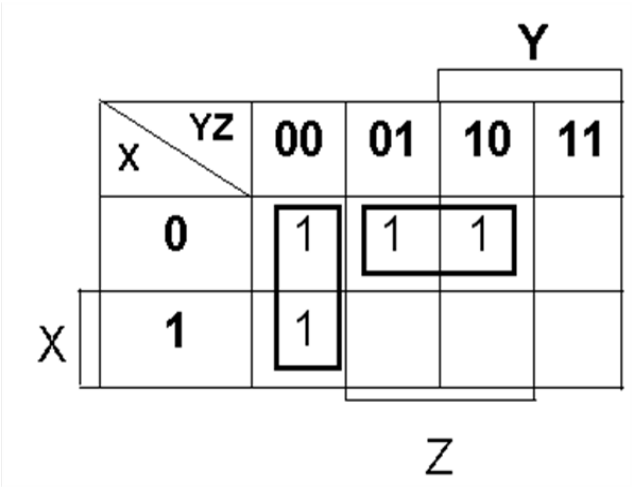
   δ) F(A,B,C) = Σm(0,2,3,4,5,7)

Απάντηση:

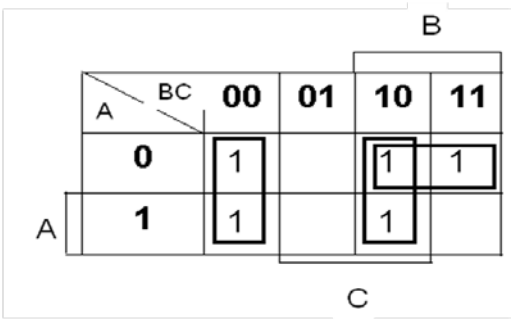
α) F = YZ + XY + X'Z'Y'



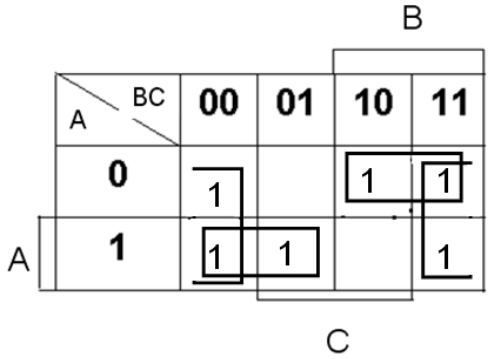
β) F = Z'Y' + X'Z



γ) F = C’B’ + CB + A’B



δ) F = C’ + AB’ + A’B



2. Βελτιώστε τις παρακάτω Boolean εκφράσεις με την χρήση τεσσάρων μεταβλητών χάρτη:

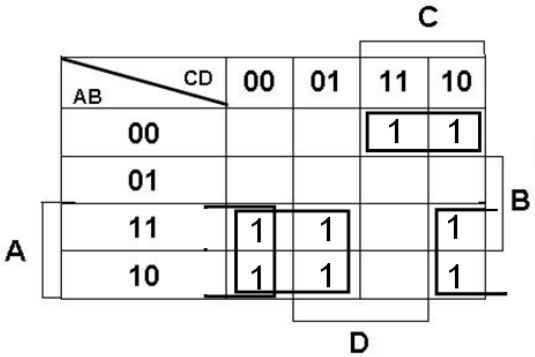
α) F(A,B,C,D) = Σm(2,3,8,9,10,12,13,14)

β) F(W,X,Y,Z) = Σm(0,2,5,6,8,10,13,14,15)

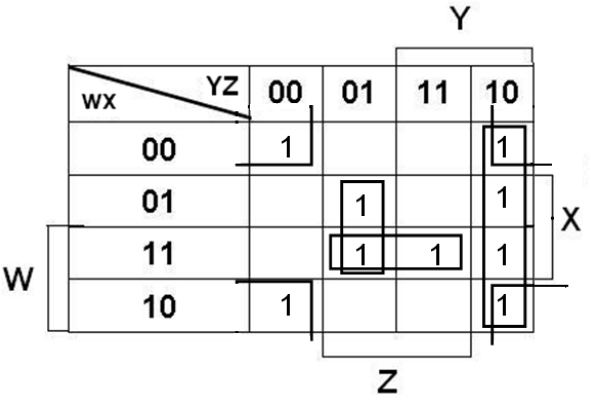
γ) F(A,B,C,D) = Σm(0,2,3,7,8,10,12,13)

Απάντηση:

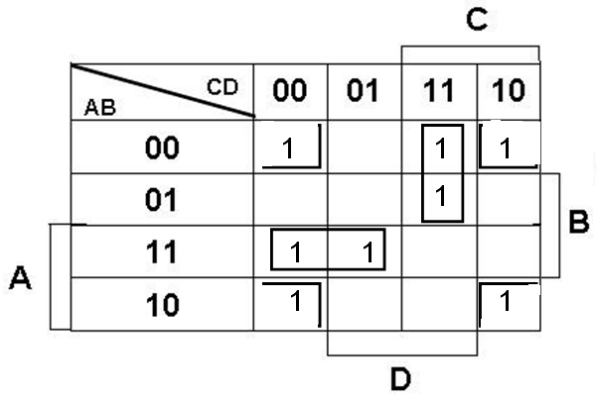
α) F = AC’ + AD’ + A’B’C



β) F = Z’X’ + Z’Y + WXZ + ZXY’



γ) F = B’D’ + AC’B + A’CD



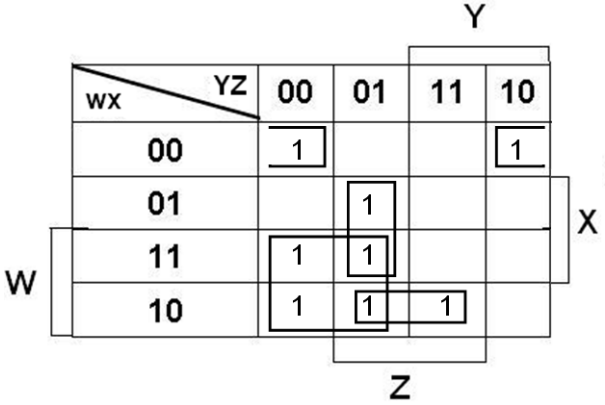
3. Βελτιώστε τις παρακάτω Boolean εκφράσεις με την χρήση χάρτη:

α) F(W,X,Y,Z) = Σm(0,2,5,8,9,10,12,13,14)

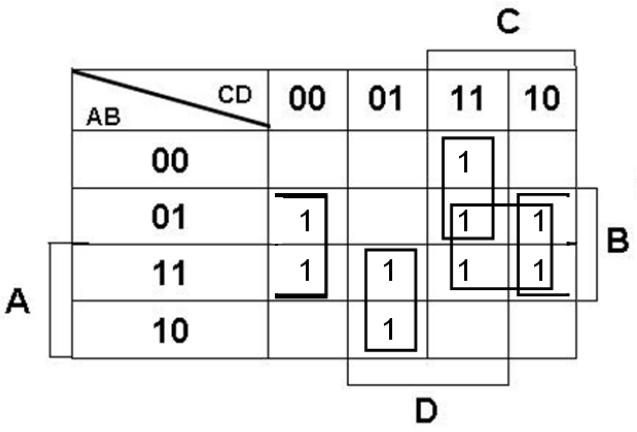
β) F(A,B,C,D) = Σm(1,3,6,7,9,11,12,13,15)

Απάντηση:

α) F = WY’ + WX’Z + XZY’ + W’Z’X’



β) F = BC + BD’ + ADC’ + A’CD



4. Βρείτε όλους τους prime implicants για τις παρακάτω Boolean εκφράσεις και καθορίστε ποιοι από αυτούς είναι essential:

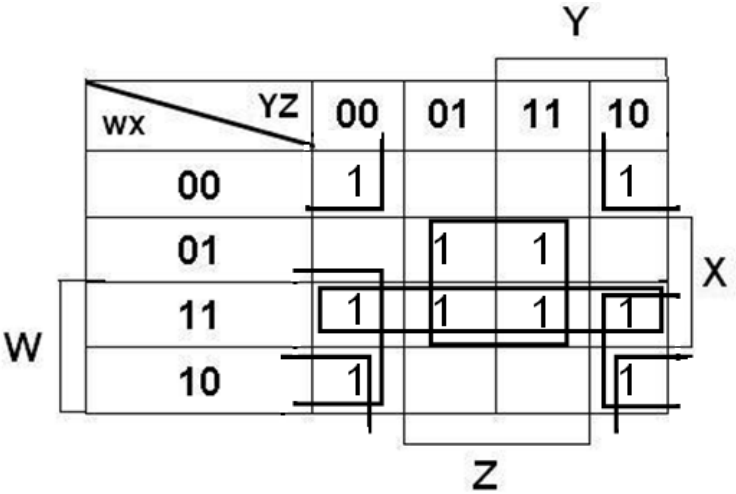
α) F(W,X,Y,Z) = Σm(0,2,5,7,8,10,12,13,14,15)

β) F(A,B,C,D) = Σm(0,2,3,5,7,8,10,11,14,15)

γ) F(A,B,C,D) = Σm(1,3,4,5,9,10,11,12,13,14,15)

Απάντηση:

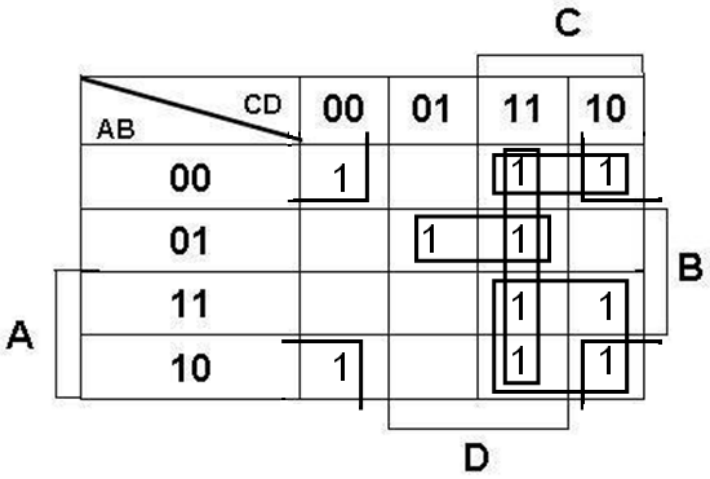
α)



P.I: XZ, X’Z’, WX, WZ’

E.P.I: XZ, X’Z’

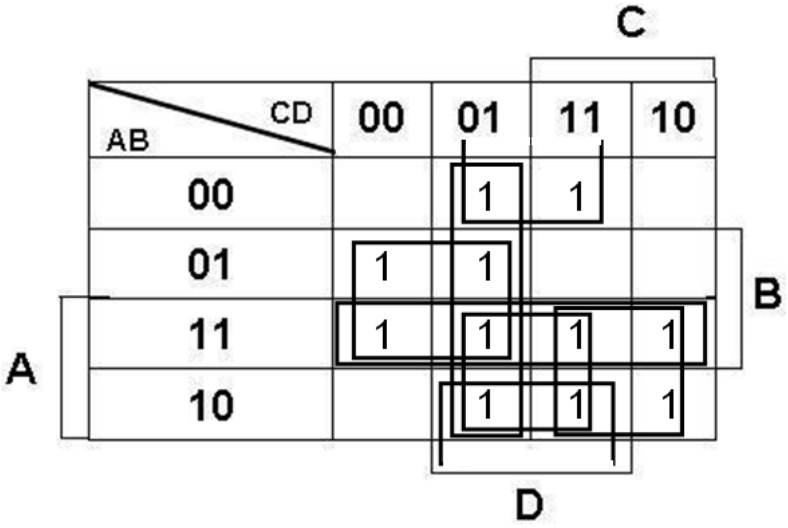
β)



P.I: B’D’, CD, AC, A’BD, A’B’C

E.P.I: B’D’, A’BD, AC

γ)



P.I: AC, AD, BC’, B’D, AB, C’D

E.P.I: BC’, B’D, AC

5. Βελτιώστε τις ακόλουθες εκφράσεις σε sum-of-products και product-of-sums:

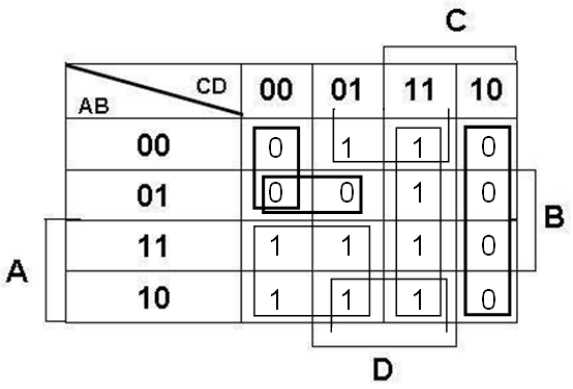
α) AC’ + B’D + A’CD + ABCD

β) (A’ + B’ + D’)(A + B’ + C’)(A’ + B + D’)(B + C’ + D’)

γ) (A’ + B’ + D)(A’ + D’)(A + B + D’)(A + B’ + C + D)

Απάντηση:

α)



P.I: AC’, AD, B’D, CD

E.P.I: AC’, B’D, CD

s.o.p: F = AC’ + B’D + CD

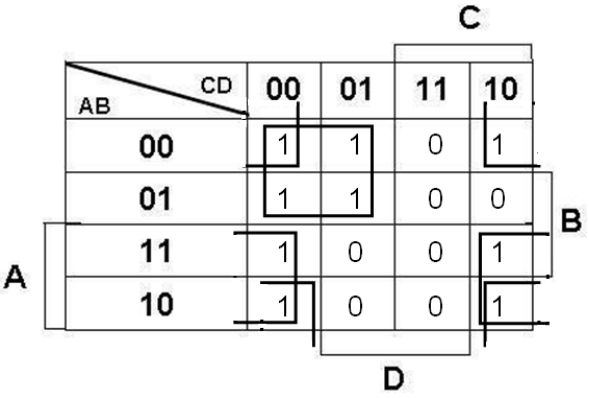
P.I: A’D’, CD’, A’BC’

E.P.I: A’D’, CD’, A’BC’

F’ = A’D’ + CD’ + A’BC’ => (F’)’ = (A + D) (C’ + D) (A + B’ + C)

p.o.s: F = (A + D) (C’ + D) (A + B’ + C)

β)



P.I: B’D’, C’D’, A’C’, AD’

E.P.I: B’D’, AD’, A’C’

s.o.p: F = B’D’ + AD’ + A’C’

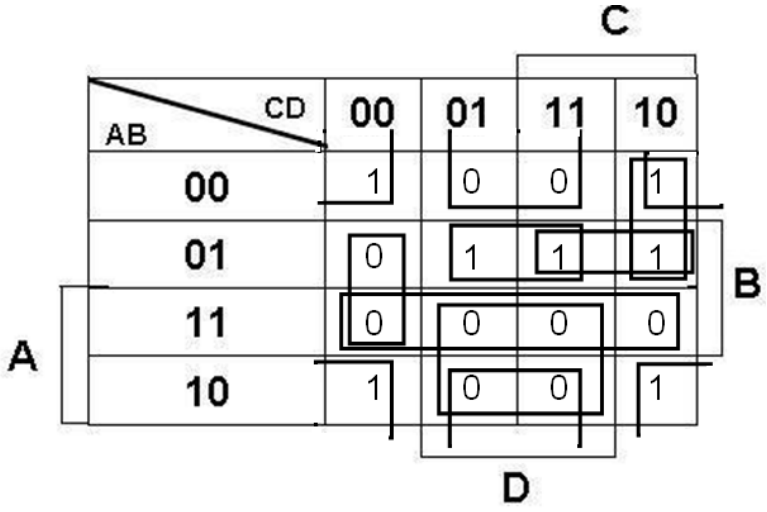
P.I: AD, CD, A’BC

E.P.I: AD, CD, A’BC

F’ = AD + CD + A’BC => (F’)’ = (A’ + D’)(C’ + D’)(A + B’ + C’)

p.o.s: F = (A’ + D’) (C’ + D’) (A + B’ + C’)

γ)



P.I: B’D’, A’BD, A’BC, A’BD’, A’CD’

E.P.I: B’D’, A’BD, A’BC

s.o.p: F = B’D’ + A’BD + {A’BC ή A’CD’}

P.I: B’D, AD, AB, BC’D’

E.P.I: B’D, AB, BC’D’

F’ = B’D + AB + BC’D’ => (F’)’ = (B + D’) (A’ + B’) (B’ + C + D)

p.o.s: F = (B + D’) (A’ + B’) (B’ + C + D)

3.6 Βελτιστοποιήσεις κυκλωμάτων 2-level

1. Βελτιώστε τις παρακάτω Boolean εκφράσεις με την χρήση χάρτη:

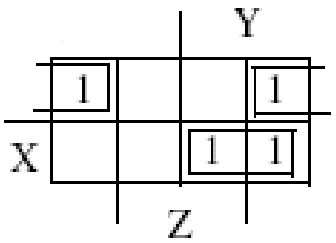
   α) X’Z’ + YZ’ + XYZ

   β) A’B + B’C + A’B’C’

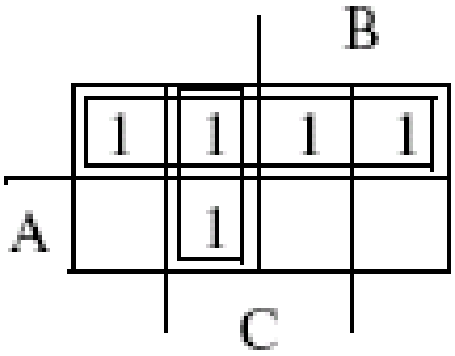
   γ) A’B’ + AC’ + B’C + A’BC’

Απάντηση:

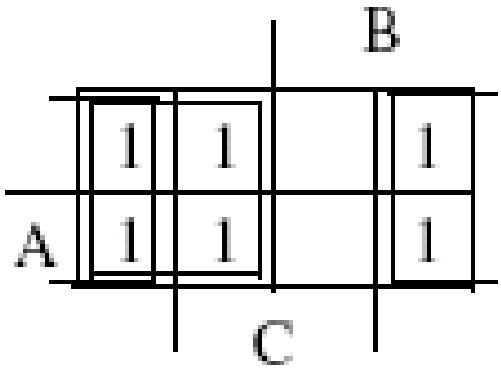
α) X’Z’ + XY



β) A’ + CB’



γ) B’ + C’



3.7 Βελτιστοποιήσεις κυκλωμάτων πολλαπλών επιπέδων

1. Βελτιώστε τις ακόλουθες Boolean εκφράσεις F μαζί με don’t care καταστάσεις d. Βρείτε όλους τους prime implicants και τους essential prime implicants και εφαρμόστε τον κανόνα επιλογής:

α) F(A,B,C) = Σm(3, 5, 6)

d(A,B,C) = Σm(0, 7)

β) F(W,X,Y,Z) = Σm(0, 2, 4, 5, 8, 14, 15)

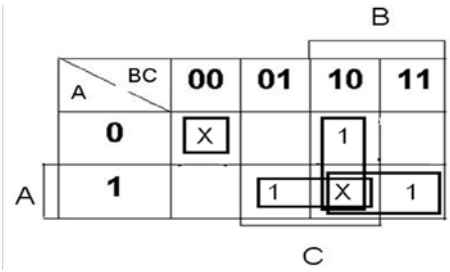
d(W,X,Y,Z) = Σm(7, 10, 13)

γ) F(A,B,C,D) = Σm(4, 6, 7, 8, 12, 15)

d(A,B,C,D) = Σm(2, 3, 5, 10, 11, 14)

Απάντηση:

α)

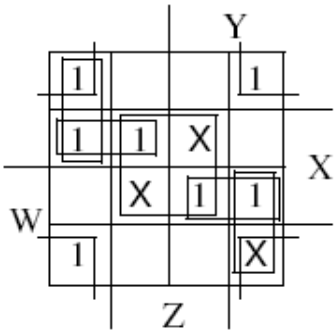


P.I: AC, AB, BC, A’B’C’

E.P.I: AC, AB, BC

F = AC + AB + BC

β)

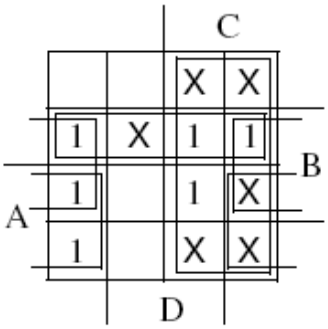


P.I: X’Z’, XZ, W’XY’, WXY, W’Y’Z’, WYZ’

E.P.I: X’Z’

F = X’Z’ + W’XY’ + WXY

γ)



P.I: A’B, C, AD’, BD’

E.P.I: C, AD’

F = C + AD’ + (BD’ ή A’B)

3.8 Exclusive-OR τελεστής και πύλες

1. Αποδείξτε ότι το dual του exclusive-OR είναι επίσης το συμπλήρωμα του.

Απάντηση:

$$X \oplus Y = X\bar{Y} + \bar{X}Y$$

$$\text{Dual } (X \oplus Y) = \text{Dual } (X\bar{Y} + \bar{X}Y)$$

$$= (X + \bar{Y})(\bar{X} + Y)$$

$$= \overline{\bar{X}Y + X\bar{Y}}$$

$$= \overline{X\bar{Y} + \bar{X}Y}$$

$$= \overline{X \oplus Y}$$

3.9 Ασκήσεις για διαγωνίσματα

<u>Ομάδα Α'</u>

1. Απλοποιείστε την παρακάτω συνάρτηση Boole σε ένα ελάχιστο αριθμό παραγόντων:

A'BC + A'BC' + AC

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
1.1	C + C'
1.2	1
1.3	B (A + C)
1.4	A'B + AC

2. Υπολογίστε το συμπλήρωμα της παρακάτω συνάρτησης Boole:

(A + B’ + C)(A’B’ + C)(A + B’C’)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
2.1	A + B’ + C
2.2	AB’C + C(A + B’) + A(B + C’)
2.3	A’BC’ + (A + B)C’ + A’(B + C)
2.4	1

3. Απλοποιείστε την παρακάτω συνάρτηση Boole, F, μαζί με τις αδιάφορες καταστάσεις d σε άθροισμα γινομένων (sop). Υπολογίστε όλες τις δυνατές λύσεις.

F(W,X,Y,Z) = ΠM(1,3,5,9,11,13)

d(W,X,Y,Z) = Σm(0,6,10,12,14,15)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
3.1	F(W,X,Y,Z) = Z’X + XZ’
3.2	F(W,X,Y,Z) = XY + Z’
3.3	F(W,X,Y,Z) = X’Y’ + Z’Y
3.4	F(W,X,Y,Z) = XW + Z’X

4. Για την ίδια συνάρτηση που δίδεται στην ερώτηση 3, απλοποιείστε την συνάρτηση F, μαζί με τις αδιάφορες καταστάσεις d σε γινόμενο αθροισμάτων (pos). Υπολογίστε όλες τις δυνατές λύσεις.

F(W,X,Y,Z) = ΠM(1,3,5,9,11,13)

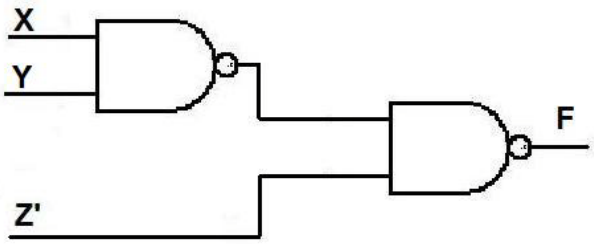
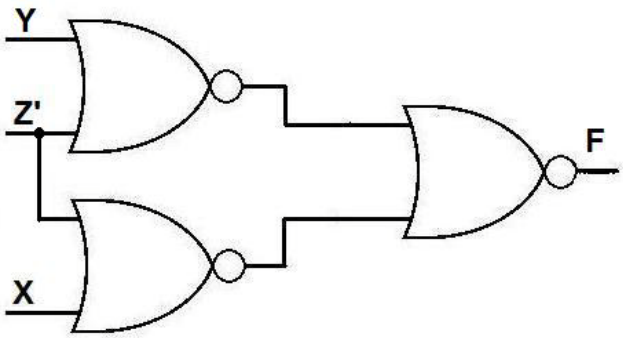
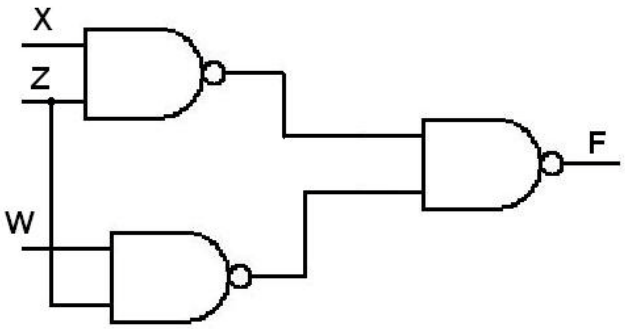
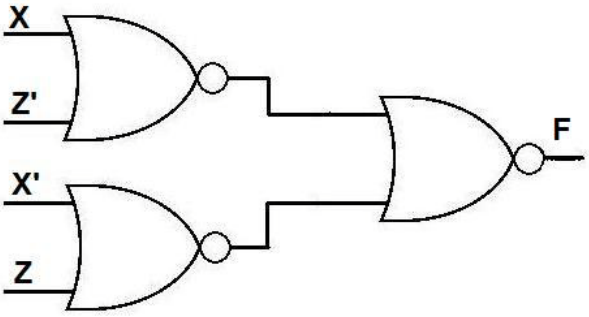
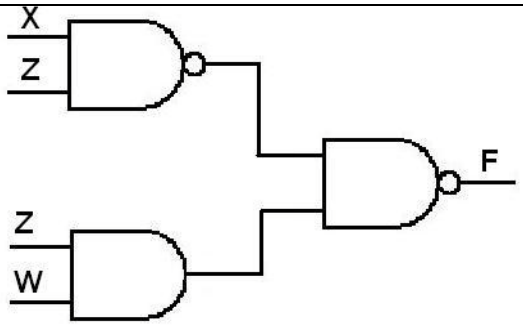
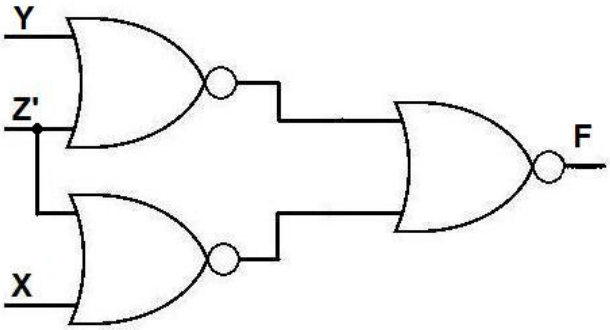
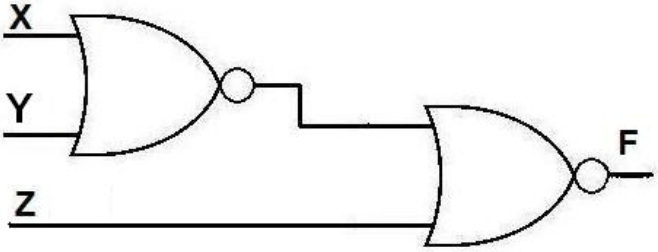
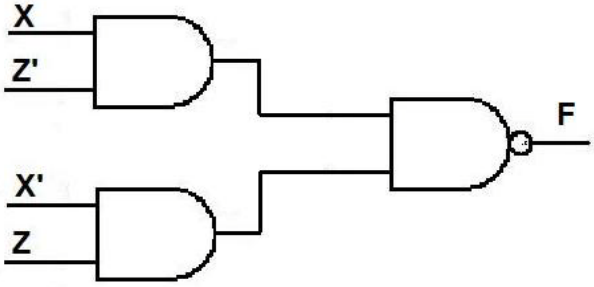
d(W,X,Y,Z) = Σm(0,6,10,12,14,15)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
4.1	F(W,X,Y,Z) = ZY’ + Z X’
4.2	F(W,X,Y,Z) = (Y’ + W)(Z + X’)
4.3	F(W,X,Y,Z) = (Z + Y’)(Z’ + X)
4.4	F(W,X,Y,Z) = (Z’ + Y)(Z’ + X)

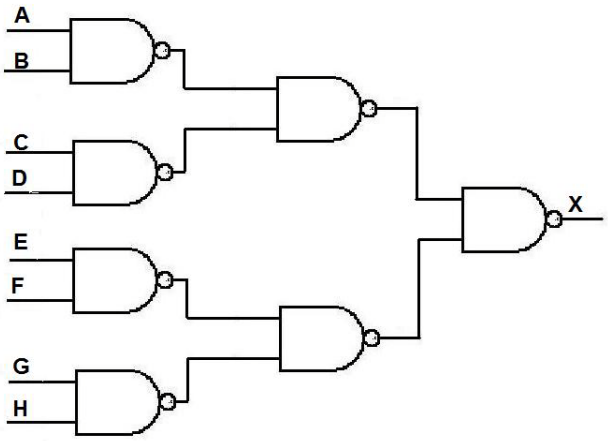
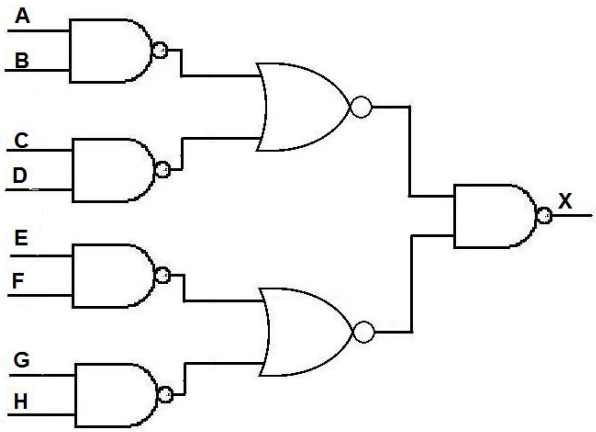
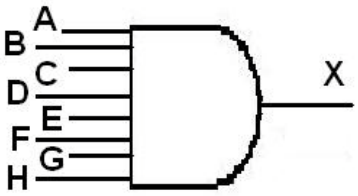
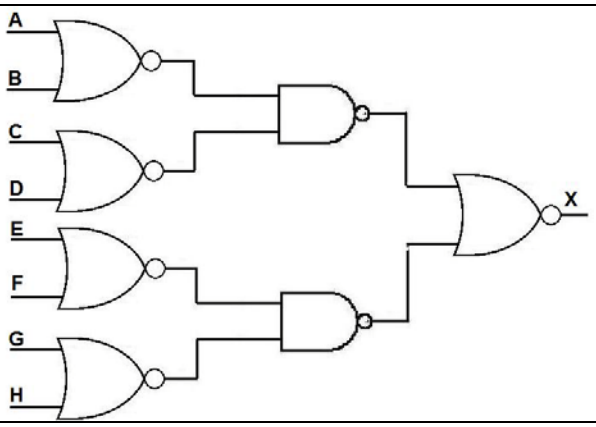
5. Για την ίδια συνάρτηση που δίδεται στις ερωτήσεις 3 και 4, σχεδιάστε το κύκλωμα χρησιμοποιώντας μόνο πύλες NAND και NOR, αντιστοίχως.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

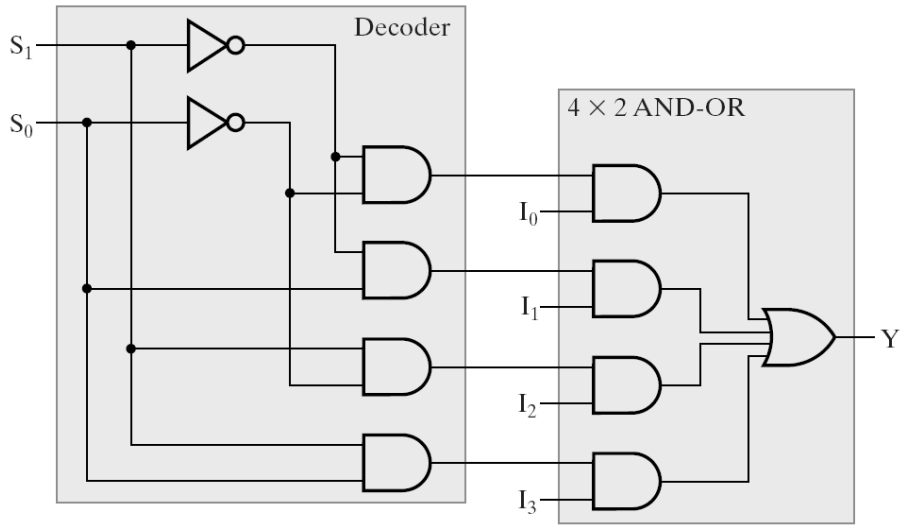
	Κύκλωμα Απλοποιημένης Συνάρτησης μόνο με πύλες NAND	Κύκλωμα Απλοποιημένης Συνάρτησης μόνο με πύλες NOR
5.1		
5.2		
5.3		
5.4		

6. Κατασκευάστε μια πύλη NAND με οκτώ εισόδους που να υλοποιεί:
F = (ABCDEFGH)’
Χρησιμοποιώντας πύλες NAND και NOR με δύο εισόδους.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κύκλωμα
6.1	
6.2	
6.3	
6.4	

7. Δίδεται το πιο κάτω σχήμα το οποίο αποτελείται από πύλες NOT, AND και OR. Δεδομένου ότι η καθυστέρηση διάδοσης του σήματος (propagation delay), tpd=0.5ns, για τις πύλες NOT, AND και OR, υπολογίστε το μέγιστο χρόνο διάδοσης του σήματος.



Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
7.1	1.5 ns
7.2	2.5 ns
7.3	0.5 ns
7.4	2.0 ns

<u>Ομάδα Β’</u>

1. Απλοποιείστε την παρακάτω συνάρτηση Boole σε ένα ελάχιστο αριθμό παραγόντων:

A’B + B’C’ + AB + B’C

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
1.1	B + B’
1.2	B (A + C)
1.3	1
1.4	B (A + A’) + B’ (C + C’)

2. Υπολογίστε το συμπλήρωμα της παρακάτω συνάρτησης Boole:

(A + C)(B + C)(A + BC)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
2.1	A + B’ + C
2.2	1
2.3	A’C’ + BC’ + A’(B’ + C)
2.4	A’C’ + B’C’ + A’(B’ + C’)

3. Απλοποιείστε την παρακάτω συνάρτηση Boole, F, μαζί με τις αδιάφορες καταστάσεις d σε άθροισμα γινομένων (sop). Υπολογίστε όλες τις δυνατές λύσεις.

F(W,X,Y,Z) = ΠM(2,6,11,13)

d(W,X,Y,Z) = Σm(4,5,7,9,10,15)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
3.1	F(W,X,Y,Z) = W’ + (Z + Y’) + WZ’
3.2	F(W,X,Y,Z) = WZ’ + W’Y + W’Z’
3.3	F(W,X,Y,Z) = W’Z + W’Y’ + WZ’ ή F(W,X,Y,Z) = W’Z + Y’Z’ + WZ’
3.4	F(W,X,Y,Z) = W’Z’ + YZ’ + WZ’

4. Για την ίδια συνάρτηση που δίδεται στην ερώτηση 3, απλοποιείστε την συνάρτηση F, μαζί με τις αδιάφορες καταστάσεις d σε γινόμενο αθροισμάτων (pos). Υπολογίστε όλες τις δυνατές λύσεις.

F(W,X,Y,Z) = ΠM(2,6,11,13)

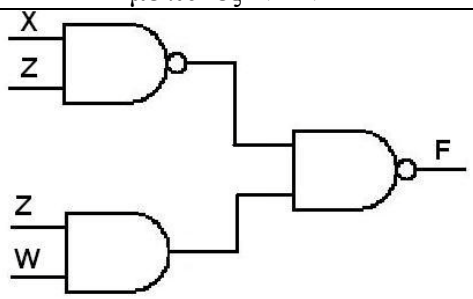
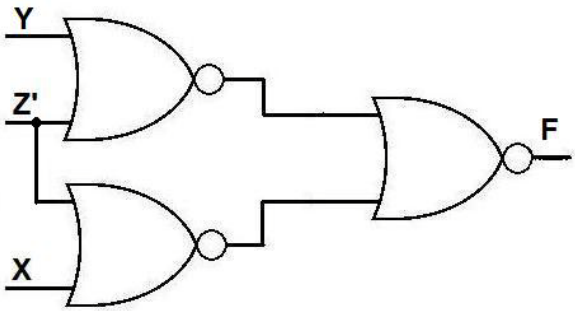
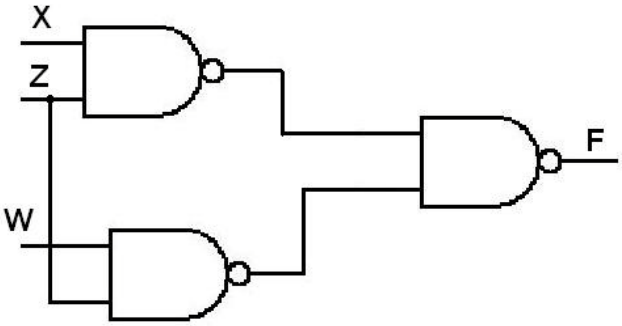
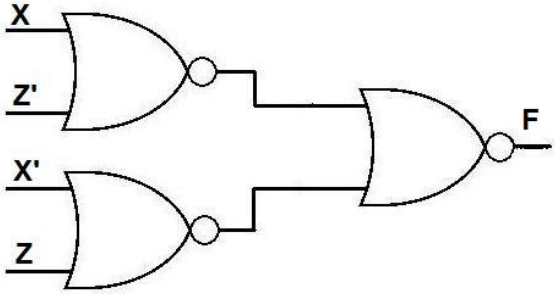
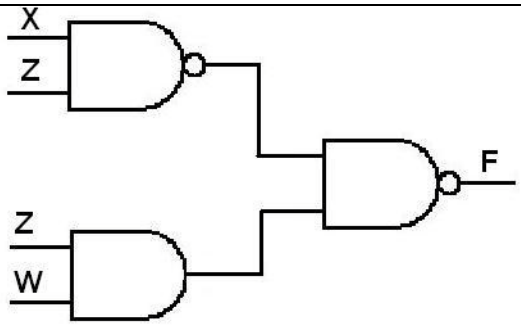
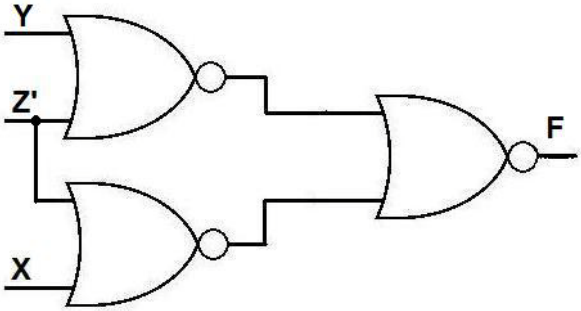
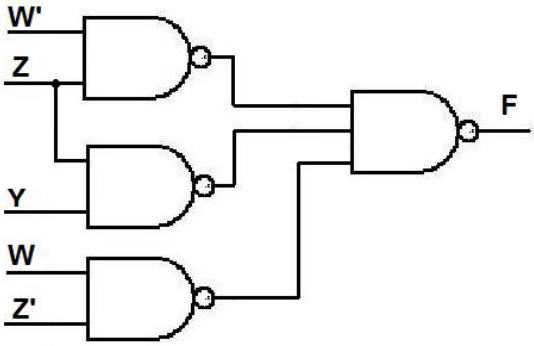
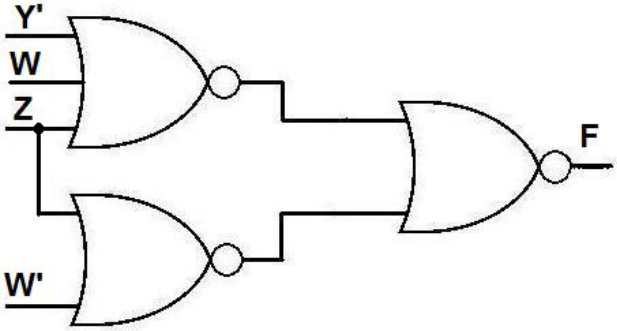
d(W,X,Y,Z) = Σm(4,5,7,9,10,15)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
4.1	F(W,X,Y,Z) = YZ’W’ + WZ’
4.2	F(W,X,Y,Z) = (Y’ + Z + W)(W’ + Z)
4.3	F(W,X,Y,Z) = W’Z + Y’Z’ + WZ’
4.4	F(W,X,Y,Z) = (X’ + Z + W)(W’ + Z)

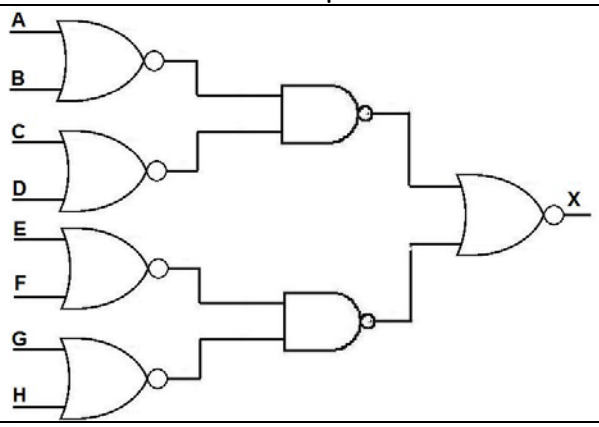
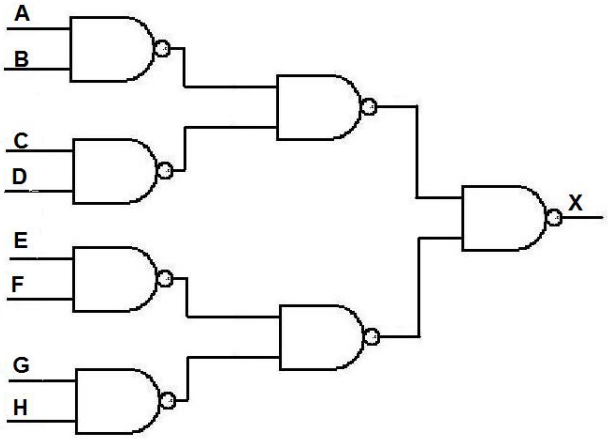
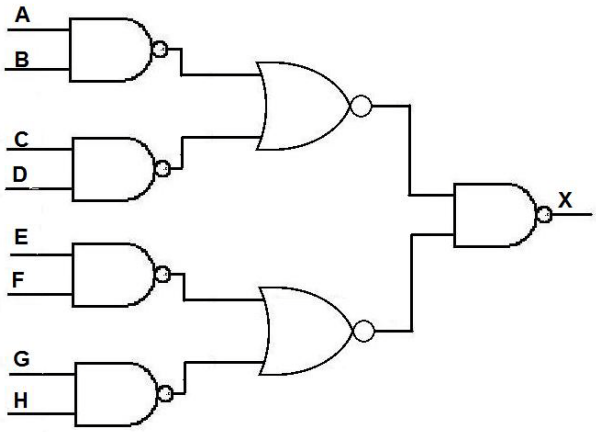
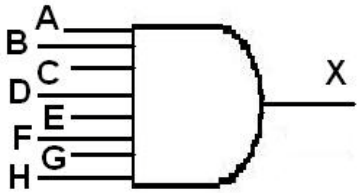
5. Για την ίδια συνάρτηση που δίδεται στις ερωτήσεις 3 και 4, σχεδιάστε το κύκλωμα χρησιμοποιώντας μόνο πύλες NAND και NOR, αντιστοίχως.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

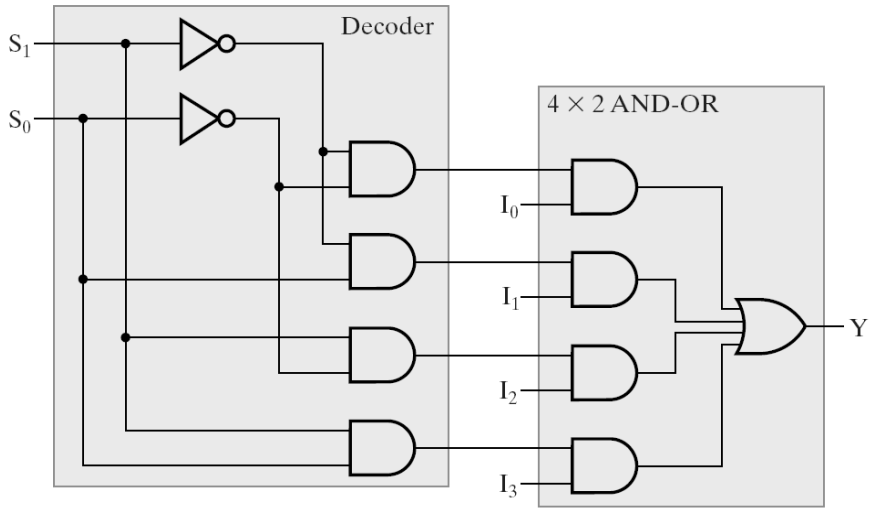
	Κύκλωμα Απλοποιημένης Συνάρτησης μόνο με πύλες NAND	Κύκλωμα Απλοποιημένης Συνάρτησης μόνο με πύλες NOR
5.1		
5.2		
5.3		
5.4		

6. Κατασκευάστε μια πύλη NAND με οκτώ εισόδους που να υλοποιεί:
F = (ABCDEFGH)’
Χρησιμοποιώντας πύλες NAND και NOR με δύο εισόδους.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κύκλωμα
6.1	
6.2	
6.3	
6.4	

7. Δίδεται το πιο κάτω σχήμα το οποίο αποτελείται από πύλες NOT, AND και OR. Δεδομένου ότι η καθυστέρηση διάδοσης του σήματος (propagation delay), tpd=0.5ns, για τις πύλες NOT, AND και OR, υπολογίστε το μέγιστο χρόνο διάδοσης του σήματος.



Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
7.1	2.0 ns
7.2	0.5 ns
7.3	2.5 ns
7.4	1.5 ns

<u>Ομάδα Γ'</u>

1. Απλοποιείστε την παρακάτω συνάρτηση Boole σε ένα ελάχιστο αριθμό παραγόντων:

A'BC + A'BC' + AB

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
1.1	1
1.2	AB
1.3	B (A + C)
1.4	B

2. Υπολογίστε το συμπλήρωμα της παρακάτω συνάρτησης Boole:

(A + B’ + C)(A’B + C’)(AB’ + C)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
2.1	A + B’ + C
2.2	AB’C + C(A + B’) + A(B + C’)
2.3	A’BC’ + (A + B’)C + (A’ + B)C’
2.4	1

3. Απλοποιείστε την παρακάτω συνάρτηση Boole, F, μαζί με τις αδιάφορες καταστάσεις d σε άθροισμα γινομένων (sop). Υπολογίστε όλες τις δυνατές λύσεις.

F(W,X,Y,Z) = ΠM(1,3,4,6,9,11)

d(W,X,Y,Z) = Σm(0,2,5,10,12,14)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
3.1	F(W,X,Y,Z) = (X’ + Z) + (W’ + Z)
3.2	F(W,X,Y,Z) = XZ + WZ’ ή F(W,X,Y,Z) = XZ + X’Z’
3.3	F(W,X,Y,Z) = X’Z + XZ’
3.4	F(W,X,Y,Z) = XW’ + W’Z

4. Για την ίδια συνάρτηση που δίδεται στην ερώτηση 3, απλοποιείστε την συνάρτηση F, μαζί με τις αδιάφορες καταστάσεις d σε γινόμενο αθροισμάτων (pos). Υπολογίστε όλες τις δυνατές λύσεις.

F(W,X,Y,Z) = ΠM(1,3,4,6,9,11)

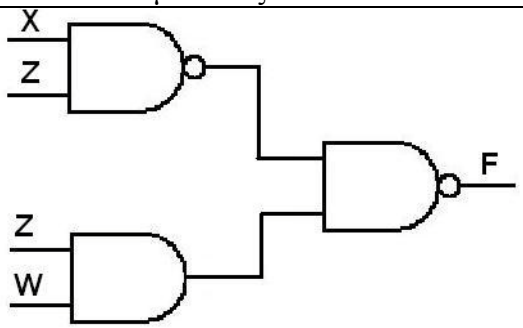
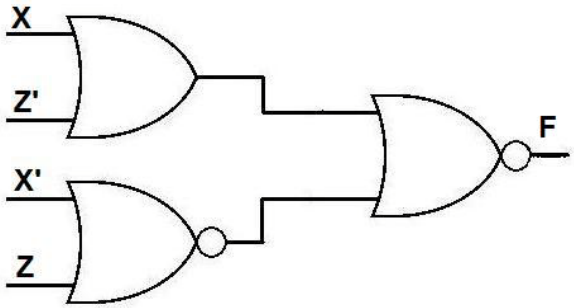
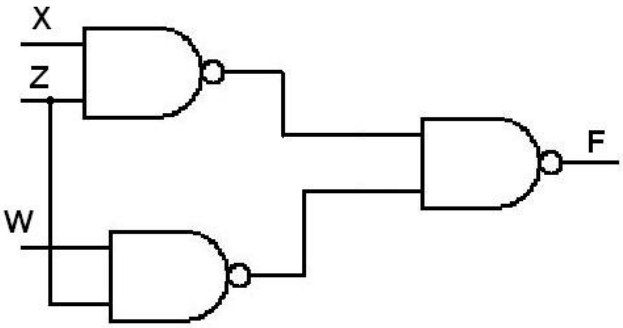
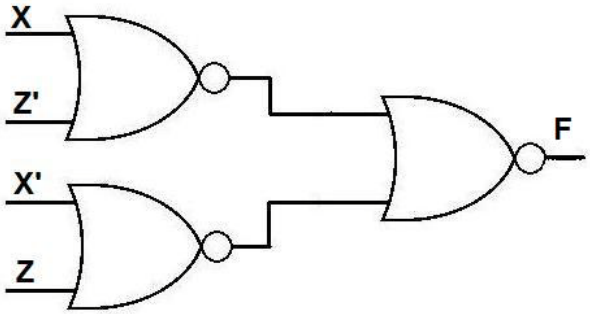
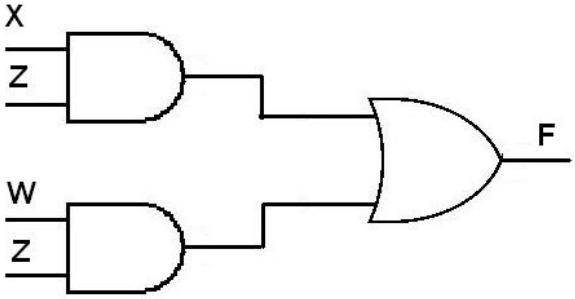
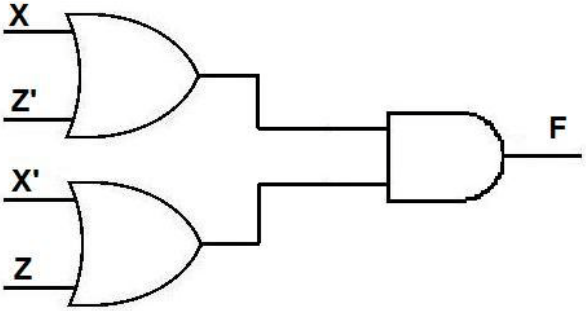
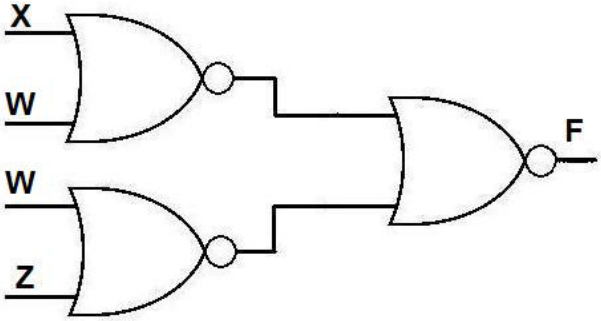
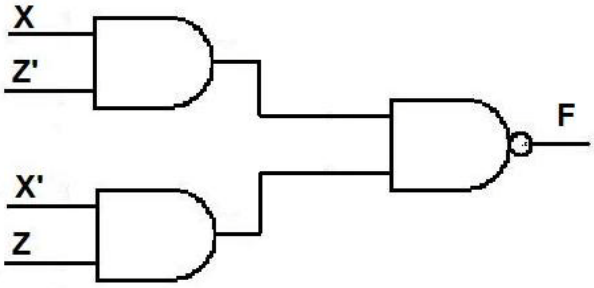
d(W,X,Y,Z) = Σm(0,2,5,10,12,14)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
4.1	F(W,X,Y,Z) = (X + Z’)(X’ + Z)
4.2	F(W,X,Y,Z) = X’Z + WZ ή F(W,X,Y,Z) = XZ + XZ’
4.3	F(W,X,Y,Z) = (X + Z’)(W + Z)
4.4	F(W,X,Y,Z) = (X + Z’)(W + Z) ή F(W,X,Y,Z) = (X + Z’)(X’ + Z)

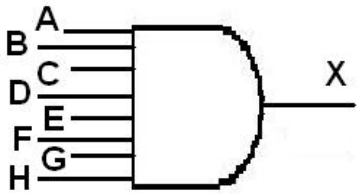
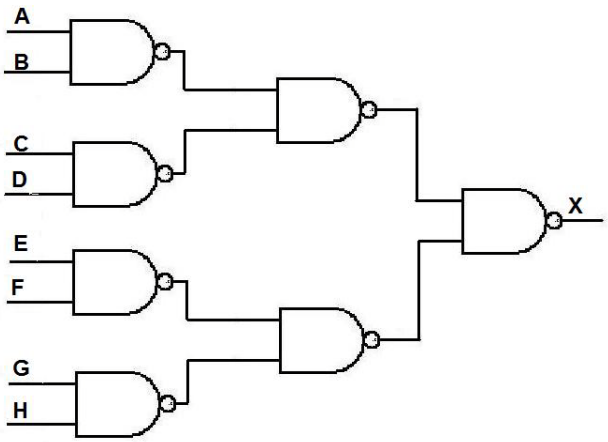
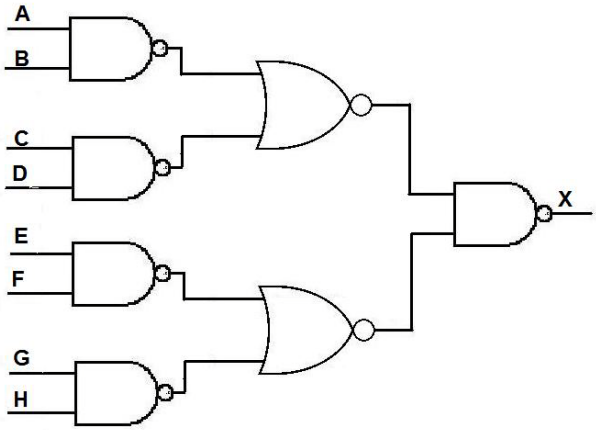
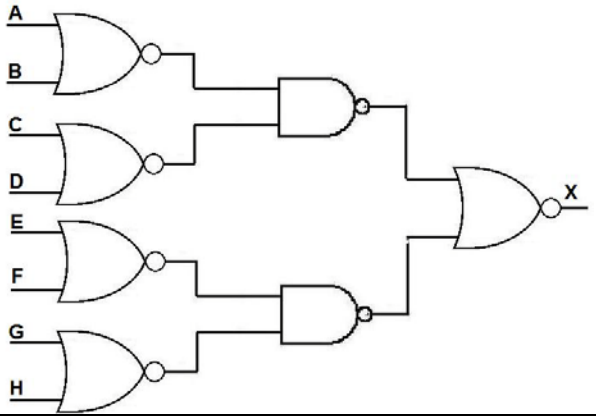
5. Για την ίδια συνάρτηση που δίδεται στις ερωτήσεις 3 και 4, σχεδιάστε το κύκλωμα χρησιμοποιώντας μόνο πύλες NAND και NOR, αντιστοίχως.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

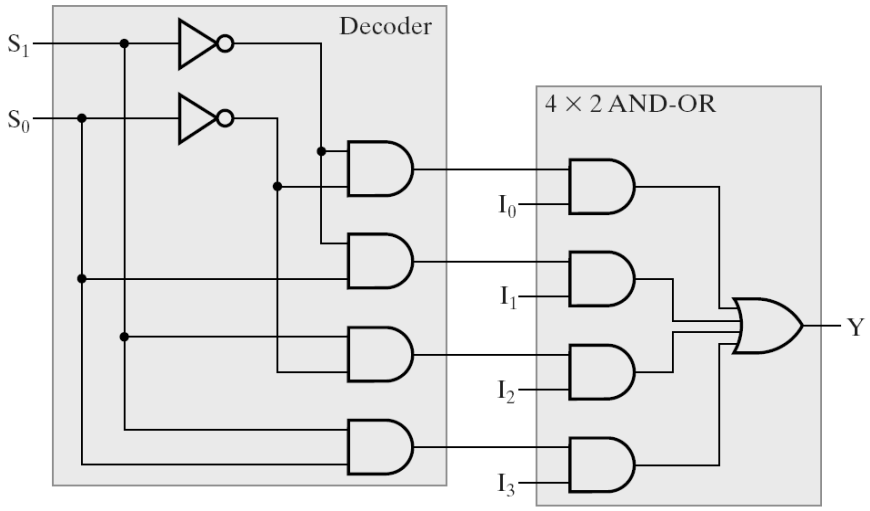
	Κύκλωμα Απλοποιημένης Συνάρτησης μόνο με πύλες NAND	Κύκλωμα Απλοποιημένης Συνάρτησης μόνο με πύλες NOR
5.1		
5.2		
5.3		
5.4		

6. Κατασκευάστε μια πύλη NAND με οκτώ εισόδους που να υλοποιεί:
F = (ABCDEFGH)'
Χρησιμοποιώντας πύλες NAND και NOR με δύο εισόδους.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Κύκλωμα
6.1	
6.2	
6.3	
6.4	

7. Δίδεται το πιο κάτω σχήμα το οποίο αποτελείται από πύλες NOT, AND και OR. Δεδομένου ότι η καθυστέρηση διάδοσης του σήματος (propagation delay), tpd=0.5ns, για τις πύλες NOT, AND και OR, υπολογίστε το μέγιστο χρόνο διάδοσης του σήματος.



Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Αποτέλεσμα
7.1	0.5 ns
7.2	2.5 ns
7.3	2.0 ns
7.4	1.5 ns

3.10 Λύσεις ασκήσεων για διαγωνίσματα

<u>Ομάδα Α'</u>

1.

1.4	A'B + AC

2.

2.3	A'BC' + (A + B)C' + A'(B + C)

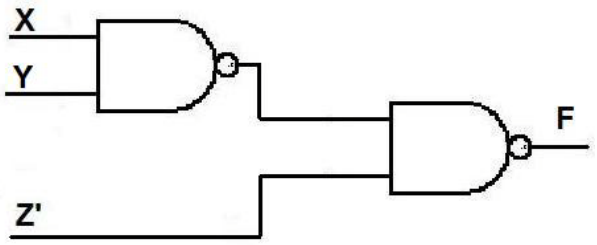
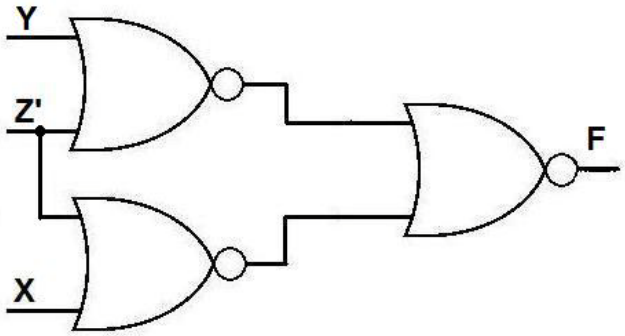
3.

3.2	F(W,X,Y,Z) = XY + Z'

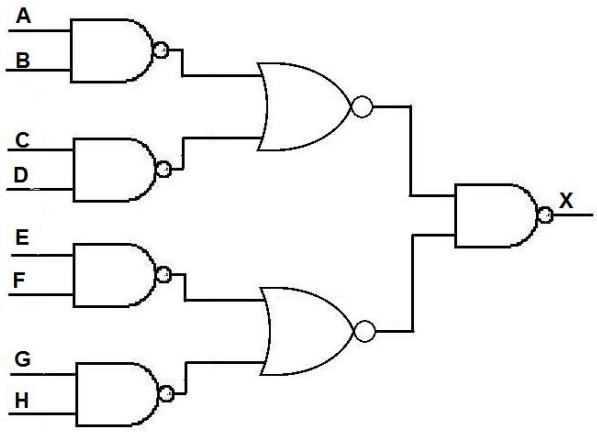
4.

4.4	F(W,X,Y,Z) = (Z' + Y)(Z' + X)

5.

5.1		

6.

6.2	

7.

7.4	2.0 ns

<u>Ομάδα Β’</u>

1.

1.3	1

2.

2.4	A’C’ + B’C’ + A’(B’ + C’)

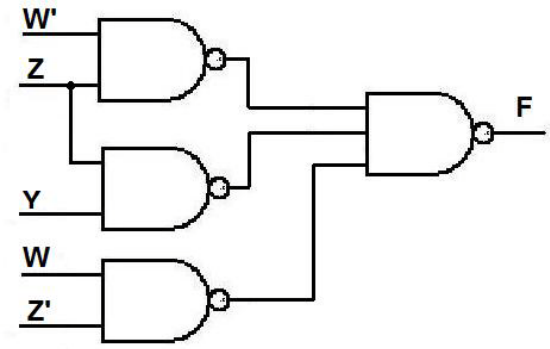
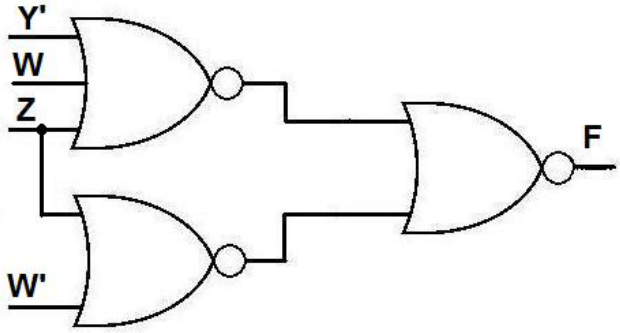
3.

3.3	F(W,X,Y,Z) = W’Z + W’Y’ + WZ’ ή F(W,X,Y,Z) = W’Z + Y’Z’ + WZ’

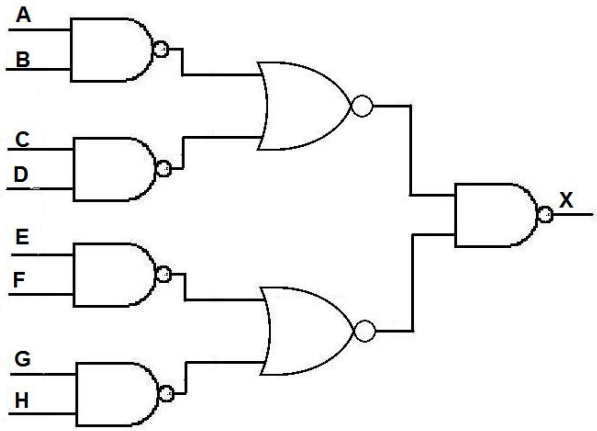
4.

4.2	F(W,X,Y,Z) = (Y’ + Z + W)(W’ + Z)

5.

5.4		

6.

6.3	

7.

7.1	2.0 ns

<u>Ομάδα Γ'</u>

1.

1.4	B

2.

2.3	A'BC' + (A + B')C + (A' + B)C'

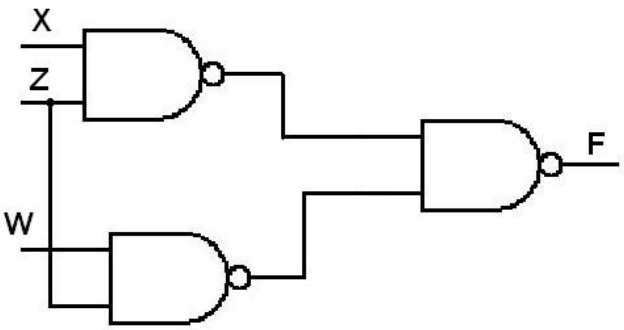
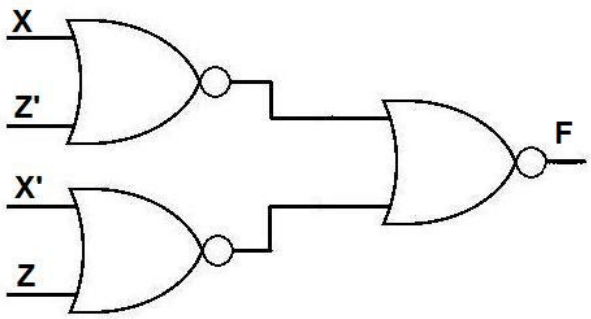
3.

3.2	F(W,X,Y,Z) = XZ + WZ' ή F(W,X,Y,Z) = XZ + X'Z'

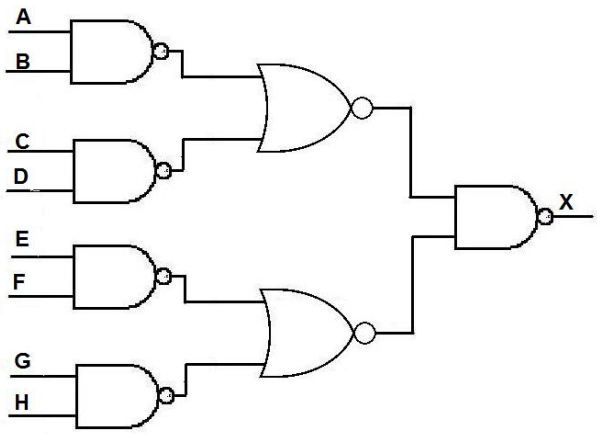
4.

4.4	F(W,X,Y,Z) = (X + Z')(W + Z) ή F(W,X,Y,Z) = (X + Z')(X' + Z)

5.

5.2		

6.

6.3	

7.

7.3	2.0 ns

Κεφάλαιο 4

Συνδυαστική Λογική Σχεδίαση

4.1 Εισαγωγή 103

4.2 Αποκωδικοποίηση (Decoding)

Αποκωδικοποιητής και συνδυασμοί ενεργοποίησης

Συνδυαστικά κυκλώματα βασισμένα σε αποκωδικοποιητές 104

4.3 Κωδικοποίηση (Encoding)

Κωδικοποιητής με προτεραιότητα 105

4.4 Επιλογέας (Selecting)

Πολυπλέκτες (Multiplexers)

Συνδυαστικά κυκλώματα βασισμένα σε πολυπλέκτες 106

4.5 Ασκήσεις για διαγωνίσματα 108

4.6 Λύσεις ασκήσεων για διαγωνίσματα 117

4.1 Εισαγωγή

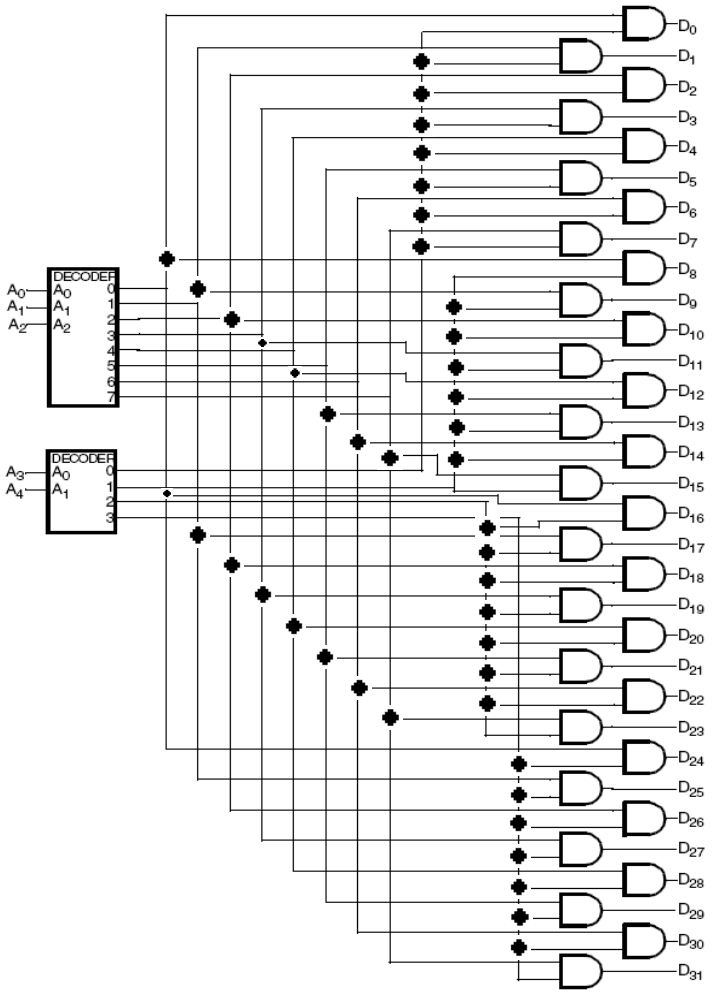
Στο κεφάλαιο αυτό αρχικά ορίζονται τα πέντε βήματα της διαδικασίας σχεδιασμού όπου ξεκινώντας από τον ορισμό των προδιαγραφών και προχωρώντας σε βήματα βελτιστοποιήσεων φτάνει στην υλοποίηση και την αποσφαλμάτωση του σχεδιασμού. Σε αυτό το κομμάτι του κεφαλαίου εισάγονται δύο σημαντικές έννοιες σχεδίασης, ο ιεραρχικός σχεδιασμός και ο σχεδιασμός από πάνω προς τα κάτω και το αντίστροφο. Μετέπειτα, αναφέρονται κάποια συνδυαστικά κυκλώματα (functional blocks) και χρησιμοποιούνται συχνά για τον σχεδιασμό μεγαλύτερων κυκλωμάτων. Για παράδειγμα ο αποκωδικοποιητής (decoder) ο οποίος ενεργοποιεί ένα αριθμό από τις γραμμές εξόδου του ως απάντηση σε ένα κωδικό εισόδου. Επίσης, ο κωδικοποιητής (encoder), το αντίστροφο του αποκωδικοποιητή, παράγει ένα κωδικό συσχετισμένο με την ενεργοποιημένη γραμμή από ένα σετ γραμμών. Επιπλέον, αναφέρεται ο σχεδιασμός του

πολυπλέκτη (multiplexer) ο οποίος επιλέγει από τα δεδομένα που εφαρμόζονται ως είσοδος και τα παρουσιάζει ως έξοδο. Μετέπειτα στο κεφάλαιο αυτό παρουσιάζεται ο σχεδιασμός λογικών κυκλωμάτων που χρησιμοποιούν αποκωδικοποιητές και πολυπλέκτες και με συνδυασμό με τις πύλες OR, οι αποκωδικοποιητές παρέχουν μια απλή βάση για την δημιουργία των συνδυαστικών κυκλωμάτων. Τέλος, αναφέρονται τρεις βασικές τεχνολογίες, Read-only Memory, Programmable Array Logic, Programmable Logic Array, Programmable Logic Devices και Programmable Gate Array (FPGA) οι οποίες παρέχουν εναλλακτικούς τρόπους τεχνολογικής σχεδίασης.

4.2 Αποκωδικοποίηση (Decoding) / Αποκωδικοποιητής και συνδυασμοί ενεργοποίησης/ Συνδυαστικά κυκλώματα βασισμένα σε αποκωδικοποιητές

1. Σχεδιάστε ένα 5-to-32-line decoder χρησιμοποιώντας ένα 3-to-8-line decoder, ένα 2-to-4-line decoder και 32 2-input AND πύλες.

Απάντηση:



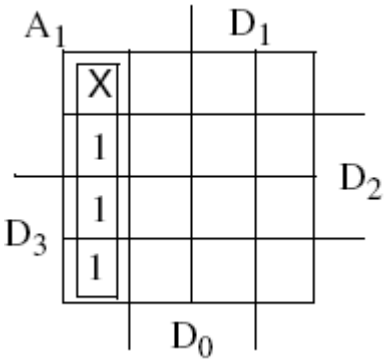
4.3 Κωδικοποίηση (Encoding) / Κωδικοποιητής με προτεραιότητα

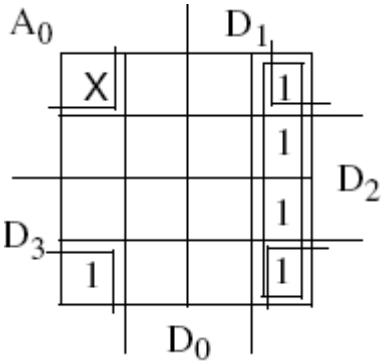
1. Σχεδιάστε ένα 4-input priority encoder με εισόδους και εξόδους όπως στον πίνακα πιο κάτω, αλλά με τον πίνακα αληθείας αναπαραστήστε την περίπτωση στην οποία η είσοδος D_0 έχει την μεγαλύτερη προτεραιότητα και η είσοδος D_3 την χαμηλότερη προτεραιότητα.

Inputs				Outputs		
D3	D2	D1	D0	A1	A0	V
0	0	0	0	X	X	0
0	0	0	1	0	0	1
0	0	1	X	0	1	1
0	1	X	X	1	0	1
1	X	X	X	1	1	1

Απάντηση:

Inputs				Outputs		
D3	D2	D1	D0	A1	A0	V
0	0	0	0	X	X	0
X	X	X	1	0	0	1
X	X	1	0	0	1	1
X	1	0	0	1	0	1
1	0	0	0	1	1	1

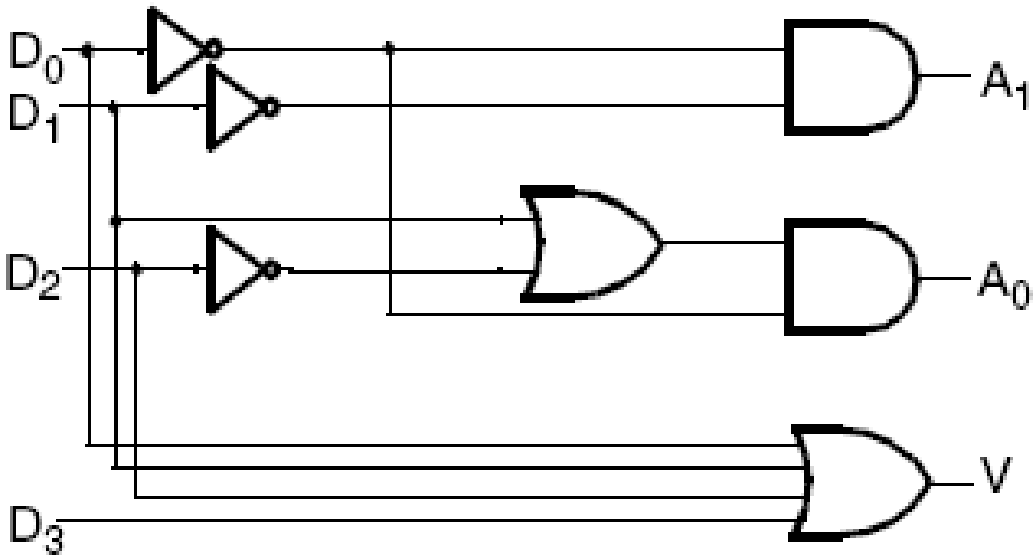




V = D0 + D1 + D2 + D3

A0 = D0’ (D1 + D2’)

A1 = D0’D1’



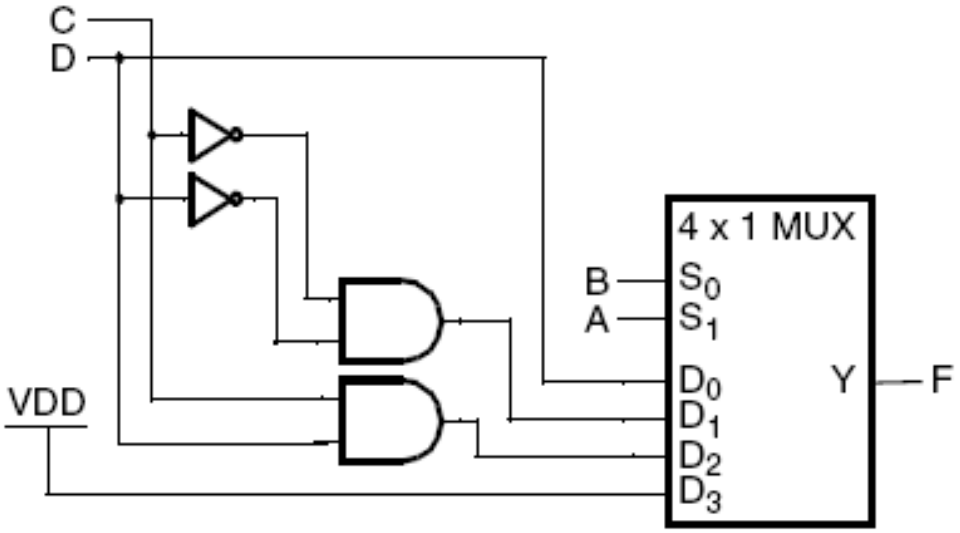
4.4 Επιλογέας (Selecting) / Πολυπλέκτες (Multiplexers) / Συνδυαστικά κυκλώματα βασισμένα σε πολυπλέκτες

1. Υλοποιήστε την Boolean συνάρτηση F(A,B,C,D) = Σm(1,3,4,11,12,13,14,15) με ένα 4-to-1-line multiplexer και εξωτερικές πύλες. Συνδέστε τις εισόδους A και B στις γραμμές επιλογής. Τα απαιτούμενα εισόδου για τις τέσσερις γραμμές δεδομένων θα είναι μια συνάρτηση με τις μεταβλητές C και D. Οι τιμές για αυτές τις μεταβλητές θα αποκτούνται εκφράζοντας της F σαν συνάρτηση του C και του D

για κάθε μια από τις τέσσερις περιπτώσεις όταν AB=00,01,10, και 11. Αυτές οι συναρτήσεις πρέπει να υλοποιηθούν με εξωτερικές πύλες.

Απάντηση:

A	B	C	D	F	
0	0	0	0	0	F = D
0	0	0	1	1	
0	0	1	0	0	
0	0	1	1	1	
0	1	0	0	1	F = C'D'
0	1	0	1	0	
0	1	1	0	0	
0	1	1	1	0	
1	0	0	0	0	F = CD
1	0	0	1	0	
1	0	1	0	0	
1	0	1	1	1	
1	1	0	0	1	F = 1
1	1	0	1	1	
1	1	1	0	1	
1	1	1	1	1	



4.5 Ασκήσεις για διαγωνίσματα

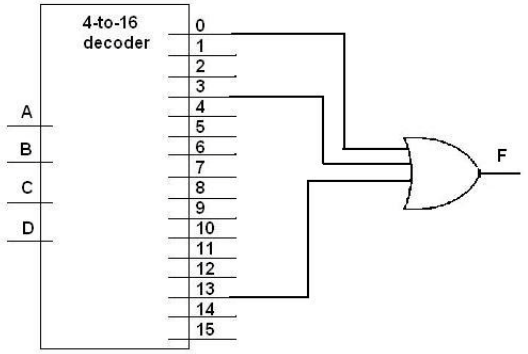
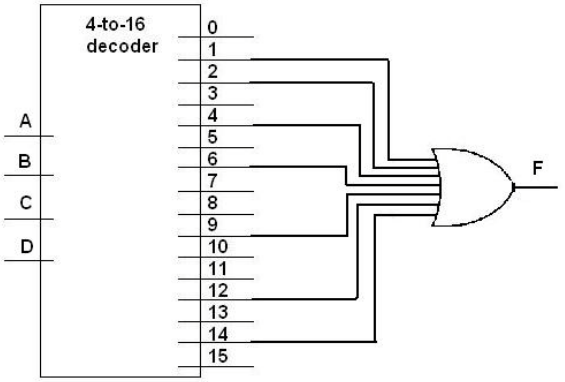
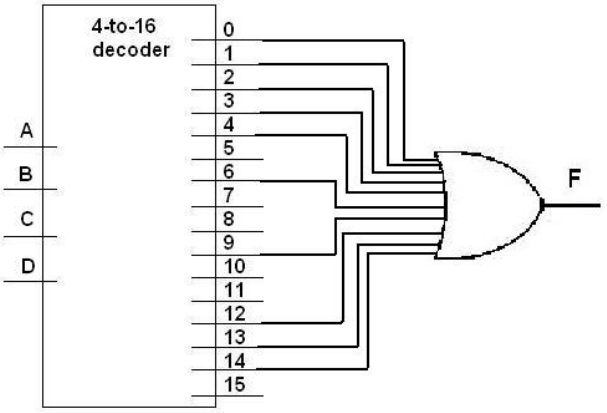
<u>Ομάδα Α'</u>

1. Για δεδομένη λογική συνάρτηση F(A,B,C.D) που δίνεται σαν άθροισμα ελαχιστόρων (minterms):

$$F(A,B,C,D) = \Sigma m(1,2,4,6,9,12,14),\ \ d(A,B,C,D) = \Sigma m(0,3,13).$$

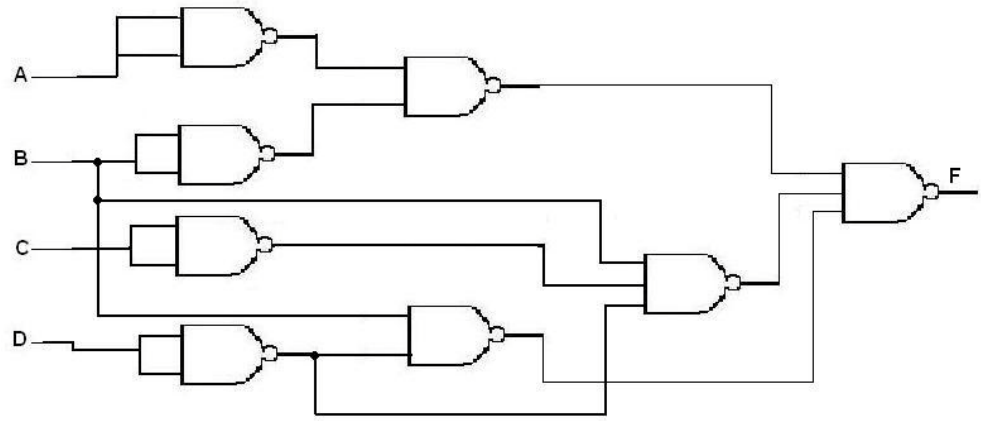
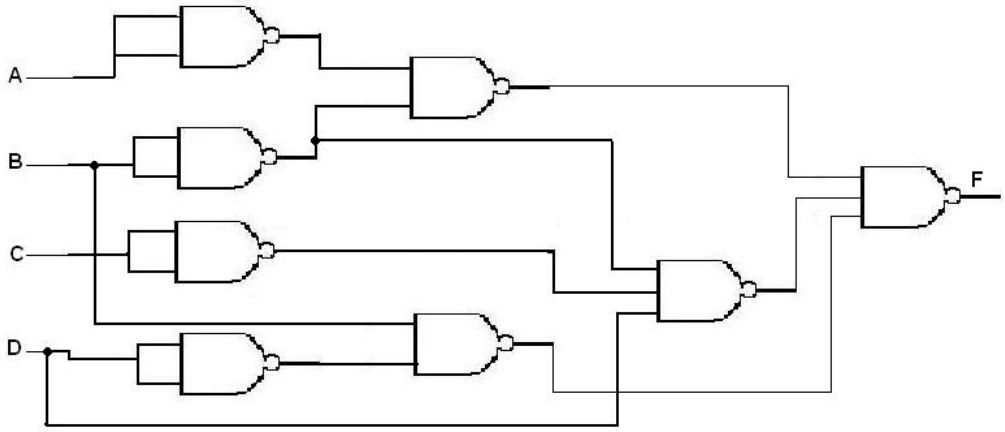
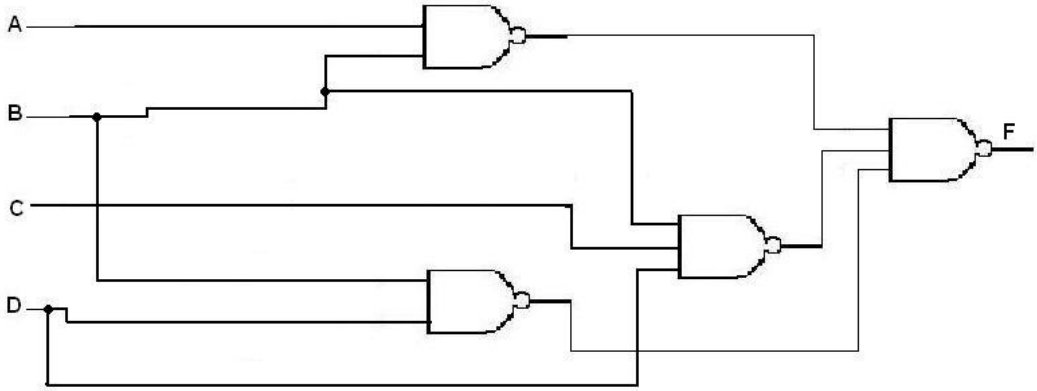
Δώστε το κύκλωμα που να υλοποιεί την F χρησιμοποιώντας ένα 4-προς-16 αποκωδικοποιητή (4-to-16 decoder)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
1.1	
1.2	
1.3	Ουδεμία απάντηση είναι ορθή.
1.4	

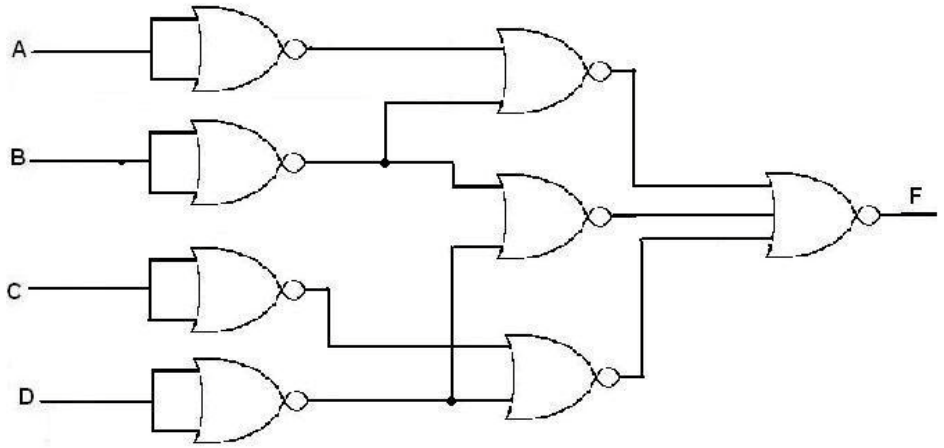
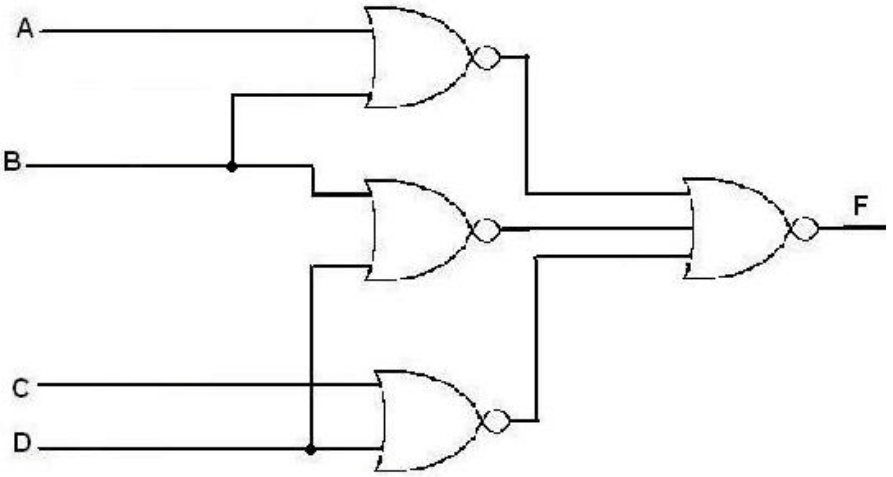
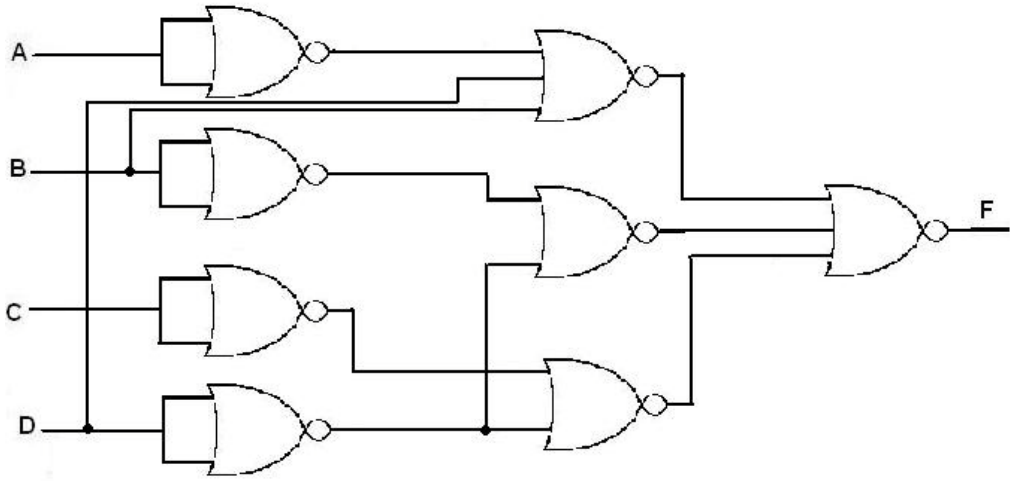
2. Για την ίδια συνάρτηση που δίδεται στην ερώτηση 1, υλοποιήστε την χρησιμοποιώντας μόνο πύλες NAND αφού βρείτε πρώτα την συνάρτηση F με χρήση Karnaugh map.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
2.1	
2.2	Ουδεμία απάντηση είναι ορθή.
2.3	
2.4	

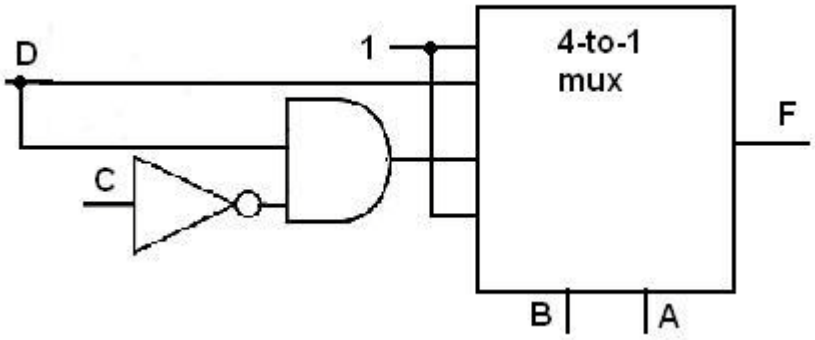
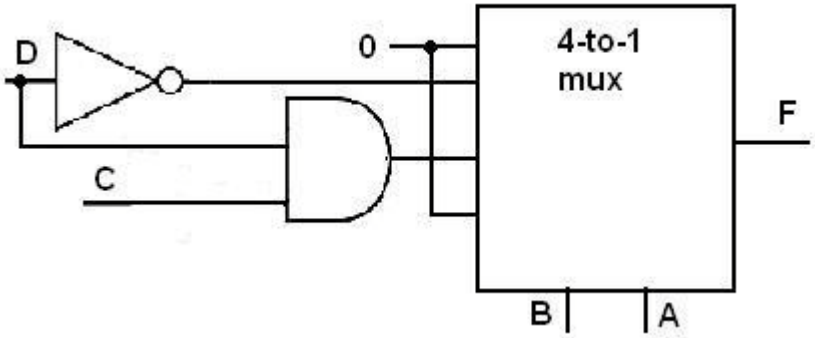
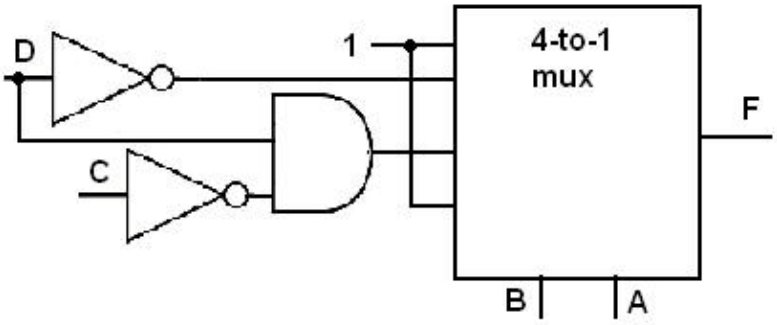
3. Για την ίδια συνάρτηση που δίδεται στην ερώτηση 1, υλοποιήστε την χρησιμοποιώντας πύλες NOR.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
3.1	Ουδεμία απάντηση είναι ορθή.
3.2	
3.3	
3.4	

4. Για την ίδια συνάρτηση που δίδεται στην ερώτηση 1, υλοποιήστε την χρησιμοποιώντας ένα 4-προς-1 πολυπλέκτη (4-to-1 multiplexer), και όσες επιπρόσθετες πύλες χρειάζονται.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
4.1	
4.2	
4.3	
4.4	Ουδεμία απάντηση είναι ορθή.

5. Δίδεται πιο κάτω ο πίνακας αληθείας του Κωδικοποιητή με Προτεραιότητα (Priority Encoder) με 4 εισόδους. Η είσοδος D0 έχει την μεγαλύτερη προτεραιότητα και η είσοδος D3 την χαμηλότερη προτεραιότητα. Το bit V είναι 0 όταν ουδεμία είσοδος είναι 1 και 1 όταν υπάρχει τουλάχιστον ένα 1 στην είσοδο. X στην είσοδο είναι η τιμή 0 ή 1 (δηλ. συμπληρώνει τους 16 πιθανούς συνδυασμούς). Δείχνει επίσης τους όρους οι οποίοι δεν είναι ελαχιστόροι (πχ. 001x -- D3'D2'D1). X στη έξοδο δείχνει τις τιμές αδιαφορίας. Η στήλη στα αριστερά συμπληρώνει και τους 16 συνδυασμούς εισόδου.

Υπολογίστε τις συναρτήσεις για τις 3 εξόδους: A1, A0, και V χρησιμοποιώντας K-map με εισόδους D3, D2, D1 και D0 για κάθε έξοδο.

Inputs				Outputs		
D_3	D_2	D_1	D_0	A_1	A_0	V
0	0	0	0	X	X	0
0	0	0	1	0	0	1
0	0	1	X	0	1	1
0	1	X	X	1	0	1
1	X	X	X	1	1	1

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

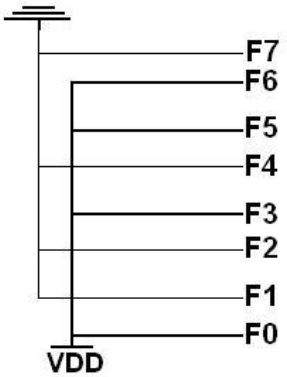
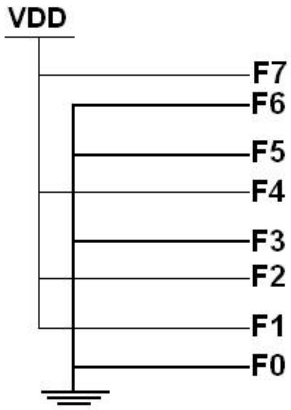
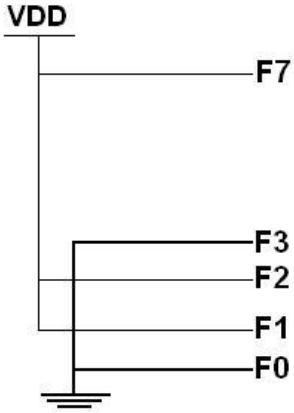
	Συναρτήσεις για τις 3 εξόδους: A1, A0, και V.
5.1	Ουδεμία απάντηση είναι ορθή.
5.2	A0 = D3 + D1D2' A1 = D2 + D3 V = D0 + D1 + D2 + D3
5.3	A0 = D3 + D1D2' A1 = D1 + D2 V = D0 + D2 + D3
5.4	A0 = D1 + D3D2' A1 = D1 + D2 V = D0 + D1 + D2 + D3

6. Σχεδιάστε ένα διάγραμμα για μια σταθερή vector συνάρτηση

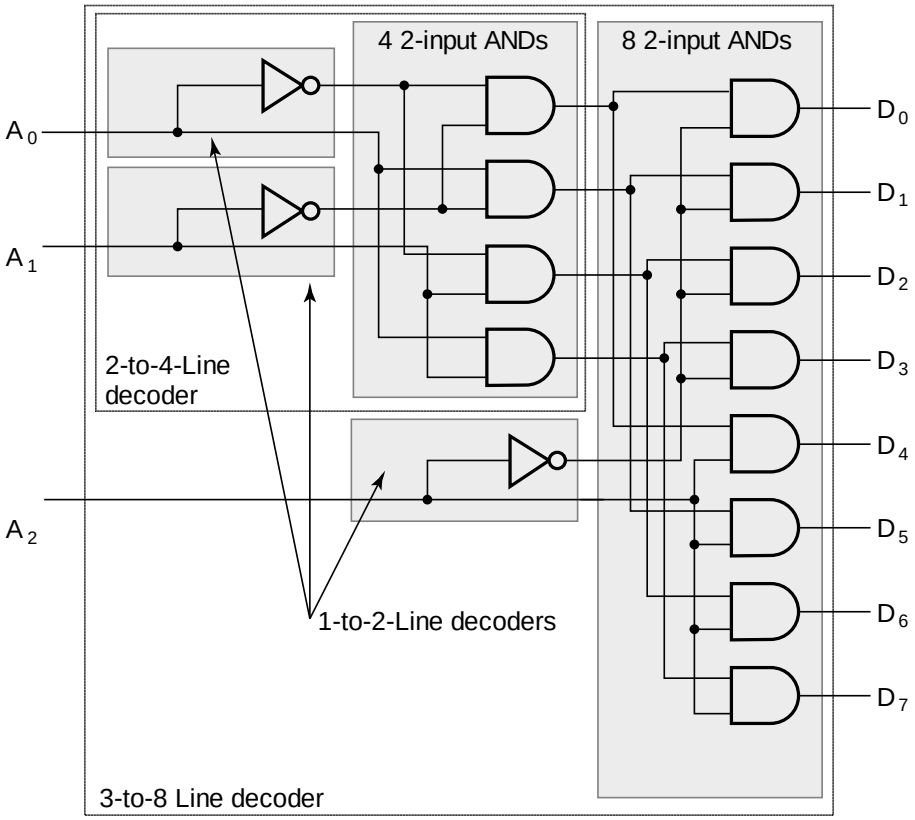
$$F(F_7,F_6,F_5,F_4,F_3,F_2,F_1,F_0) = (1,0,0,1,0,1,1,0)$$

χρησιμοποιώντας τα ground και power σύμβολα.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
6.1	
6.2	
6.3	
6.4	Ουδεμία απάντηση είναι ορθή.

7. Δίδεται το πιο κάτω διάγραμμα, το οποίο απεικονίζει ένα 3-προς-8 αποκωδικοποιητή. Υπολογίστε τις συναρτήσεις εξόδου του κυκλώματος



Επιλέξτε/κυκλώστε την ορθή απάντηση:

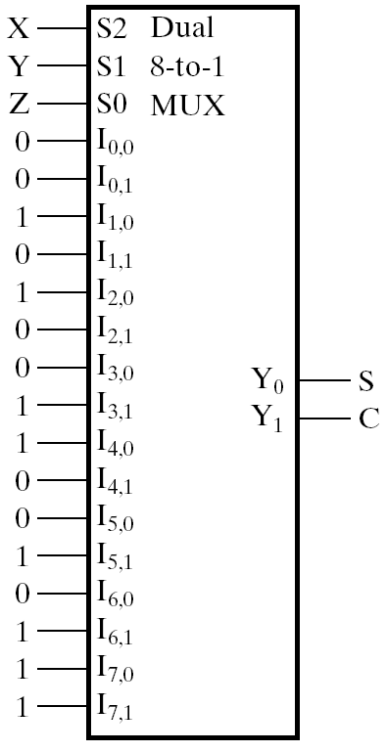
	Αποτέλεσμα Απλοποιημένης Συνάρτησης
7.1	D0=A2’A1’A0’, D1= A2’A1’A0, D2=A2’A1A0’, D3= A2’A1A0 D4=A2A1’A0’, D5= A2A1’A0, D6=A2A1A0’, D7= A2A1A0
7.2	D0=A2’A1’A0’, D1= A2’A1’A0, D2=A2’A1A0’, D3= A2’A1A0 D4=A2’A1’A0’, D5= A2’A1’A0, D6=A2’A1A0’, D7= A2’A1A0
7.3	Ουδεμία απάντηση είναι ορθή.
7.4	D7=A2’A1’A0’, D6= A2’A1’A0, D5=A2’A1A0’, D4= A2’A1A0 D3=A2A1’A0’, D2= A2A1’A0, D1=A2A1A0’, D0= A2A1A0

8. Χρησιμοποιώντας το κύκλωμα του 3 προς 8 αποκωδικοποιητή που δίδεται πιο πάνω και με εισόδους:
α. A3A2A1= 001, και
β. A3A2A1= 110, οι εξόδοι του κυκλώματος είναι οι ακόλουθοι:

Επιλέξτε/κυκλώστε την ορθή απάντηση:

	Απαντήσεις
8.1	Ουδεμία απάντηση είναι ορθή.
8.2	α. D0=0, D1=0, D2=0, D3=0, D4=0, D5=0, D6=1, D7=0 β. D0=0, D1=1, D2=0, D3=0, D4=0, D5=0, D6=0, D7=0
8.3	α. D0=0, D1=1, D2=0, D3=0, D4=0, D5=0, D6=0, D7=0 β. D0=0, D1=0, D2=0, D3=0, D4=0, D5=0, D6=1, D7=0
8.4	α. D0=0, D1=1, D2=0, D3=0, D4=0, D5=0, D6=1, D7=0 β. D0=0, D1=0, D2=1, D3=0, D4=1, D5=0, D6=0, D7=0

9. Δίδεται το πιο κάτω διάγραμμα, το οποίο περιέχει ένα διπλό πολυπλέκτη 8 προς 1 και υλοποιεί τον υπολογισμό δύο συναρτήσεων Boole:
α. S(X, Y, Z), και
β. C(X, Y, Z).
Υπολογίστε τις συναρτήσεις α και β.



Επιλέξτε/κυκλώστε την ορθή απάντηση:

9.1	S(X, Y, Z) = Σm(1, 2, 4, 7) C(X, Y, Z) = Σm(3, 5, 6, 7)
9.2	S(X, Y, Z) = Σm(3, 5, 6, 7) C(X, Y, Z) = Σm(1, 2, 4, 7)
9.3	Ουδεμία απάντηση είναι ορθή.
9.4	S(X, Y, Z) = Σm(2, 4, 6, 7) C(X, Y, Z) = Σm(1, 2, 5, 7)

10. Αναφορικά με τη κατασκευή ενός πολυπλέκτη 64x1 με τη χρήση τεσσάρων 16x1 πολυπλεκτών, και ενός 4x1 πολυπλέκτη, είναι απαραίτητο όπως γίνει η ακόλουθη συνδεσμολογία:

Επιλέξτε/κυκλώστε την ορθή απάντηση:

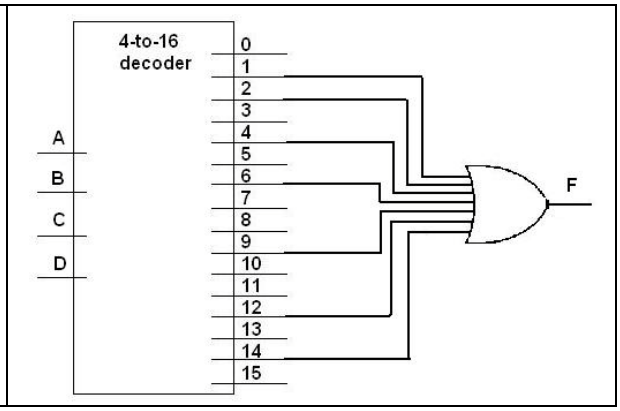
10.1	Τα S3, S2, S1, S0 του 64x1 πολυπλέκτη θα συνδεθούν με τα S3, S2, S1, S0 των τεσσάρων 16 x1 πολυπλεκτών. Τα S1, S0 του 64x1 πολυπλέκτη θα συνδεθούν με τα S1, S0 του ενός 4 x1 πολυπλέκτη.
10.2	Ουδεμία απάντηση είναι ορθή.
10.3	Τα S3, S2, S1, S0 του 64x1 πολυπλέκτη θα συνδεθούν με τα S3, S2, S1, S0 των τεσσάρων 16 x1 πολυπλεκτών. Τα S5, S4 του 64x1 πολυπλέκτη θα συνδεθούν με τα S1, S0 του ενός 4 x1 πολυπλέκτη.
10.4	Τα S5, S4, S3, S2, S1, S0 του 64x1 πολυπλέκτη θα συνδεθούν με τα S5, S4, S3, S2, S1, S0 των τεσσάρων 16 x1 πολυπλεκτών. Τα S5, S4 του 64x1 πολυπλέκτη θα συνδεθούν με τα S1, S0 του ενός 4 x1 πολυπλέκτη.

4.6 Λύσεις ασκήσεων για διαγωνίσματα

<u>Ομάδα Α'</u>

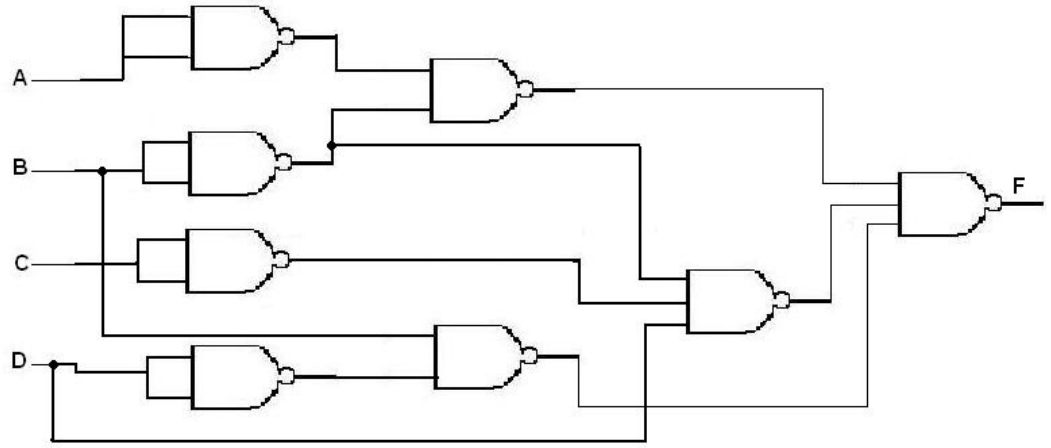
1.

1.2



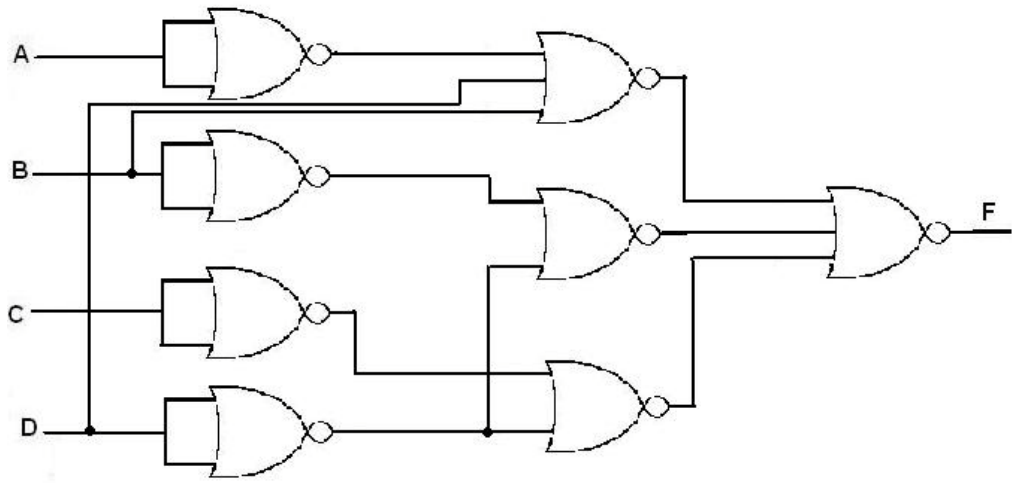
2.

2.3



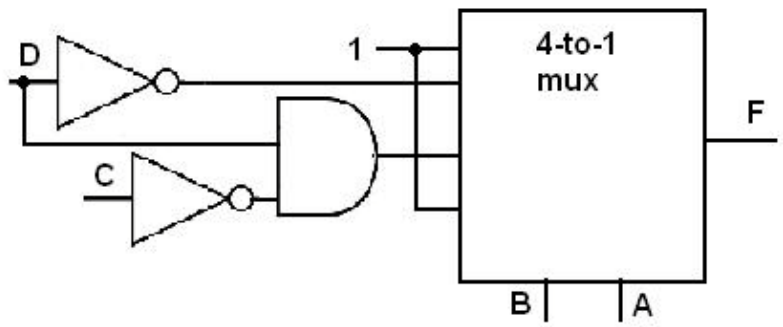
3.

3.4



4.

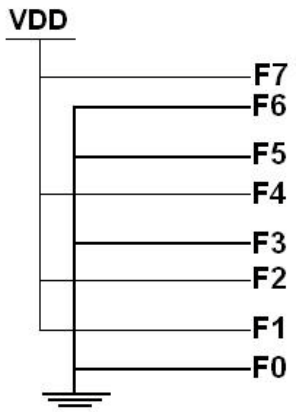
4.3



5.

5.2	A0 = D3 + D1D2’ A1 = D2 + D3 V = D0 + D1 + D2 + D3

6.

6.2	

7.

7.1	D0=A2’A1’A0’, D1= A2’A1’A0, D2=A2’A1A0’, D3= A2’A1A0 D4=A2A1’A0’, D5= A2A1’A0, D6=A2A1A0’, D7= A2A1A0

8.

8.3	α. D0=0, D1=1, D2=0, D3=0, D4=0, D5=0, D6=0, D7=0 β. D0=0, D1=0, D2=0, D3=0, D4=0, D5=0, D6=1, D7=0

9.

9.1	S(X, Y, Z) = Σm(1, 2, 4, 7) C(X, Y, Z) = Σm(3, 5, 6, 7)

10.

10.3	Τα S3, S2, S1, S0 του 64x1 πολυπλέκτη θα συνδεθούν με τα S3, S2, S1, S0 των τεσσάρων 16 x1 πολυπλεκτών. Τα S5, S4 του 64x1 πολυπλέκτη θα συνδεθούν με τα S1, S0 του ενός 4 x1 πολυπλέκτη.

Κεφάλαιο 5

Αριθμητικές Συναρτήσεις και Κυκλώματα

5.1 Εισαγωγή 120

5.2 Δυαδικοί Αθροιστές

Μισός Αθροιστής (half adder)

Πλήρης Αθροιστής (full adder)

Δυαδικός Αθροιστής με κυματικό κρατούμενο (binary ripple carry adder) 121

5.3 Δυαδική αφαίρεση

Συμπληρώματα (complements)

Αφαίρεση με χρήση 2s complement 122

5.4 Δυαδικοί αθροιστές – αφαιρέτες

Δυαδικοί αριθμοί με πρόσημο

Πρόσθεση και αφαίρεση δυαδικών αριθμών με πρόσημο

Υπερχείλιση (overflow) 124

5.5 Ασκήσεις για διαγωνίσματα 125

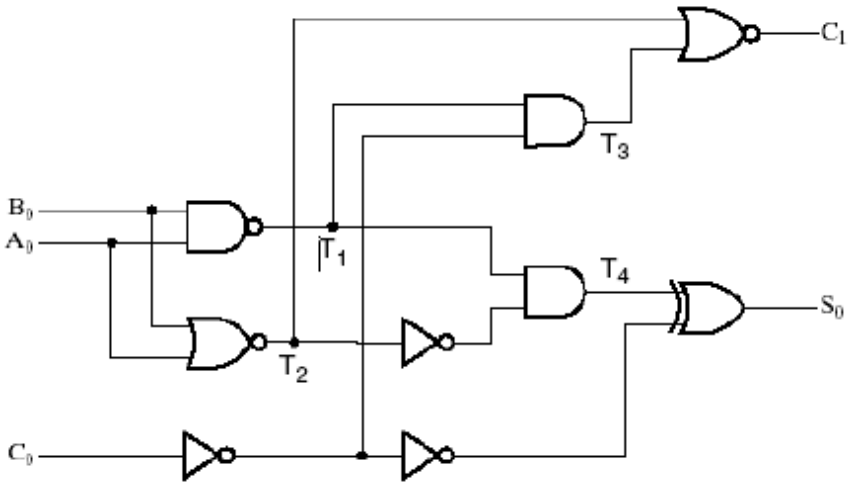
5.6 Λύσεις ασκήσεων για διαγωνίσματα 135

5.1 Εισαγωγή

Στο κεφάλαιο αυτό εισάγονται τα συνδυαστικά κυκλώματα για αριθμητικές πράξεις. Πιο συγκεκριμένα το κεφάλαιο αυτό αναφέρεται στην εφαρμογή των δυαδικών αθροιστών. Επίσης, παρουσιάζεται η αφαίρεση των μη προσημασμένων δυαδικών αριθμών χρησιμοποιώντας 2s complement και 1s complement και η πρόσθεση και η αφαίρεση των προσημασμένων δυαδικών αριθμών. Ακόμη, η ανάπτυξη του adder-subtractor για μη προσημασμένους αριθμούς ανακαλύφθηκε για να εφαρμόσει απευθείας την πρόσθεση και την αφαίρεση των προσημασμένων 2s complement αριθμούς. Μετέπειτα, παρουσιάζονται επιπλέον αριθμητικές λειτουργίες συμπεριλαμβανομένου της πρόσθεσης, της αφαίρεσης, του πολλαπλασιασμού και της διαίρεσης με σταθερή τιμή και του shifting. Η εφαρμογή για αυτές τις λειτουργίες αποκτάται μέσω μιας τεχνικής σχεδίασης που ονομάζεται contraction. Τέλος, αναφέρονται και το Zero fill και sign extension των τελεστών.

5.2 Δυαδικοί Αθροιστές / Μισός Αθροιστής (half adder) / Πλήρης Αθροιστής (full adder) / Δυαδικός Αθροιστής με κυματικό κρατούμενο (binary ripple carry adder)

1. Το λογικό διάγραμμα του πρώτου βήματος ενός 4-bit adder, όπως έχει υλοποιηθεί το ολοκληρωμένο κύκλωμα τύπου 74283, φαίνεται στο πιο κάτω σχήμα. Επιβεβαιώστε ότι το κύκλωμα υλοποιεί ένα full adder.



Απάντηση:

C1 = (T3 + T2)'
= (T1C0' + T2)'
= ((A0B0)'C0' + (A0 + B0)')'
= ((A0' + B0')C0' + A0'B0')'
= (A0B0 + C0)(A0 + B0)

⇨ C1 = A0B0 + A0C0 + B0C0

S0 = C0 ⊕ T4
= C0 ⊕ T1T2'
= C0 ⊕ (A0B0)'(A0 + B0)
= C0 ⊕ (A0' + B0')(A0 + B0)
= C0 ⊕ A0B0' + A0'B0

⇨ S0 = A0 ⊕ B0 ⊕ C0

5.3 Δυαδική αφαίρεση / Συμπληρώματα (complements) / Αφαίρεση με χρήση 2s complement

1. Βρείτε το 1s και 2s complements των πιο κάτω απρόσημων δυαδικών αριθμών:

α) 10011100

β) 10011101

γ) 10101000

δ) 00000000

ε) 10000000.

Απάντηση:

α) 10011100

1s: 01100011

2s: 01100100

β) 10011101

1s: 01100010

2s: 01100011

γ) 10101000

1s: 01010111

2s: 01011000

δ) 00000000

1s: 11111111

2s: 00000000

ε) 10000000

1s: 01111111

2s: 10000000

2. Εκτελέστε τις πιο κάτω αριθμητικές πράξεις

α) (+36) + (-24) και

β) (-35) - (-24)

στο δυαδικό με την χρήση 2s complement αναπαράσταση για αρνητικούς αριθμούς.

Απάντηση:

α)

36 = 100100 => +36 = 0100100

24 = 011000 => -24 = 1101000

```
     36
+ (-24)
     12

  0100100
+ 1101000
1]0001100 = 0001100
```

β)

35 = 100011 => -35 = 1011101

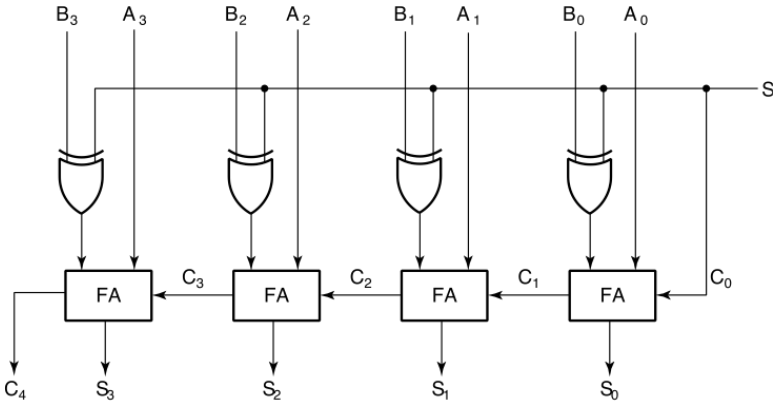
24 = 011000 => -24 = 1101000

```
   -35
- (-24)
   -11

  1011101
+ 0011000
  1110101
```

5.4 Δυαδικοί αθροιστές – αφαιρέτες / Δυαδικοί αριθμοί με πρόσημο / Πρόσθεση και αφαίρεση δυαδικών αριθμών με πρόσημο / Υπερχείλιση (overflow)

1. Το κύκλωμα του adder-subtractor του σχήματος πιο κάτω έχει τις πιο κάτω τιμές για την είσοδο επιλογής S και εισόδους δεδομένων A και B.
Καθορίστε, στην κάθε περίπτωση, τις τιμές των εξόδων S3,S2,S1,S0 και C4.



	S	A	B
α)	0	0111	0111
β)	1	0100	0111
γ)	1	1101	1010
δ)	0	0111	1010
ε)	1	0001	1000

Απάντηση:

α) 0111 + 0111

β) 0100 – 0111 = 0100 + 1001

γ) 1101 – 1010 = 1101 + 0110

δ) 0111 + 1010

ε) 0001 – 1000 = 0001 + 1000

	S	A	B	C4	S3	S2	S1	S0
α)	0	0111	0111	0	1	1	1	0
β)	1	0100	0111	0	1	1	0	1
γ)	1	1101	1010	1	0	0	1	1
δ)	0	0111	1010	1	0	0	0	1
ε)	1	0001	1000	0	1	0	0	1

5.5 Ασκήσεις για διαγωνίσματα

Ομάδα Α'

1. Βρείτε τη δεκαδική τιμή του αριθμού 0111011110 που είναι γραμμένος στο συμπλήρωμα ως προς 1.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
1.1	-10
1.2	478
1.3	-305
1.4	493

2. Βρείτε τη δεκαδική τιμή του αριθμού 1111111110 που είναι γραμμένος στο συμπλήρωμα ως προς 2.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
2.1	478
2.2	-200
2.3	-2
2.4	-10

3. Βρείτε το συμπλήρωμα του 1 και το συμπλήρωμα του 2 του 10011100 απρόσημου αριθμού.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
3.1	1s: 01100010 2s: 01100011
3.2	1s: 01010111 2s: 01011000
3.3	1s: 01100011 2s: 10011100
3.4	1s: 01100011 2s: 01100100

4. Μετατρέψτε το δεκαδικό αριθμό -95 σε προσημασμένο αριθμό μήκους 12 bits ως συμπλήρωμα του 2.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
4.1	000001011111
4.2	111110100000
4.3	111110100001
4.4	100001011111

5. Εκτελέστε τις πιο κάτω αριθμητικές πράξεις (+36) + (-24) 7-bit αριθμών στο δυαδικό χρησιμοποιώντας προσημασμένους ως συμπλήρωμα του 2 αριθμούς.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
5.1	0001100
5.2	10001100
5.3	0001000
5.4	10001000

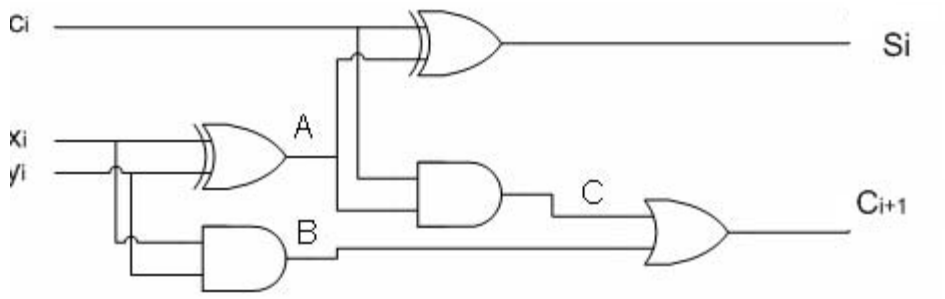
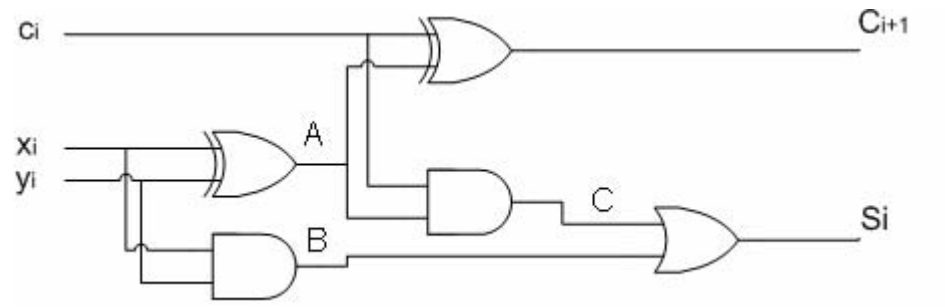
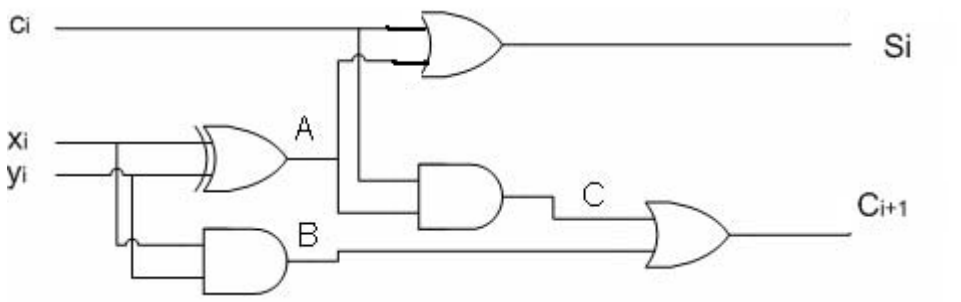
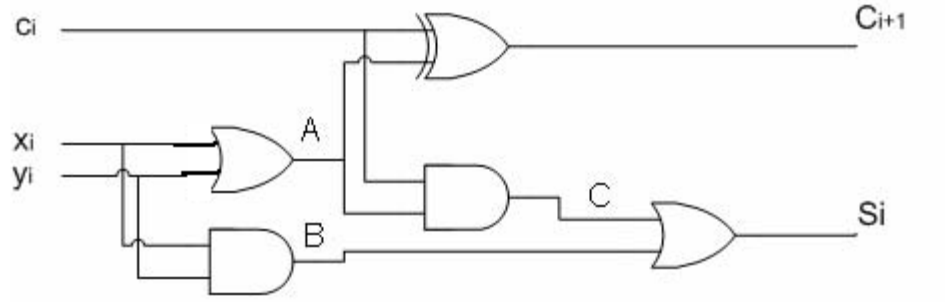
6. Ποια από τις ακόλουθες εκφράσεις ισχύει στην πρόσθεση προσημασμένων αριθμών μήκους n bits σε περίπτωση Overflow [4];

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

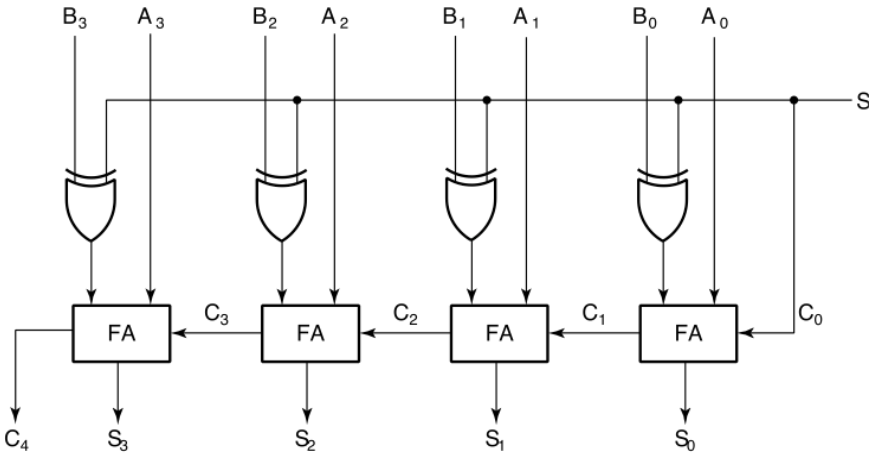
	Απαντήσεις
6.1	Overflow = $c_n\, c_{n-1}$
6.2	Overflow = $c_n \oplus c_{n-1}$
6.3	Overflow = $c_n + c_{n-1}$
6.4	Overflow = $c_n + c_{2n}$

7. Ποιο από τα παρακάτω κυκλώματα υλοποιεί τον πλήρη αθροιστή (full-adder);

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
7.1	
7.2	
7.3	
7.4	

8. Το πιο κάτω σχήμα αντιστοιχεί σε ένα κύκλωμα πρόσθεσης-αφαίρεσης και έχει τις πιο κάτω τιμές για την είσοδο επιλογής S και τις εισόδους δεδομένων A και B. Βρείτε τις τιμές των εξόδων S3,S2,S1,S0 και C4.



	S	A	B
α)	0	0111	0111
β)	1	0100	0111
γ)	1	1101	1010
δ)	0	0111	1010
ε)	1	0001	1000

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις				
8.1	C_4	S_3	S_2	S_1	S_0
	0	1	1	1	0
	0	1	1	0	1
	1	1	0	1	0
	0	1	0	1	1
	0	1	0	0	0
8.2	C_4	S_3	S_2	S_1	S_0
	1	1	1	1	0
	0	1	0	0	1
	1	0	0	1	1
	1	0	1	1	1
	0	1	1	0	1
8.3	C_4	S_3	S_2	S_1	S_0
	0	1	1	1	0
	1	1	0	0	1
	1	0	0	1	1
	1	0	0	0	1
	0	1	0	0	1
8.4	C_4	S_3	S_2	S_1	S_0
	0	1	1	1	0
	0	1	1	0	1
	1	0	0	1	1
	1	0	0	0	1
	0	1	0	0	1

9. Για την υλοποίηση του κυκλώματος Carry Lookahead Adder (CLA), δίνονται οι πιο κάτω σχέσεις:

$$Sj = Aj \oplus Bj \oplus Cj$$
$$Cj_{+1} = AjBj + Cj\,(Aj + Bj) = AjBj + Cj\,(Aj \oplus Bj)$$
$$Cj = AjBj \text{ generates}$$
$$Pj = Aj \oplus Bj \text{ propagates}$$
$$Cj_{+1} = Cj + PjCj$$

Χρησιμοποιώντας τις πιο πάνω σχέσεις να δώσετε τις εξισώσεις για τα C1, C2 και C3 ως προς το C0.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
9.1	$C1 = A0B0 + (A0 \oplus B0)\,C0$ $C2 = A1B1 + A0B0\,(A1 \oplus B1) + (A1 \oplus B1)(A0 \oplus B0)\,C0$ $C3 = A2B2 + (A2 \oplus B2)\,[A1B1 + A0B0\,(A1 \oplus B1) + (A1 \oplus B1)\,(A0 \oplus B0)\,C0]$
9.2	Ουδεμία απάντηση είναι ορθή.
9.3	$C1 = (A0 \oplus B0)\,C0$ $C2 = A0B0\,(A1 \oplus B1) + (A1 \oplus B1)(A0 \oplus B0)\,C0$ $C3 = (A2 \oplus B2)\,[A1B1 + A0B0\,(A1 \oplus B1) + (A1 \oplus B1)\,(A0 \oplus B0)\,C0]$
9.4	$C1 = (A0 \oplus B0)\,C0$ $C2 = A1B1 + (A1 \oplus B1)(A0 \oplus B0)\,C0$ $C3 = A2B2 + (A2 \oplus B2)\,[A1B1 + (A1 \oplus B1)\,(A0 \oplus B0)\,C0]$

Ομάδα Β'

1. Βρείτε τη δεκαδική τιμή του αριθμού 1011100111 που είναι γραμμένος στο συμπλήρωμα ως προς 1.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
1.1	-100
1.2	478
1.3	-280
1.4	139

2. Βρείτε τη δεκαδική τιμή του αριθμού 1111111100 που είναι γραμμένος στο συμπλήρωμα ως προς 2.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
2.1	478
2.2	-280
2.3	-2
2.4	-4

3. Βρείτε το συμπλήρωμα του 1 και το συμπλήρωμα του 2 του 10011101 απρόσημου αριθμού.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
3.1	1s: 01010111 2s: 01011000
3.2	1s: 01100010 2s: 01100011
3.3	1s: 01100011 2s: 01100100
3.4	1s: 01100010 2s: 10011110

4. Μετατρέψτε το δεκαδικό αριθμό -94 σε προσημασμένο αριθμό μήκους 12 bits ως συμπλήρωμα του 2.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
4.1	000001011110
4.2	100001011110
4.3	111110100010
4.4	111110100000

5. Εκτελέστε τις πιο κάτω αριθμητικές πράξεις (+100) + (-5) 8-bit αριθμών στο δυαδικό χρησιμοποιώντας προσημασμένους ως συμπλήρωμα του 2 αριθμούς.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
5.1	01011111
5.2	101011111
5.3	01010111
5.4	01101111

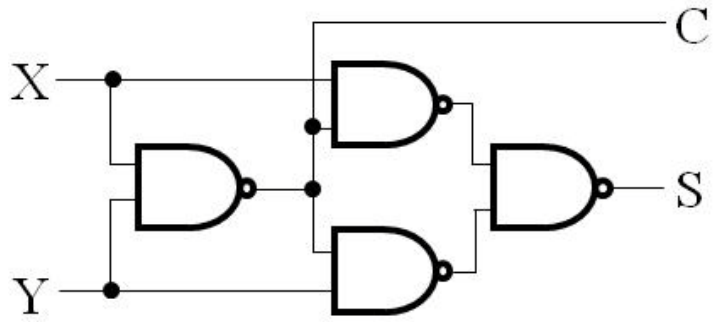
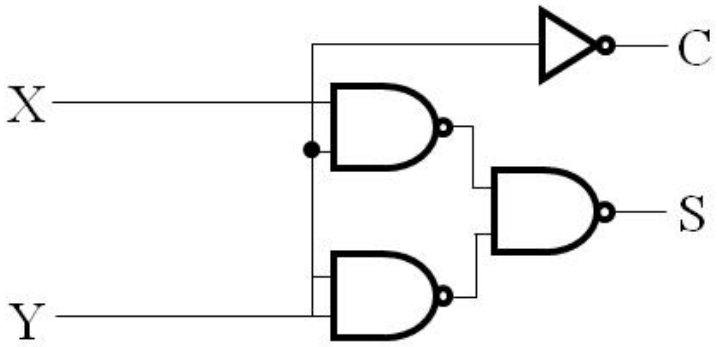
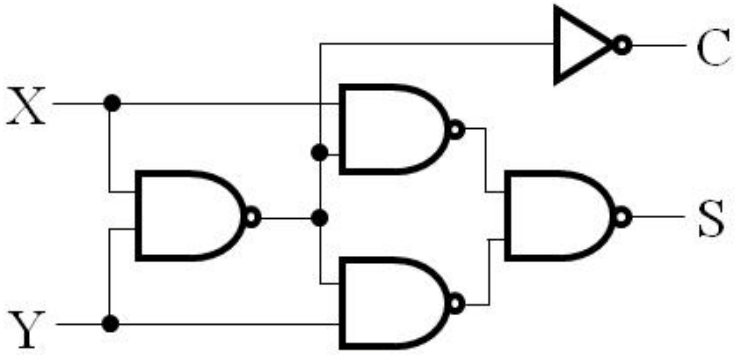
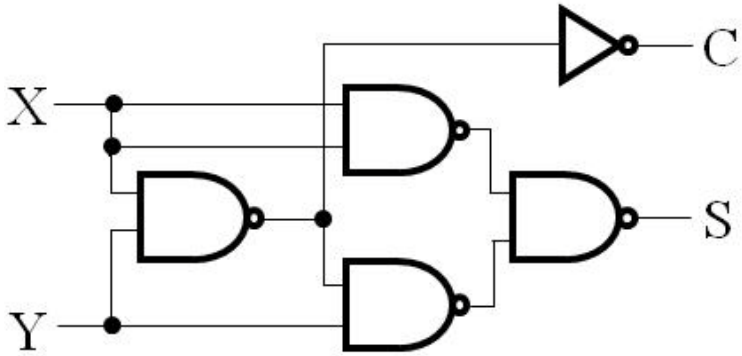
6. Ποια από τις ακόλουθες εκφράσεις ισχύει στην πρόσθεση προσημασμένων αριθμών μήκους n bits σε περίπτωση Overflow [4];

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

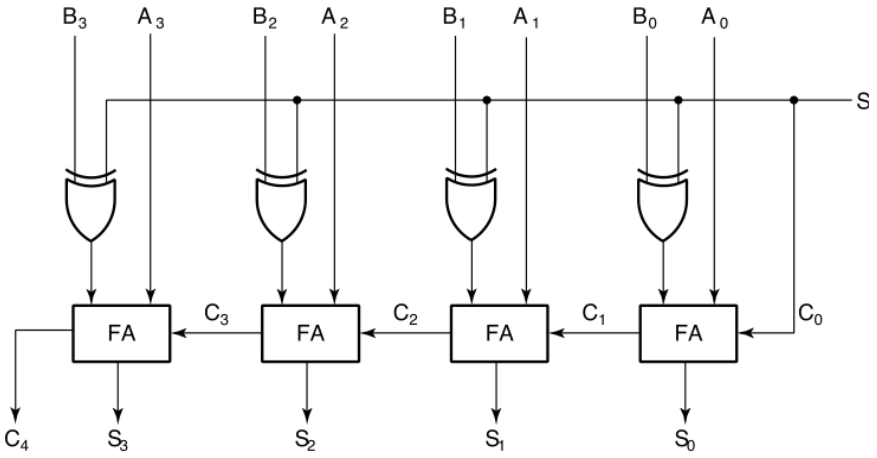
	Απαντήσεις
6.1	Overflow = $c_n + c_{n-1}$
6.2	Overflow = $c_n + c_{2n}$
6.3	Overflow = $c_n\, c_{n-1}$
6.4	Overflow = $c_n \oplus c_{n-1}$

7. Ποιο από τα παρακάτω κυκλώματα υλοποιεί τον μισό αθροιστή (half-adder) μόνο με πύλες NAND;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
7.1	
7.2	
7.3	
7.4	

8. Το πιο κάτω σχήμα αντιστοιχεί σε ένα κύκλωμα πρόσθεσης-αφαίρεσης και έχει τις πιο κάτω τιμές για την είσοδο επιλογής S και τις εισόδους δεδομένων A και B. Βρείτε τις τιμές των εξόδων S3,S2,S1,S0 και C4.



	S	A	B
α)	0	0111	0111
β)	1	0100	0111
γ)	1	1101	1010
δ)	0	0111	1010
ε)	1	0001	1000

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις				
8.1	C_4	S_3	S_2	S_1	S_0
	0	1	1	1	0
	1	1	0	0	1
	1	0	0	1	1
	1	0	0	0	1
	0	1	0	0	1
8.2	C_4	S_3	S_2	S_1	S_0
	0	1	1	1	0
	0	1	1	0	1
	1	0	0	1	1
	1	0	0	0	1
	0	1	0	0	1
8.3	C_4	S_3	S_2	S_1	S_0
	0	1	1	1	0
	0	1	1	0	1
	1	1	0	1	0
	0	1	0	1	1
	0	1	0	0	0
8.4	C_4	S_3	S_2	S_1	S_0
	1	1	1	1	0
	0	1	0	0	1
	1	0	0	1	1
	1	0	1	1	1
	0	1	1	0	1

9. Για την υλοποίηση του κυκλώματος Carry Lookahead Adder (CLA), δίνονται οι πιο κάτω σχέσεις:

$Sj = Aj \oplus Bj \oplus Cj$
$Cj_{+1} = AjBj + Cj\ (Aj + Bj) = AjBj + Cj\ (Aj \oplus Bj)$
$Cj = AjBj$ generates
$Pj = Aj \oplus Bj$ propagates
$Cj_{+1} = Cj + PjCj$

Χρησιμοποιώντας τις πιο πάνω σχέσεις να δώσετε τις εξισώσεις για τα C1, C2 και C3 ως προς το C0.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
9.1	$C1 = A0B0 + (A0 \oplus B0)\ C0$ $C2 = A1B1 + A0B0\ (A1 \oplus B1) + (A1 \oplus B1)(A0 \oplus B0)\ C0$ $C3 = A2B2 + (A2 \oplus B2)\ [A1B1 + A0B0\ (A1 \oplus B1) + (A1 \oplus B1)\ (A0 \oplus B0)\ C0]$
9.2	$C1 = (A0 \oplus B0)\ C0$ $C2 = A1B1 + (A1 \oplus B1)(A0 \oplus B0)\ C0$ $C3 = A2B2 + (A2 \oplus B2)\ [A1B1 + (A1 \oplus B1)\ (A0 \oplus B0)\ C0]$
9.3	Ουδεμία απάντηση είναι ορθή.
9.4	$C1 = (A0 \oplus B0)\ C0$ $C2 = A0B0\ (A1 \oplus B1) + (A1 \oplus B1)(A0 \oplus B0)\ C0$ $C3 = (A2 \oplus B2)\ [A1B1 + A0B0\ (A1 \oplus B1) + (A1 \oplus B1)\ (A0 \oplus B0)\ C0]$

5.6 Λύσεις ασκήσεων για διαγωνίσματα

<u>Ομάδα Α’</u>

1.

1.2	478

2.

2.3	-2

3.

3.4	1s: 01100011 2s: 01100100

4.

4.3	111110100001

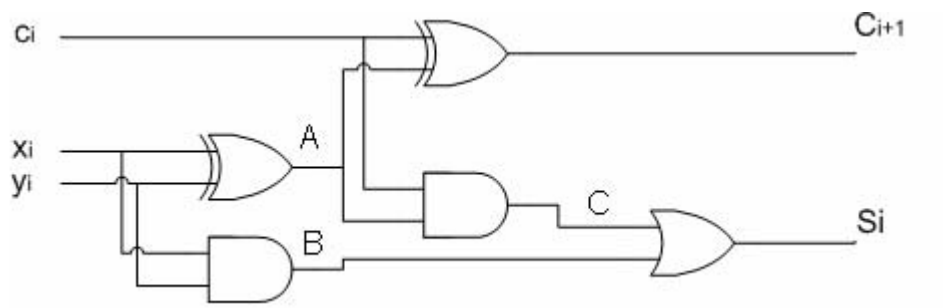
5.

5.1	0001100

6.

6.2	Overflow = $c_n \oplus c_{n-1}$

7.

7.2	

8.

	C_4	S_3	S_2	S_1	S_0
8.4	0	1	1	1	0
	0	1	1	0	1
	1	0	0	1	1
	1	0	0	0	1
	0	1	0	0	1

9.

9.1	C1 = A0B0 + (A0 $\oplus$ B0) C0 C2 = A1B1 + A0B0 (A1 $\oplus$ B1) + (A1 $\oplus$ B1)(A0 $\oplus$ B0) C0 C3 = A2B2 + (A2 $\oplus$ B2) [A1B1 + A0B0 (A1 $\oplus$ B1) + (A1 $\oplus$ B1) (A0 $\oplus$ B0) C0]

Ομάδα Β'

1.

1.3	-280

2.

2.4	-4

3.

3.2	1s: 01100010 2s: 01100011

4.

4.3	111110100010

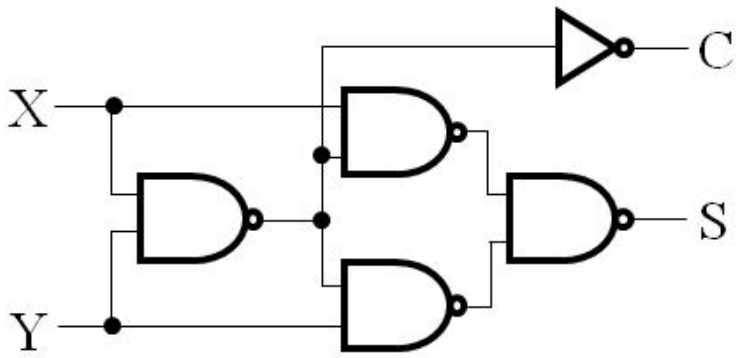
5.

5.1	01011111

6.

6.4	Overflow = $c_n \oplus c_{n-1}$

7.

7.3	

8.

	C_4	S_3	S_2	S_1	S_0
8.2	0	1	1	1	0
	0	1	1	0	1
	1	0	0	1	1
	1	0	0	0	1
	0	1	0	0	1

9.

9.1	C1 = A0B0 + (A0 $\oplus$ B0) C0 C2 = A1B1 + A0B0 (A1 $\oplus$ B1) + (A1 $\oplus$ B1)(A0 $\oplus$ B0) C0 C3 = A2B2 + (A2 $\oplus$ B2) [A1B1 + A0B0 (A1 $\oplus$ B1) + (A1 $\oplus$ B1) (A0 $\oplus$ B0) C0]

Κεφάλαιο 6

Ακολουθιακά Κυκλώματα

6.1 Εισαγωγή 137

6.2 Flip-Flops

Εξισώσεις εισόδων

Πίνακας καταστάσεων

Διάγραμμα καταστάσεων 138

6.3 Σχεδιασμός ακολουθιακών κυκλωμάτων

Διαδικασία Σχεδίασης

Εύρεση Διαγράμματος και πίνακα καταστάσεων

Ανάθεση καταστάσεων

Σχεδιασμός με D Flip-flops 140

6.4 Master-slave Flip-Flops

SR Flip-flops 142

6.5 Ασκήσεις για διαγωνίσματα 144

6.6 Λύσεις ασκήσεων για διαγωνίσματα 156

6.1 Εισαγωγή

Το κεφάλαιο αυτό αναφέρεται στα ακολουθιακά κυκλώματα τα οποία αποτελούν την βάση για τη ψηφιακή σχεδίαση. Τα flip-flops είναι τα βασικά στοιχεία αποθήκευσης για τα σύγχρονα ακολουθιακά κυκλώματα και κατασκευάστηκαν από άλλα θεμελιώδη στοιχεία τους latches. Οι τύποι flip-flops που αναλύονται είναι D, SR, JK και T. Επιπλέον, αναφέρονται οι δύο μέθοδοι ενεργοποίησης που χρησιμοποιούνται για τα flip-flops που είναι το master-slave και edge triggering. Τα ακολουθιακά κυκλώματα μπορούν να αναλυθούν για την εύρεση των πινάκων και διαγραμμάτων καταστάσεων τα οποία αναπαριστούν την συμπεριφορά των κυκλωμάτων. Τα ίδια διαγράμματα

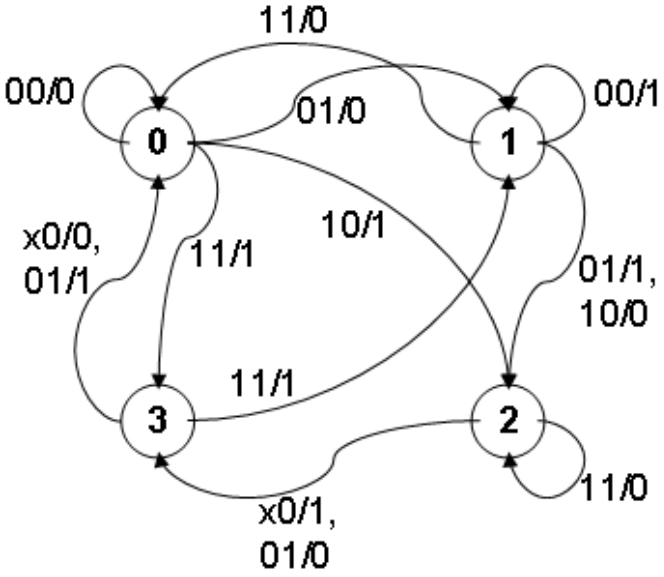
καταστάσεων και πίνακες καταστάσεων θα μπορούσαν να διατυπωθούν ως λεκτικές προδιαγραφές των ψηφιακών κυκλωμάτων. Τέλος, αναθέτοντας δυαδικούς κωδικούς στις καταστάσεις και βρίσκοντας τις εξισώσεις εισόδων των flip-flop, μπορούν να σχεδιαστούν τα ακολουθιακά κυκλώματα.

6.2 Flip-Flops/Εξισώσεις εισόδων/Πίνακας καταστάσεων/Διάγραμμα καταστάσεων

1. Σχεδιάστε το διάγραμμα καταστάσεων του ακολουθιακού κυκλώματος που ορίζεται από τον πιο κάτω πίνακα καταστάσεων.

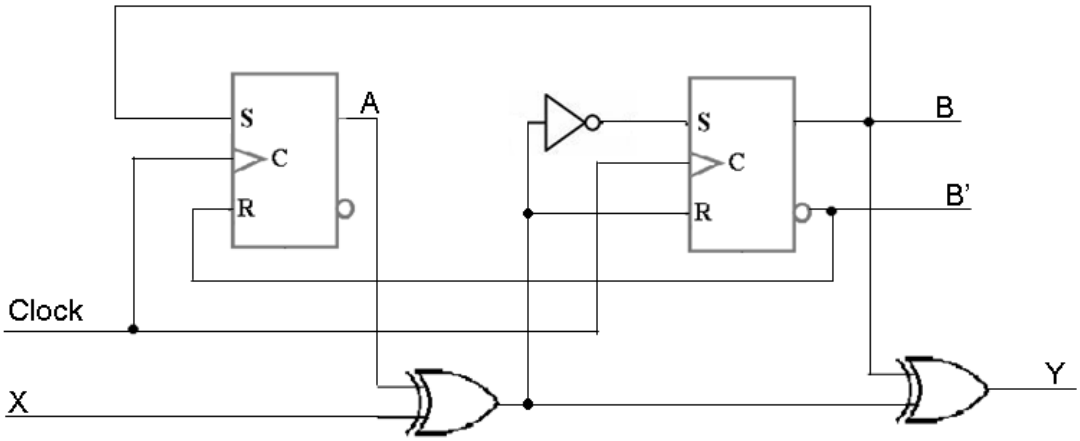
Present State		**Inputs**		**Next State**		**Output**
A	**B**	**X**	**Y**	**A**	**B**	**Z**
0	0	0	0	0	0	0
0	0	0	1	0	1	0
0	0	1	0	1	0	1
0	0	1	1	1	1	1
0	1	0	0	0	1	1
0	1	0	1	1	0	1
0	1	1	0	1	0	0
0	1	1	1	0	0	0
1	0	0	0	1	1	1
1	0	0	1	1	1	0
1	0	1	0	1	1	1
1	0	1	1	1	0	0
1	1	0	0	0	0	0
1	1	0	1	0	0	1
1	1	1	0	0	0	0
1	1	1	1	0	1	1

Απάντηση:

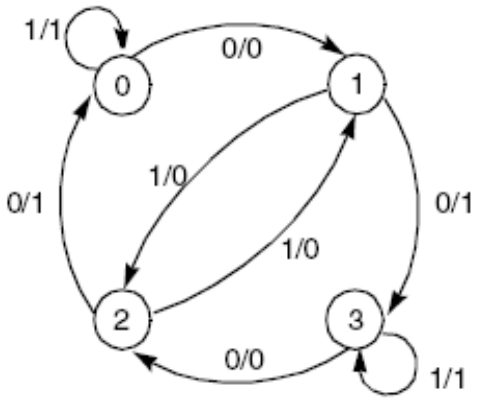


Format: XY/Z

2. Ένα ακολουθιακό κύκλωμα έχει δύο SR flip-flops, μια είσοδο X, και μία έξοδο Y. Το λογικό διάγραμμα του κυκλώματος φαίνεται στο πιο κάτω σχήμα. Δημιουργείστε τον πίνακα και το διάγραμμα καταστάσεων για το κύκλωμα.



Απάντηση:



Format: X/Y

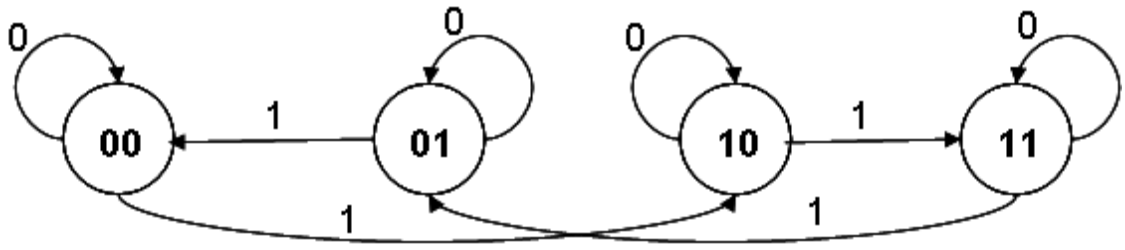
Present State		Input	Next State		Output
A	B	X	A	B	Y
0	0	0	0	1	0
0	0	1	0	0	1
0	1	0	1	1	1
0	1	1	1	0	0
1	0	0	0	0	1
1	0	1	0	1	0
1	1	0	1	0	0
1	1	1	1	1	1

6.3 Σχεδιασμός ακολουθιακών κυκλωμάτων / Διαδικασία Σχεδίασης / Εύρεση Διαγράμματος και πίνακα καταστάσεων / Ανάθεση καταστάσεων / Σχεδιασμός με D Flip-flops

1. Σχεδιάστε ένα ακολουθιακό κύκλωμα με δύο D Flip-Flops A και B και μια είσοδο X. Όταν το X = 0, η κατάσταση του κυκλώματος παραμένει η ίδια.
Όταν το X = 1, το κύκλωμα πηγαίνει διαμέσου των μεταβάσεων των καταστάσεων από 00 στο 10 στο 11 στο 01, πίσω στο 00, και μετά επαναλαμβάνεται.

Απάντηση:

Present State		Input	Next State	
A	B	X	A	B
0	0	0	0	0
0	0	1	1	0
0	1	0	0	1
0	1	1	0	0
1	0	0	1	0
1	0	1	1	1
1	1	0	1	1
1	1	1	0	1

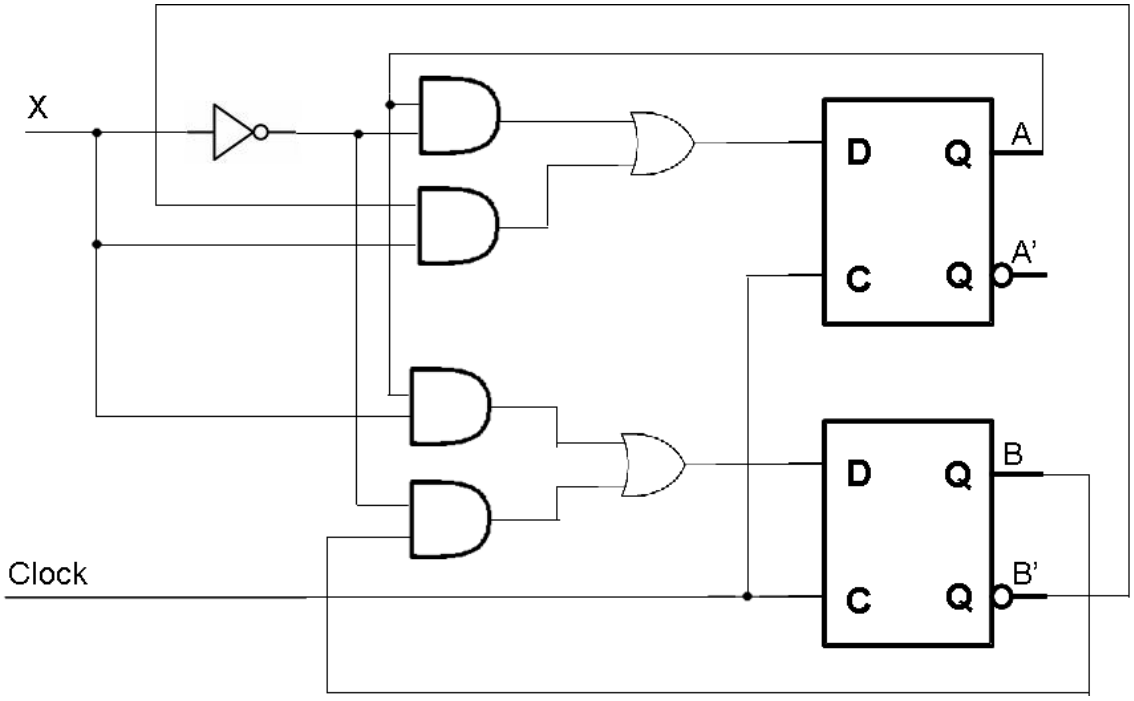


		B		
		1		
A	1	1		1
		X		

$D_A = AX' + B'X$

		B		
				1
A		1	1	1
		X		

$D_B = AX + BX'$



6.4 Master-slave Flip-Flops / SR Flip-flops

1. Ένα set-dominant master-slave flip-flop έχει set και reset εισόδους. Διαφέρει από τον κλασσικό master-slave SR flip-flop με το ότι, όταν και το S και το R είναι ίσα με 1, το flip-flop είναι set.

α) Βρείτε τον πίνακα καταστάσεων του set-dominant flip-flop

β) Βρείτε το διάγραμμα καταστάσεων για το set-dominant flip-flop

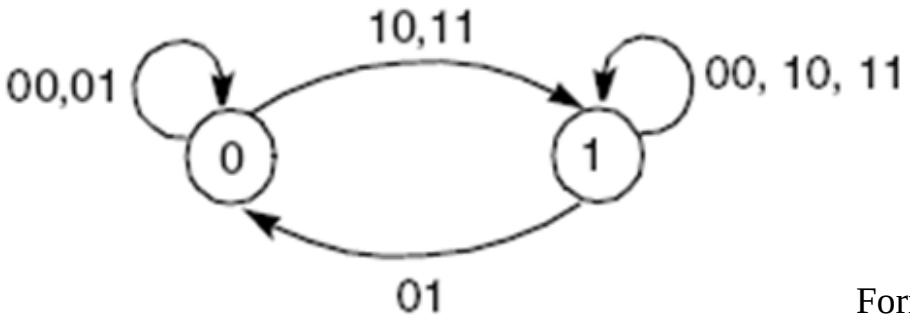
γ) Σχεδιάστε το set-dominant flip-flop χρησιμοποιώντας ένα SR flip-flop και λογικές πύλες (συμπεριλαμβανομένου και τους inverters).

Απάντηση:

α)

S	R	Q	
0	0	Q	Καμία Αλλαγή
0	1	0	Reset
1	0	1	Set
1	1	1	set

β)



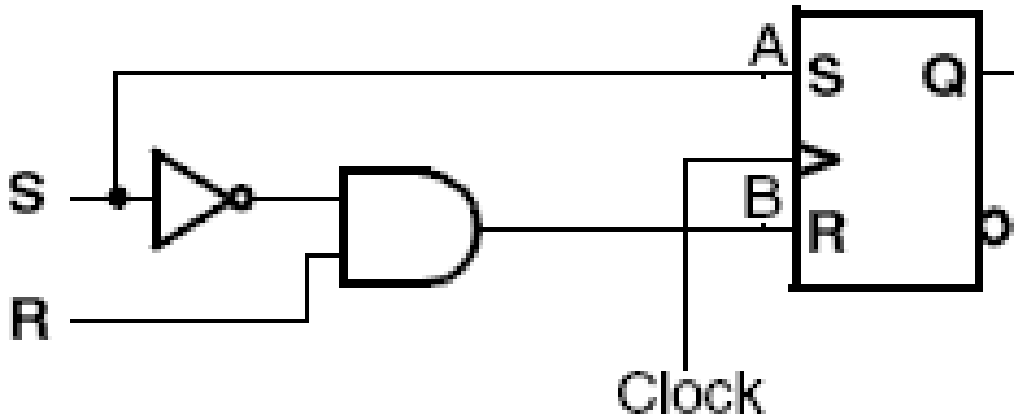
Format: SR

γ)

Present State	Input		Next State		
Q	**S**	**R**	**Q(t+1)**	**A**	**B**
0	0	0	0	0	x
0	0	1	0	0	x
0	1	0	1	1	0
0	1	1	1	1	0
1	0	0	1	x	0
1	0	1	0	0	1
1	1	0	1	x	0
1	1	1	1	x	0

A = S

B = S’R



6.5 Ασκήσεις για διαγωνίσματα

<u>Ομάδα Α’</u>

1. Ένα ακολουθιακό κύκλωμα έχει τρία D flip-flops A,B και C και μια είσοδο X. Το κύκλωμα περιγράφεται από τις πιο κάτω συναρτήσεις:

D_A = (BC’ + B’C)X +(BC + B’C’)X’

D_B = A

D_C = B

Βρείτε τον πίνακα καταστάσεων για το κύκλωμα.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

Απαντήσεις

1.1

Present state			Input	Next state		
A	B	C	X	A	B	C
0	0	0	0	1	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	1	0	0
0	1	0	0	0	0	1
0	1	0	1	1	0	1
0	1	1	0	1	0	1
0	1	1	1	0	0	1
1	0	0	0	1	1	0
1	0	0	1	1	1	0
1	0	1	0	0	1	0
1	0	1	1	1	1	1
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	0	1	1

1.3

Present state			Input	Next state		
A	B	C	X	A	B	C
0	0	0	0	1	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	1	0	0
0	1	0	0	0	0	1
0	1	0	1	1	0	1
0	1	1	0	1	0	1
0	1	1	1	0	0	1
1	0	0	0	1	1	0
1	0	0	1	0	1	0
1	0	1	0	1	1	0
1	0	1	1	1	1	0
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	1	1	1

1.2

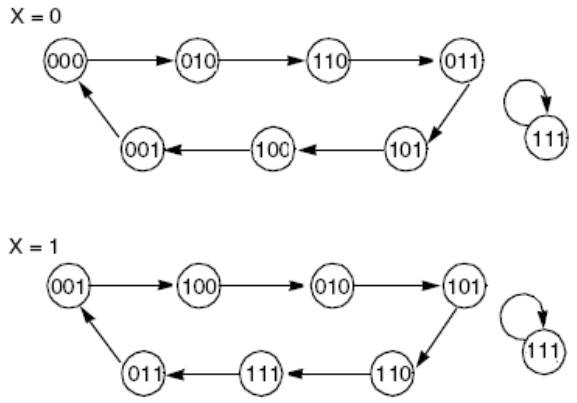
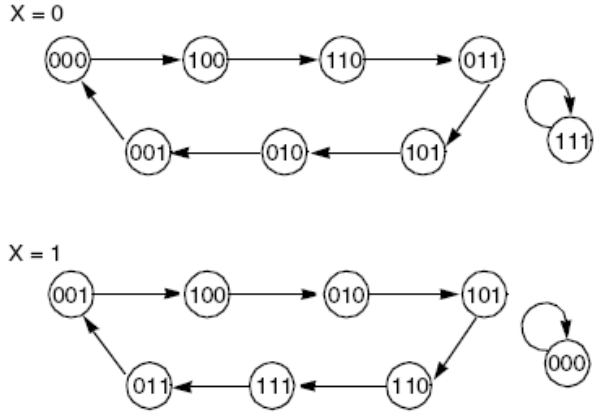
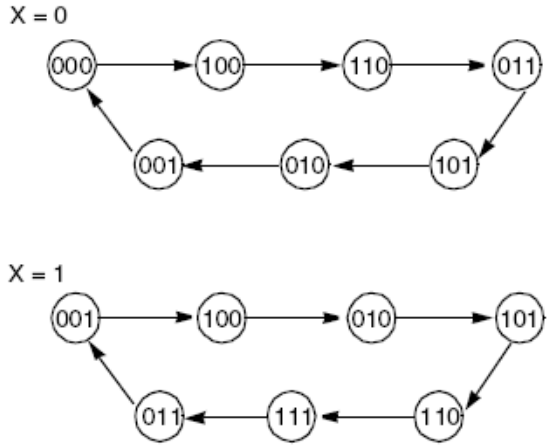
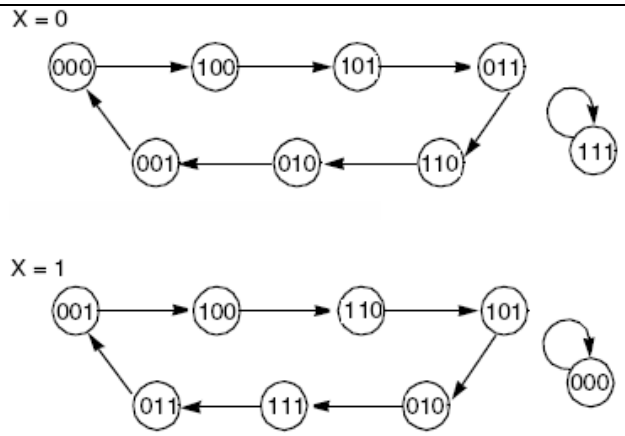
Present state			Input	Next state		
A	B	C	X	A	B	C
0	0	0	0	1	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	1	0	0
0	1	0	0	0	0	1
0	1	0	1	1	0	1
0	1	1	0	1	0	1
0	1	1	1	0	0	1
1	0	0	0	1	1	0
1	0	0	1	1	1	0
1	0	1	0	0	1	0
1	0	1	1	1	1	1
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	0	1	1

1.4

Present state			Input	Next state		
A	B	C	X	A	B	C
0	0	0	0	1	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	1	0	0
0	1	0	0	0	0	1
0	1	0	1	1	0	1
0	1	1	0	1	0	1
0	1	1	1	0	0	1
1	0	0	0	1	1	0
1	0	0	1	0	1	0
1	0	1	0	1	1	0
1	0	1	1	1	1	0
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	1	1	1

2. Σχεδιάστε δύο διαγράμματα καταστάσεων (ένα για X=0 και ένα άλλο για X=1) για το πιο πάνω ακολουθιακό κύκλωμα (Άσκησης 1).

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις		
2.1		2.3	
2.2		2.4	

3. Το ακολουθιακό κύκλωμα με δύο D flip flops A και B και ένα input X έχει τις εξής ιδιότητες. Για X=0, η κατάσταση του κυκλώματος παραμένει η ίδια. Για X=1 το κύκλωμα ακολουθεί τις καταστάσεις από 00 σε 10 σε 11 σε 01 και πίσω σε 00 και επαναλαμβάνεται.
Βρείτε τις εξισώσεις που εκφράζουν το πιο πάνω κύκλωμα.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

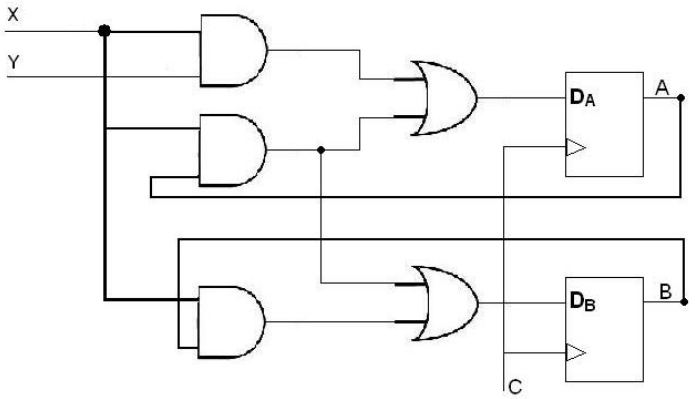
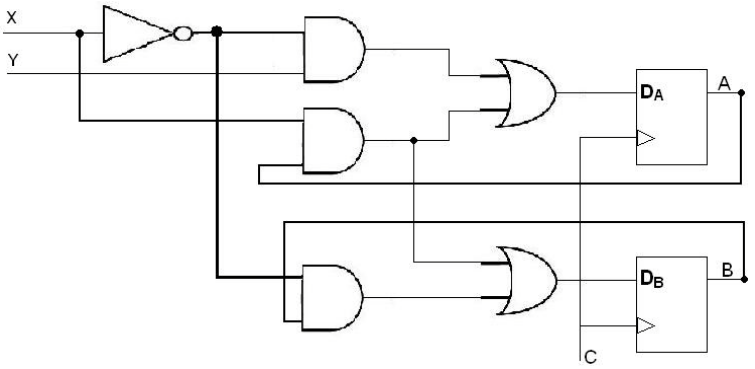
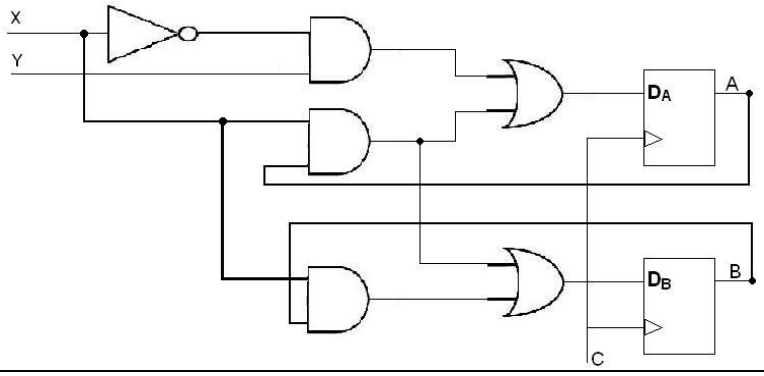
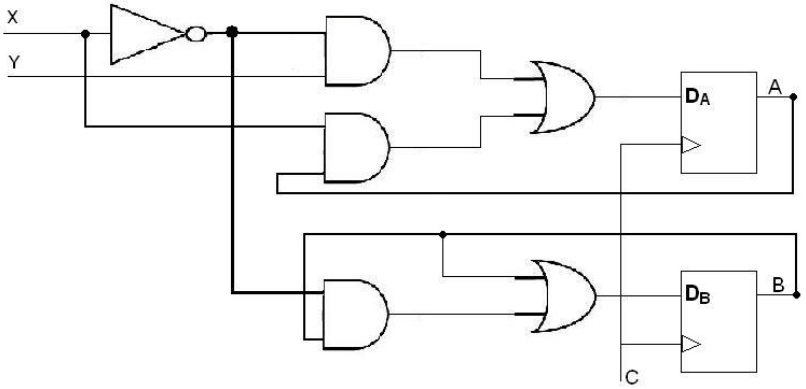
	Απαντήσεις
3.1	D_A = AB’ + AX’ + B’X D_B = A’X + BX’
3.2	D_A = AB’ + AX’ + BX’ D_B = AX + BX’
3.3	D_A = AB’ + B’X D_B = AX + BX’
3.4	D_A = AB’ + AX’ + B’X D_B = AX’ + BX’

4. Ένα ακολουθιακό κύκλωμα με δύο D flip flops A και B, δύο εισόδους X και Y και μία έξοδο Z, ορίζεται από τις παρακάτω εξισώσεις εισόδου και εξόδου:

D_A = X'Y + XA D_B = X'B + XA Z = B

Σχεδιάστε το λογικό διάγραμμα του πιο πάνω κυκλώματος.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
4.1	
4.2	
4.3	
4.4	

5. Για το πιο πάνω ακουλουθιακό κύκλωμα (Άσκησης 4) βρείτε τον πίνακα καταστάσεων.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

Απαντήσεις

5.1

Present States		Inputs		Next States		Output
A_t	B_t	X	Y	$A_{(t+1)}$	$B_{(t+1)}$	Z
0	0	0	0	0	0	0
0	0	0	1	1	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	0	1	1	1	1
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	0	0	0
1	0	0	1	1	0	1
1	0	1	0	1	1	1
1	0	1	1	1	1	0
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	1	1	1

5.3

Present States		Inputs		Next States		Output
A_t	B_t	X	Y	$A_{(t+1)}$	$B_{(t+1)}$	Z
0	0	0	0	0	0	0
0	0	0	1	1	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	0
0	1	0	0	0	1	0
0	1	0	1	1	1	1
0	1	1	0	0	0	1
0	1	1	1	0	1	1
1	0	0	0	0	1	0
1	0	0	1	1	0	0
1	0	1	0	1	1	0
1	0	1	1	1	1	0
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	1	1	1

5.2

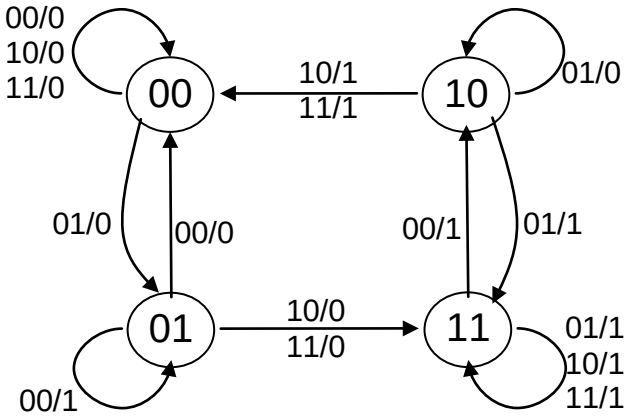
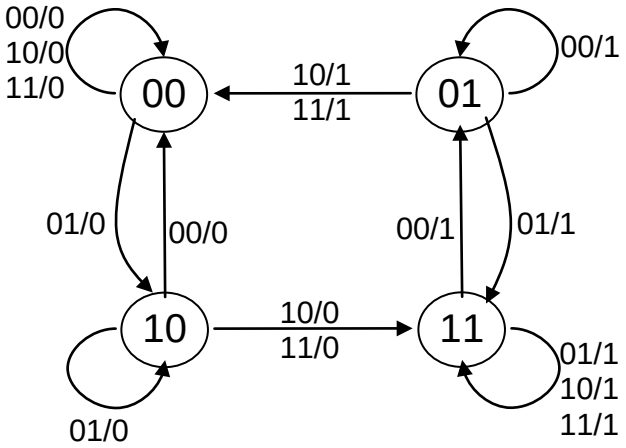
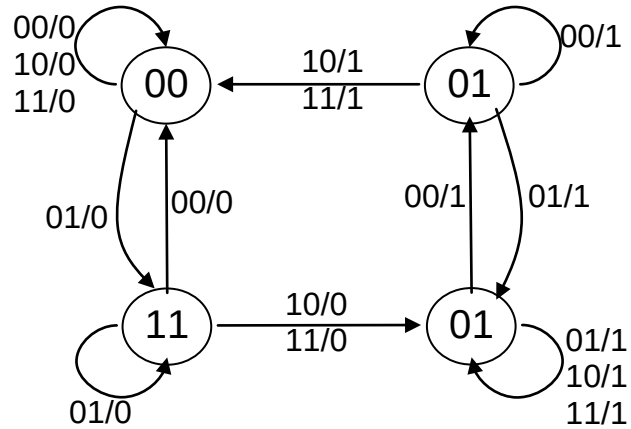
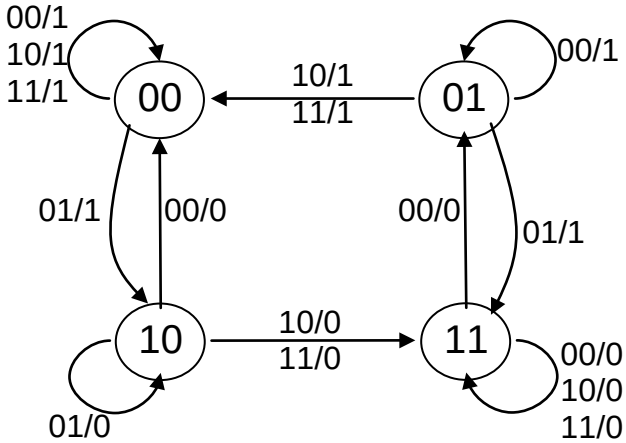
Present States		Inputs		Next States		Output
A_t	B_t	X	Y	$A_{(t+1)}$	$B_{(t+1)}$	Z
0	0	0	0	0	1	0
0	0	0	1	1	1	1
0	0	1	0	0	0	1
0	0	1	1	0	0	0
0	1	0	0	0	1	0
0	1	0	1	1	1	1
0	1	1	0	0	0	1
0	1	1	1	0	1	1
1	0	0	0	0	1	0
1	0	0	1	1	0	1
1	0	1	0	1	1	1
1	0	1	1	1	1	0
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	1	1	1

5.4

Present States		Inputs		Next States		Output
A_t	B_t	X	Y	$A_{(t+1)}$	$B_{(t+1)}$	Z
0	0	0	0	0	0	0
0	0	0	1	1	0	0
0	0	1	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	0	1	1	1	1
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	0	0	0
1	0	0	1	1	0	0
1	0	1	0	1	1	0
1	0	1	1	1	1	0
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	1	1	1

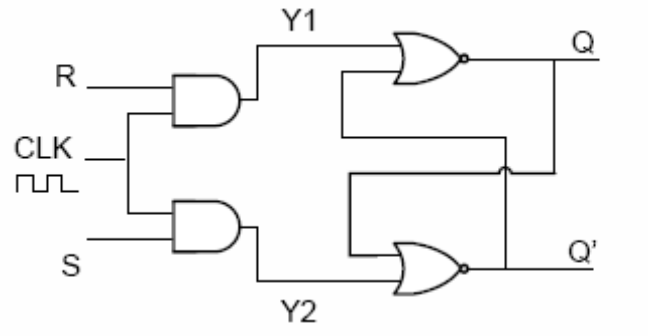
6. Για το πιο πάνω ακολουθιακό κύκλωμα (Άσκησης 4) σχεδιάστε το διάγραμμα καταστάσεων.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις		
6.1		6.3	
6.2		6.4	

7. Ο χρονιζόμενος μανδαλωτής που φαίνεται πιο κάτω έχει απροσδιόριστη συμπεριφορά όταν οι είσοδοι του S και R είναι ίσες με 1, τη στιγμή που το ωρολογιακό σήμα οδηγείται στην κατάσταη 0. Ένας τρόπος για να επιλύσουμε το πρόβλημα αυτό είναι να δημιουργήσουμε ένα χρονιζόμενο μανδαλωτή SR στον οποίο η κατάσταση ενεργοποίησης να είναι κυρίαρχη και η κατάσταση S=R=1 να οδηγεί το μανδαλωτή σε απενεργοποίσηση (δηλαδή στην κατάσταση set). Να σχεδιάσετε έναν τέτοιο μανδαλωτή και να δείξετε το κύκλωμα.

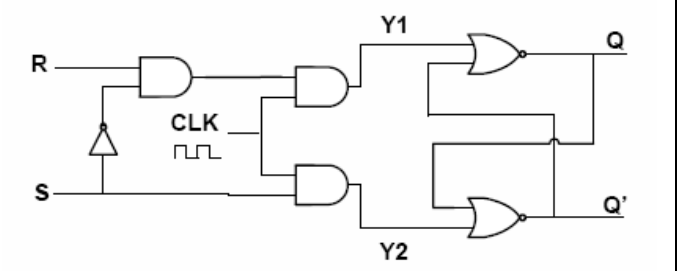
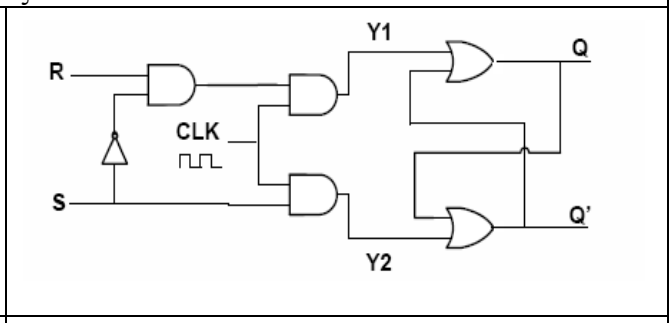
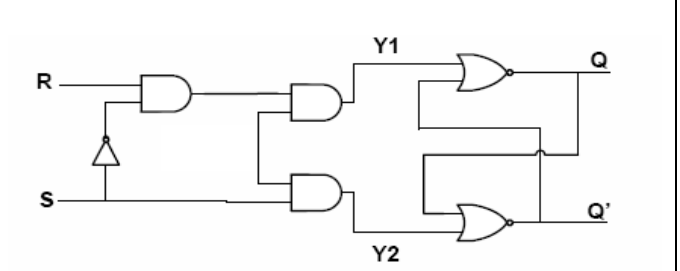
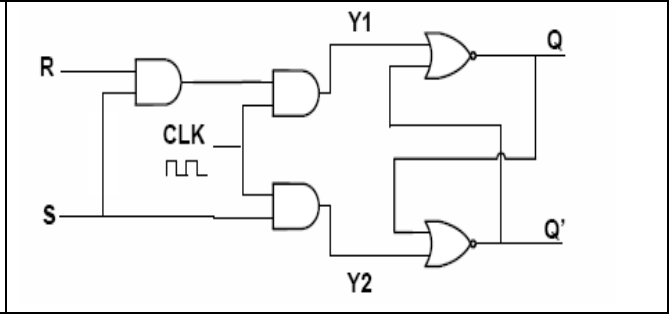
Το κύκλωμα που υλοποιεί τον SR μανταλωτή είναι το παρακάτω:



Ο πίνακας αληθείας των εξόδων φαίνεται παρακάτω:

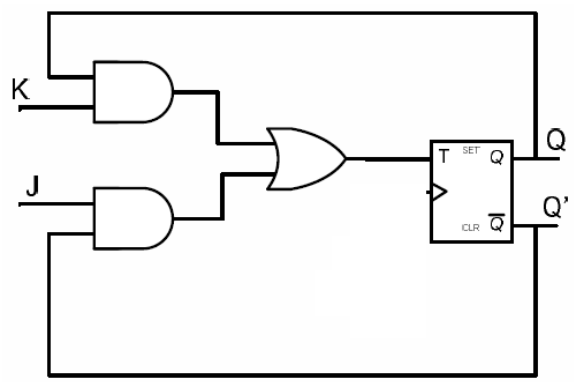
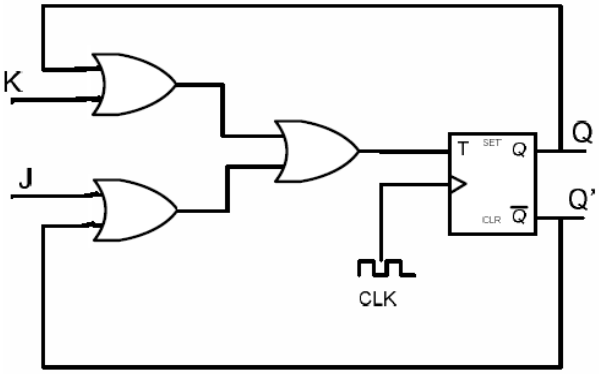
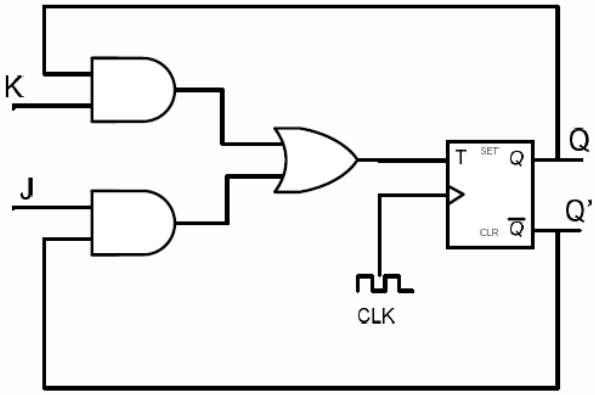
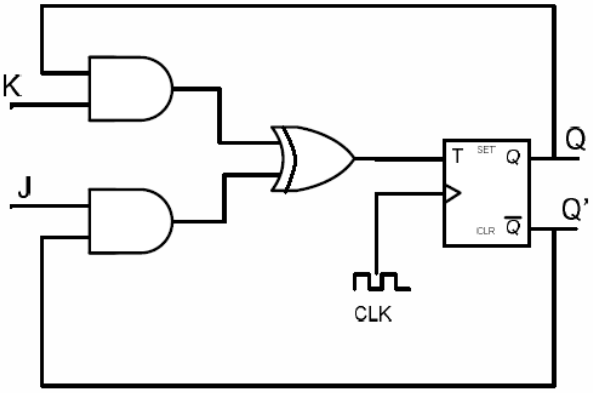
CLK	S	R	Y1	Y2	Q(t+1)
0	x	x	0	0	Q(t)
1	0	0	0	0	Q(t)
1	0	1	1	0	0
1	1	0	0	1	1
1	1	1	1	1	x

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

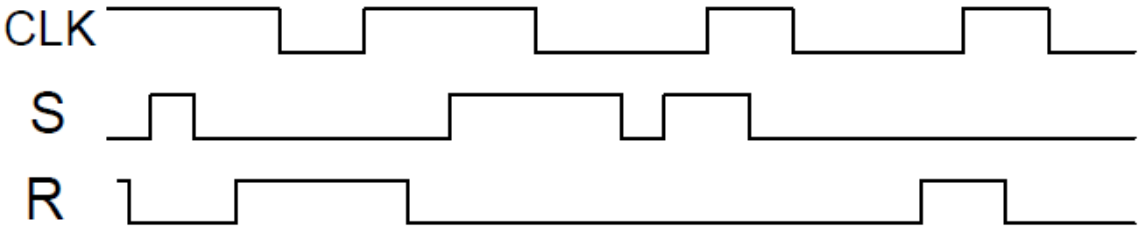
	Απαντήσεις		
7.1		7.3	
7.2		7.4	

8. Δείξτε πώς μπορεί να αναπτυχθεί ένα JK flip-flop από ένα T flip-flop και άλλες λογικές πύλες.

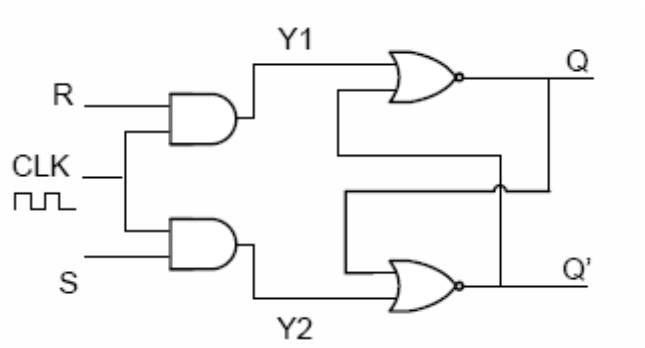
Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις		
8.1		8.3	
8.2		8.4	

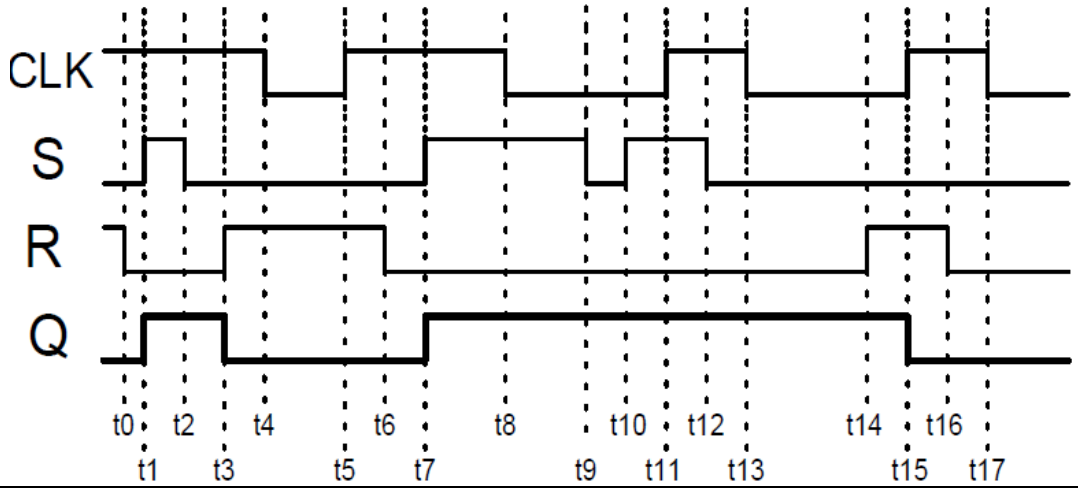
9. Στις εισόδους S, R και CLK ενός χρονιζόμενου SR FF, που φαίνεται πιο κάτω, εφαρμόζονται οι εξής κυματομορφές.
Σχεδιάστε την κυματομορφή της εξόδου Q του κυκλώματος.

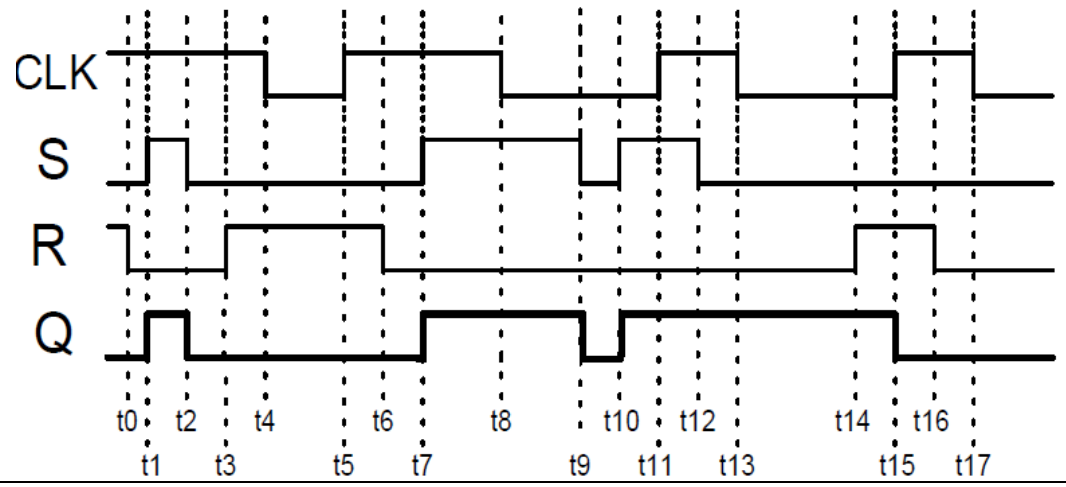
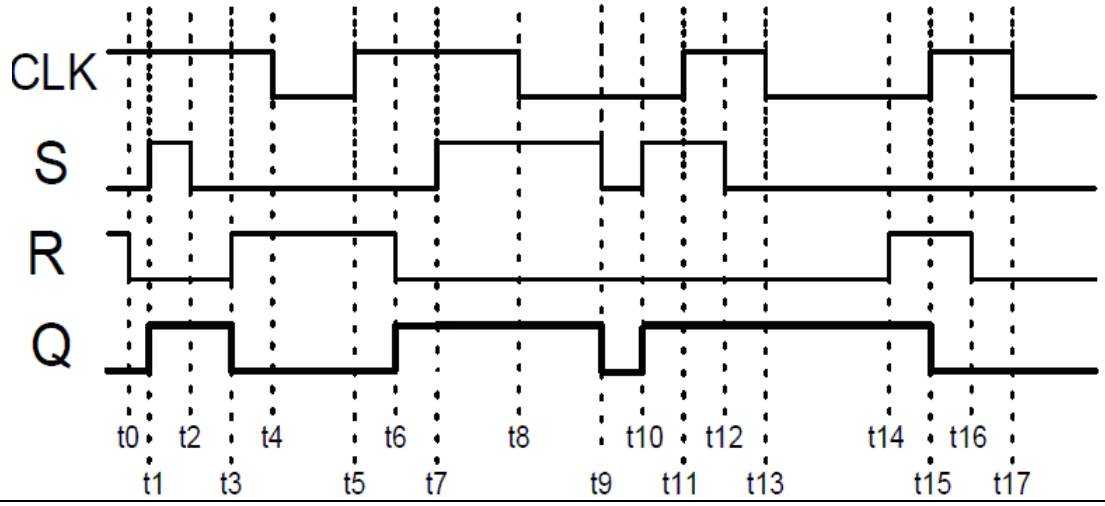
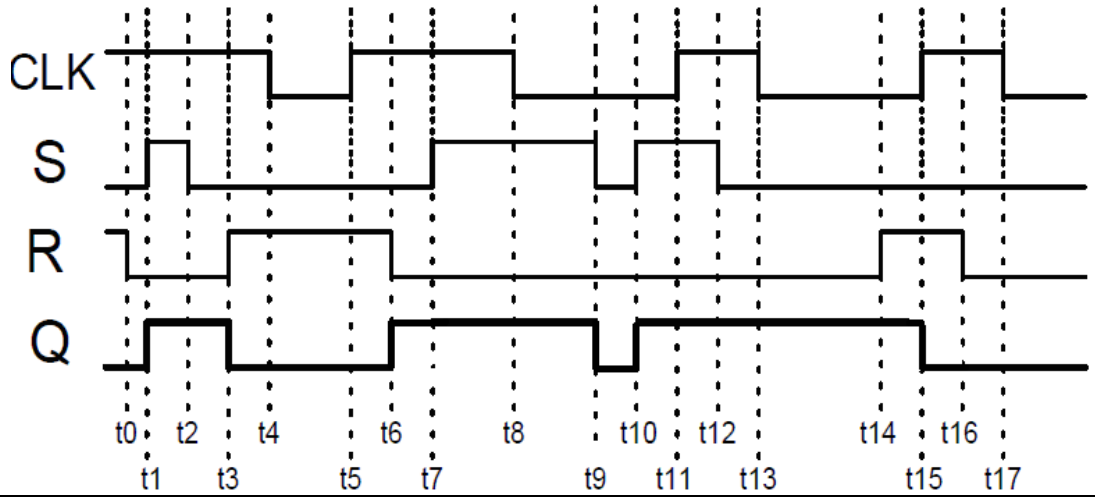


Το κύκλωμα που υλοποιεί τον SR μανταλωτή είναι το παρακάτω:



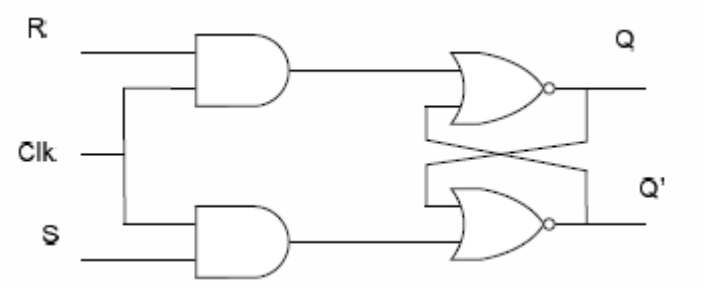
Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
9.1	

9.2	 CLK S R Q t0 t1 t2 t3 t4 t5 t6 t7 t8 t9 t10 t11 t12 t13 t14 t15 t16 t17
9.3	 CLK S R Q t0 t1 t2 t3 t4 t5 t6 t7 t8 t9 t10 t11 t12 t13 t14 t15 t16 t17
9.4	 CLK S R Q t0 t1 t2 t3 t4 t5 t6 t7 t8 t9 t10 t11 t12 t13 t14 t15 t16 t17

10. Να σχεδιάσετε ένα κύκλωμα που να υλοποιεί το χρονιζόμενο μανταλωτή SR με τη βοήθεια αποκλειστικά πυλών NAND.

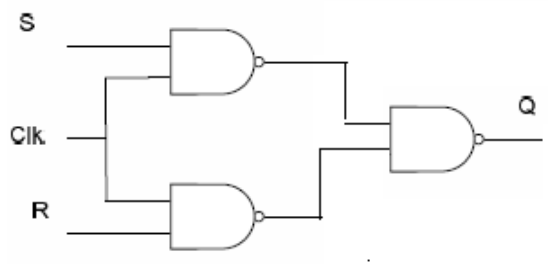
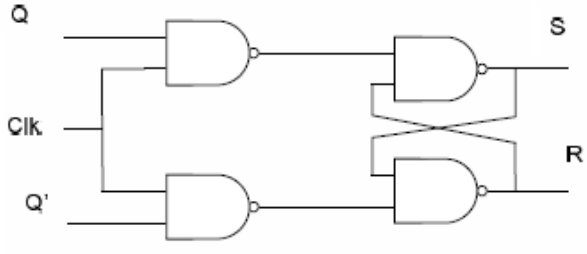
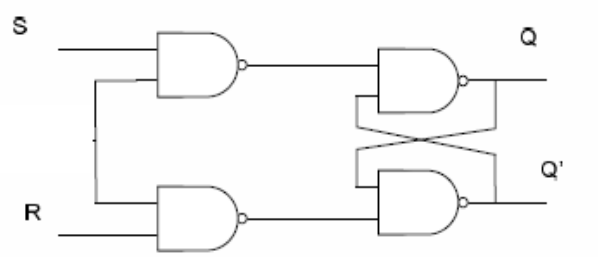
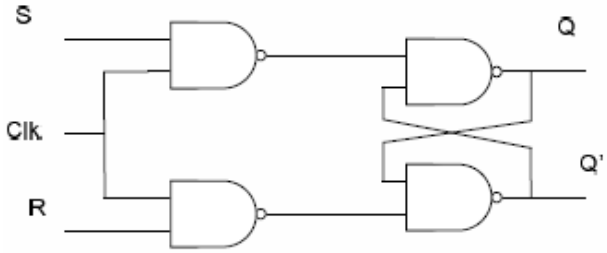
Το διάγραμμα του χρονιζόμενου μανδαλωτή με πύλες AND και OR δίνεται στο πιο κάτω σχήμα



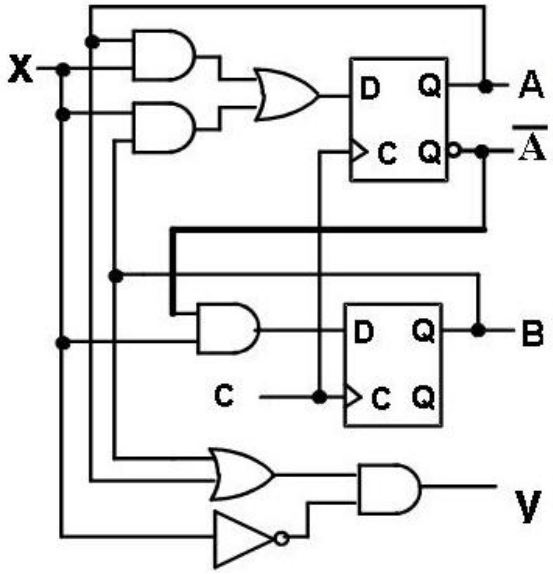
και ο πίνακας αληθείας του μανδαλωτή στον πιο κάτω πίνακα.

Clk	S	R	Q(t+1)
0	x	x	Q(t)
1	0	0	Q(t)
1	0	1	0
1	1	0	1
1	1	1	x

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις		
10.1		10.3	
10.2		10.4	

11. Υπολογίστε τις συναρτήσεις της επόμενης κατάστασης για το πιο κάτω ακολουθιακό κύκλωμα.



Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
11.1	A(t+1) = A(t)x(t) + B(t)x(t) B(t+1) = B´(t)x(t)
11.2	A(t+1) = A(t)x(t) + B(t)x(t) B(t+1) = A´(t)x(t)
11.3	A(t+1) = A(t)x(t) + B(t)y(t) B(t+1) = A´(t)y(t)
11.4	Ουδεμία απάντηση είναι ορθή

12. Υπολογίστε τη συνάρτηση της εξόδου για το πιο πάνω ακολουθιακό κύκλωμα (Άσκησης 11)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

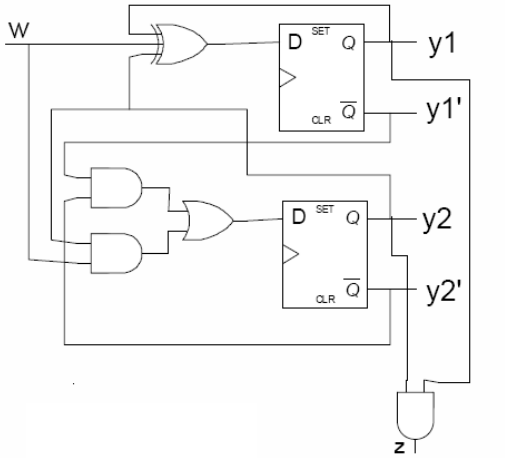
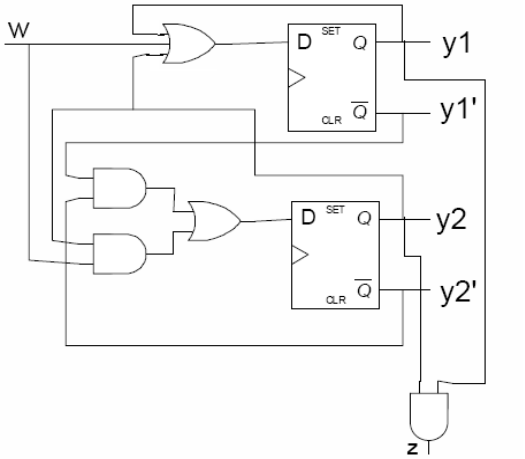
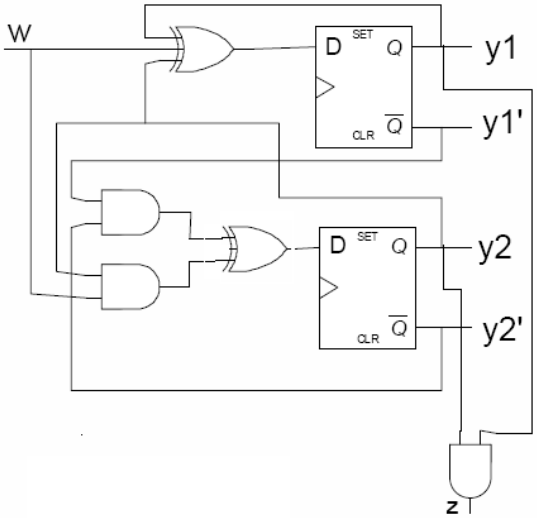
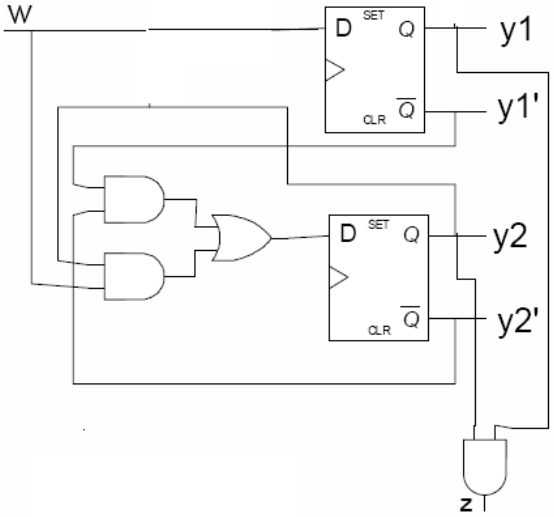
	Απαντήσεις
12.1	Ουδεμία απάντηση είναι ορθή
12.2	y(t+1) = x´(t)(B(t) + A(t))
12.3	y(t) = x´(t)(B(t) + A(t))
12.4	y(t) = x(t)(B(t) + A(t))

13. Μία μηχανή πεπερασμένων καταστάσεων ορίζεται από τον πιο κάτω πίνακα αντιστοίχισης καταστάσεων.

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος
	w=0	w=1	
y2 y1	y2 y1	y2 y1	z
00	10	11	0
01	01	00	0
10	11	00	0
11	10	01	1

Να αναπτύξετε το κύκλωμα της μηχανής χρησιμοποιώντας D flip-flops.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις		
13.1		13.3	
13.2		13.4	

6.6 Λύσεις ασκήσεων για διαγωνίσματα

<u>Ομάδα Α’</u>

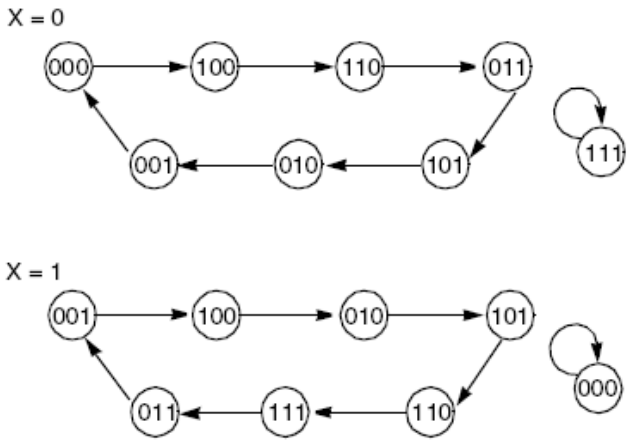
1.

1.4

Present state			Input	Next state		
A	*B*	*C*	*X*	*A*	*B*	*C*
0	0	0	0	1	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	1	0	0
0	1	0	0	0	0	1
0	1	0	1	1	0	1
0	1	1	0	1	0	1
0	1	1	1	0	0	1
1	0	0	0	1	1	0
1	0	0	1	0	1	0
1	0	1	0	0	1	0
1	0	1	1	1	1	0
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	0	1	1

2.

2.3



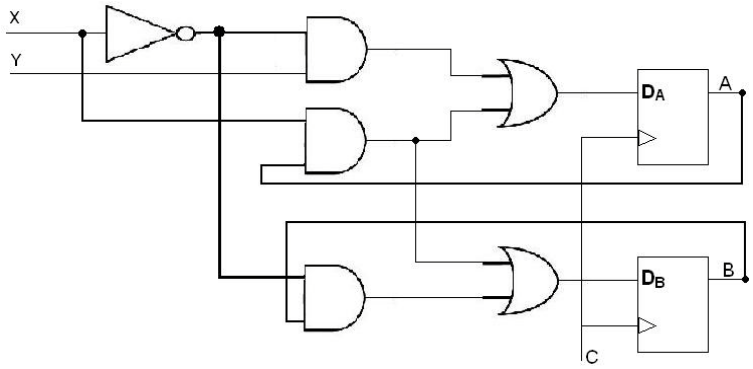
3.

3.1

D_A = AB’ + AX’ + B’X
D_B = A’X + BX’

4.

4.2



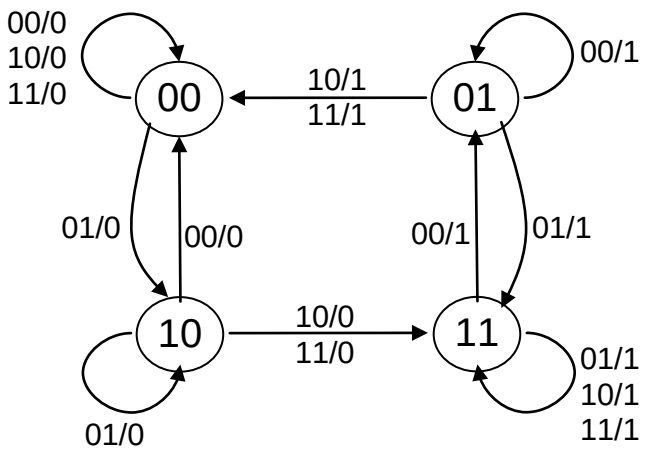
5.

5.4

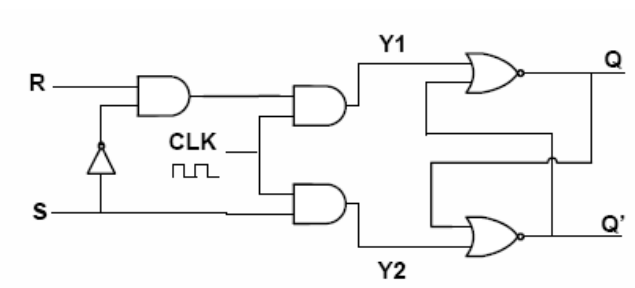
Present States		Inputs		Next States		Output
A_t	B_t	X	Y	$A_{(t+1)}$	$B_{(t+1)}$	Z
0	0	0	0	0	0	0
0	0	0	1	1	0	0
0	0	1	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	0	1	1	1	1
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	0	0	0
1	0	0	1	1	0	0
1	0	1	0	1	1	0
1	0	1	1	1	1	0
1	1	0	0	0	1	1
1	1	0	1	1	1	1
1	1	1	0	1	1	1
1	1	1	1	1	1	1

6.

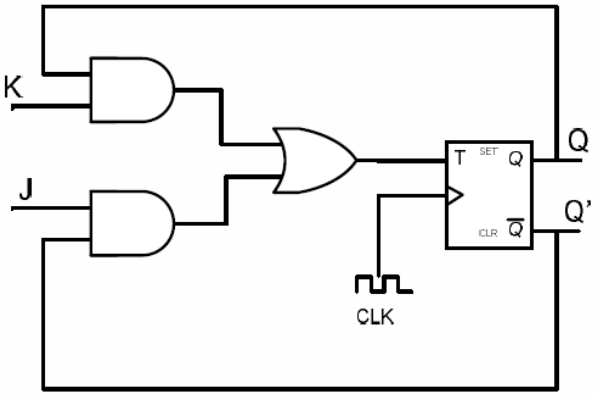
6.3



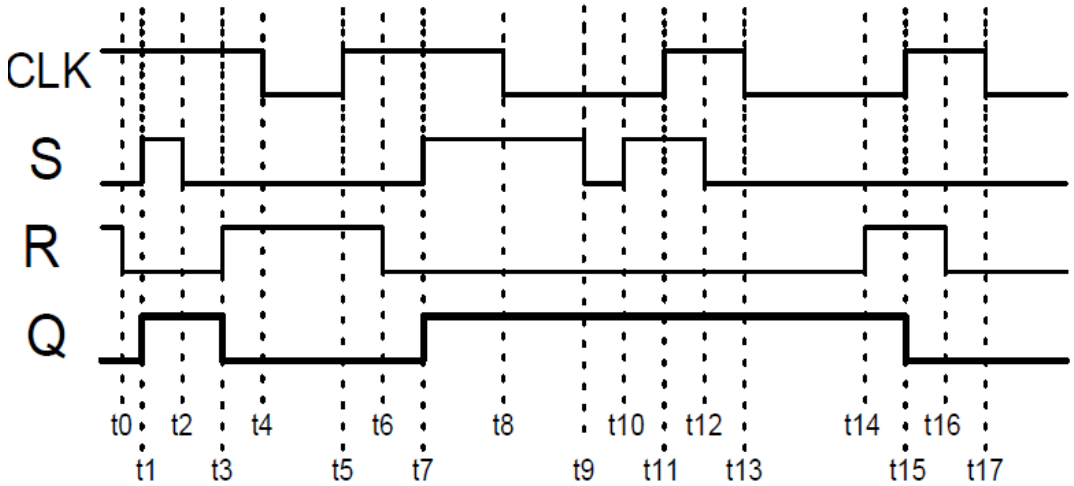
7.

7.1	

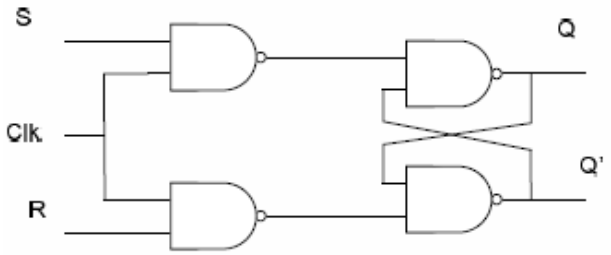
8.

8.2	

9.

9.	

10.

10.4	

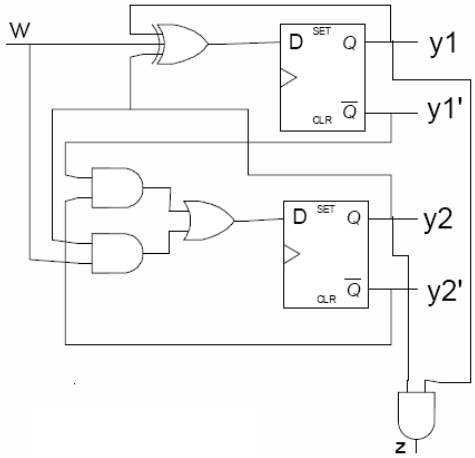
11.

11.2	A(t+1) = A(t)x(t) + B(t)x(t) B(t+1) = A´(t)x(t)

12.

12.3	y(t) = x´(t)(B(t) + A(t))

13.

13.1	

Κεφάλαιο 7

Καταχωρητές και μεταφορές δεδομένων στους καταχωρητές

7.1 Εισαγωγή 160

7.2 Πράξεις μεταφοράς δεδομένων στους καταχωρητές 161

7.3 Μικρολειτουργίες (microoperations)

Αριθμητικές μικρολειτουργίες

Λογικές μικρολειτουργίες

Μικρολειτουργίες ολίσθησης (shift) 162

7.4 Μεταφορές βασισμένες σε πολυπλέκτη (multiplexer)

Καταχωρητές ολίσθησης (Shift Registers)

Σύγχρονοι δυαδικοί μετρητές 163

7.5 Πολυπλέκτης και μεταφορές βασισμένες σε διάυλους (bus) για πολλαπλούς καταχωρητές 166

7.6 Διαδικασία Σχεδιασμού 167

7.7 Ασκήσεις για διαγωνίσματα 168

7.8 Λύσεις ασκήσεων για διαγωνίσματα 174

7.1 Εισαγωγή

Στο κεφάλαιο αυτό παρουσιάζονται οι καταχωρητές οι οποίοι είναι μια ομάδα από flip-flops και συνδυαστικής λογικής. Οι πιο απλοί καταχωρητές είναι flip-flops τα οποία φορτώνονται με νέα περιεχόμενα από τις εισόδους τους σε κάθε κύκλο ρολογιού. Οι περισσότεροι περίπλοκοι είναι οι καταχωρητές στους οποίους τα flip-flops μπορούν να φορτωθούν με νέα περιεχόμενα υπό τον έλεγχο ενός σήματος μόνο σε επιλεγμένους κύκλους ρολογιού. Οι μεταφορές καταχωρητών είναι ένα μέσο που εκπροσωπεί και διευκρινίζει στοιχειώδης πράξεις επεξεργασίας και μπορούν να συνδέονται με αντίστοιχο υλικό ψηφιακών συστημάτων, είτε στο επίπεδο του σχηματικού διαγράμματος είτε στο λεπτομερές επίπεδο λογικής. Επιπλέον, αναφέρεται ότι οι

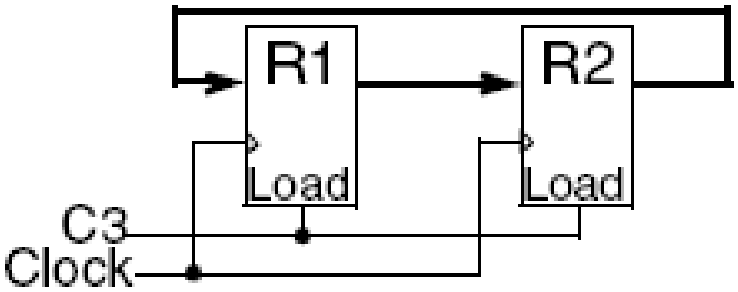
μικρολειτουργίες (microoperations) είναι στοιχειώδης λειτουργίες που πραγματοποιούνται στα δεδομένα που αποθηκεύονται στους καταχωρητές. Συγκεκριμένα οι αριθμητικές μικρολειτουργίες, περιλαμβάνουν πρόσθεση και αφαίρεση, οι οποίες περιγράφονται ως μεταφορές καταχωρητών και υλοποιούνται με το αντίστοιχο υλικό. Επίσης, οι λογικές μικρολειτουργίες, δηλαδή η bitwise εφαρμογή των πρωτόγονων λογικής όπως την AND, OR, και XOR, συνδυασμένα με την δυαδική λέξη παρέχουν συγκάλυψη (masking) και επιλεκτική συμπλήρωση σε άλλες δυαδικές λέξεις. Ακόμη οι δεξιά και αριστερή ολίσθηση (shift) μικρολειτουργία μετακινούν τα δεδομένα πλαγίως μια ή περισσότερες θέσεις bit κάθε φορά. Έτσι, οι καταχωρητές ολίσθησης, οι μετρητές, και οι δίαυλοι (buses) εφαρμόζουν συγκεκριμένες μεταφορές καταχωρητών οι οποίες χρησιμοποιούνται ευρέως στα ψηφιακά συστήματα. Τέλος, γίνεται αναφορά στους πολυπλέκτες (multiplexers) οι οποίοι χρησιμοποιούνται για την επιλογή από πού θα εισέλθουν τα δεδομένα στον καταχωρητή μέσα από πολλαπλά μεταδιδόμενα μονοπάτια.

7.2 Πράξεις μεταφοράς δεδομένων στους καταχωρητές

1. Δείξτε το διάγραμμα του υλικού το οποίο υλοποιεί την κατάσταση μεταφοράς του καταχωρητή C3: R2 ← R1, R1 ← R2.

S1	S0	Register Operation
0	0	No chance
0	1	Complement output
1	0	Load parallel data
1	1	Clear register to 0

Απάντηση:



7.3 Μικρολειτουργίες (microoperations) / Αριθμητικές μικρολειτουργίες / Λογικές μικρολειτουργίες / Μικρολειτουργίες ολίσθησης (shift)

1. Εκτελέστε την bitwise λογική AND, OR, και XOR των δύο 8-bit τελεστών 10011001 και 11000011.

Απάντηση:

```
 10011001
 11000011
 10000001    AND
 11011011    OR
 01011010    XOR
```

0 AND 0 = 0	0 OR 0 = 0	0 XOR 0 = 0
0 AND 1 = 0	0 OR 1 = 1	0 XOR 1 = 1
1 AND 0 = 0	1 OR 0 = 1	1 XOR 0 = 1
1 AND 1 = 1	1 OR 1 = 1	1 XOR 1 = 0

2. Ξεκινώντας από τον 8-bit τελεστή 11001010, δείξτε τις τιμές που επιλέγονται μετά από την ακολουθιακή εφαρμογή για κάθε shift μικρολειτουργίας που δίνεται στον πίνακα πιο κάτω**.**

Eight-Bit examples			
Type	**Symbolic Destination**	**Source R2**	**After Shift: Destination R1**
Shift left	R1 ← sl R2	10011110	00111100
Shift right	R1 ← sr R2	11100101	01110010

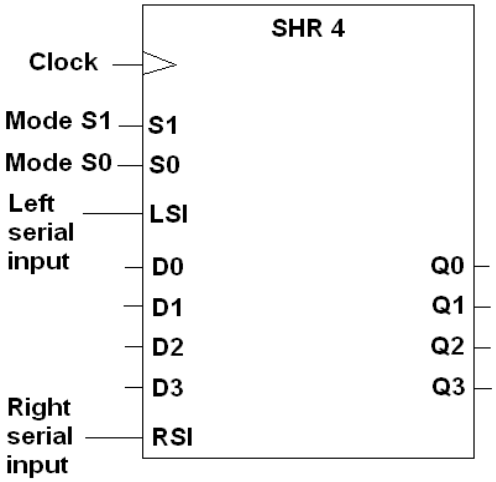
Απάντηση:

sl: 10100110

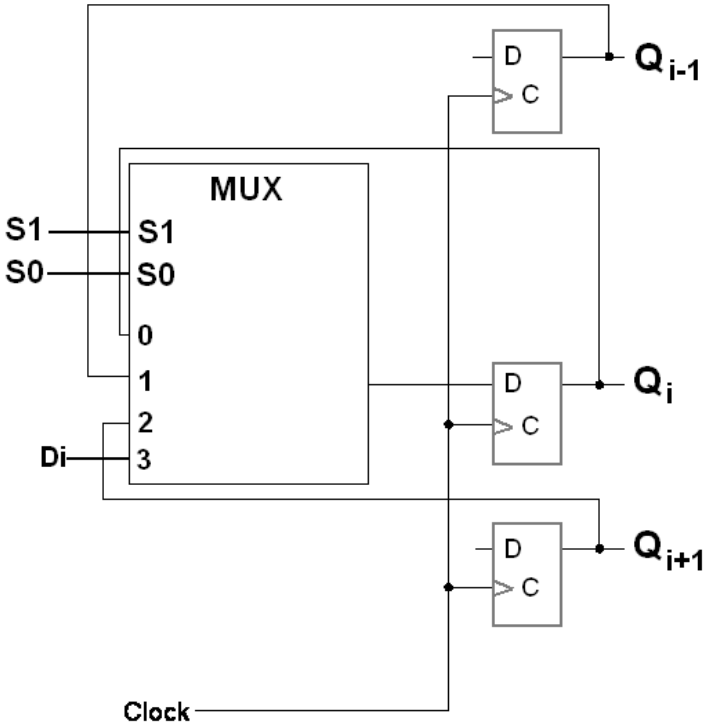
sr: 00101001

7.4 Μεταφορές βασισμένες σε πολυπλέκτη (multiplexer) / Καταχωρητές ολίσθησης (Shift Registers) / Σύγχρονοι δυαδικοί μετρητές

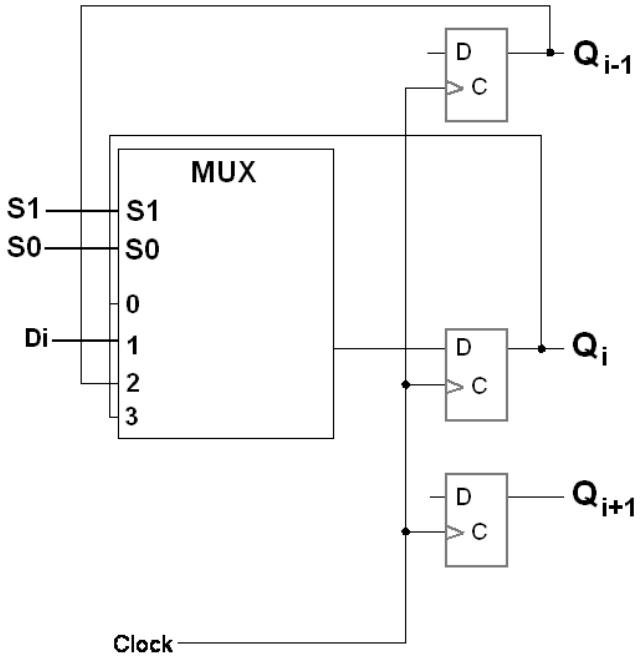
1. Τροποποιήστε τον καταχωρητή του σχήματος πιο κάτω έτσι ώστε να λειτουργούν σύμφωνα με τον ακόλουθο πίνακα λειτουργίας (function table), χρησιμοποιώντας τις εισόδους επιλογής λειτουργίας S1 και S0.



S1	S0	Register Operation
0	0	No chance
0	1	Load parallel data
1	0	Shift Down
1	1	Clear register to 0



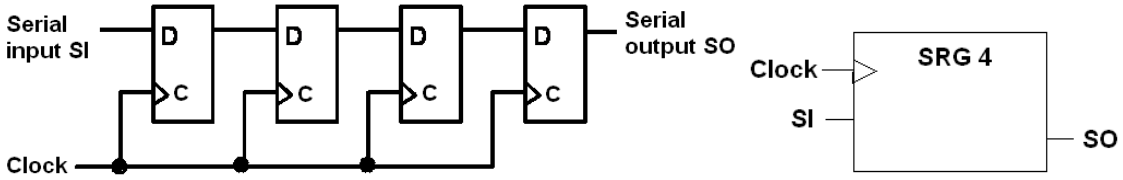
Απάντηση:



2. Ένας κυκλικός μετρητής είναι ένας καταχωρητής ολίσθησης, όπως φαίνεται και στο πιο κάτω σχήμα, με την σειριακή έξοδο να ενώνεται στην σειριακή είσοδο.

α) Ξεκινώντας από την αρχική κατάσταση 1000, γράψτε την ακολουθία των καταστάσεων των τεσσάρων flip-flop μετά από κάθε ολίσθηση

β) Ξεκινώντας από την κατάσταση 10…0, πόσες καταστάσεις υπάρχουν στην ακολουθία αρίθμησης από ένα n-bit κυκλικό μετρητή;



Απάντηση:

α) 1000, 0100, 0010, 0001, 1000, …

β) 10….0

n bits

=> n καταστάσεις

3. Χρησιμοποιήστε D Flip-Flops και πύλες για να σχεδιάσετε ένα δυαδικό μετρητή με καθεμία από τις ακόλουθες επαναλαμβανόμενες δυαδικές ακολουθίες:

α) 0,1,2

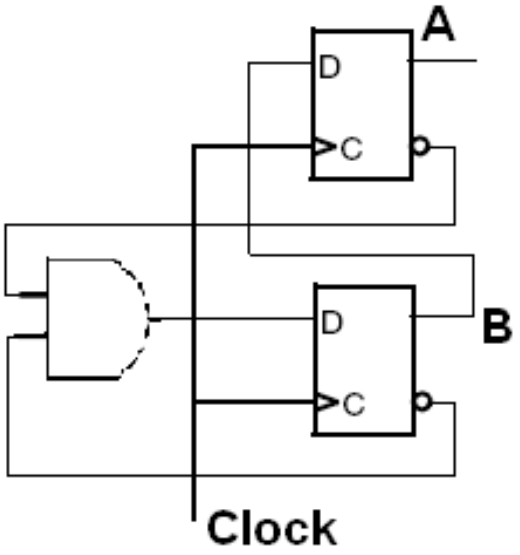
β) 0,1,2,3,4,5

Απάντηση:

α)

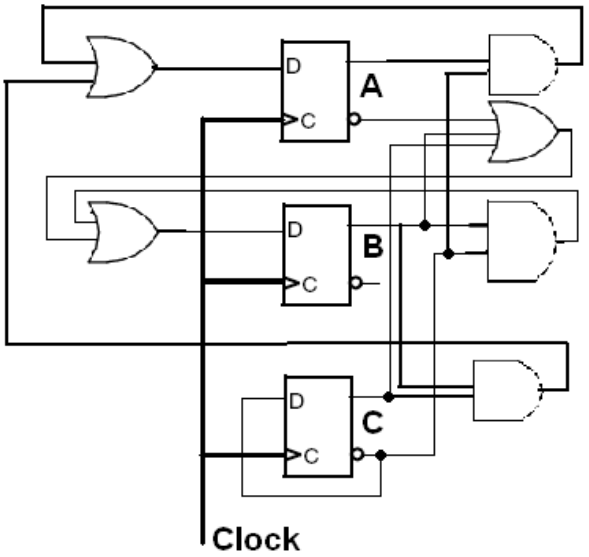
Present State		Next State	
A	**B**	**A**	**B**
0	0	0	1
0	1	1	0
1	0	0	0

$D_A = B$
$D_B = A'B'$



β)

Present State			Next State		
A	**B**	**C**	**A**	**B**	**C**
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	0	0	0



$D_A = AC' + BC$
$D_B = BC' + A'B'C$
$D_C = C'$

7.5 Πολυπλέκτης και μεταφορές βασισμένες σε διάυλους (bus) για πολλαπλούς καταχωρητές

1. Ένα σύστημα θα έχει το πιο κάτω σετ μεταφορών καταχωρητών, υλοποιημένο με την χρήση buses:

Ca: R0 ← R1

Cb: R3 ← R1, R1 ← R4, R4 ← R0

Cc: R2 ← R3, R0 ← R2

Cd: R2 ← R4, R4 ← R2

α) Για κάθε προοριζόμενο καταχωρητή, γράψτε όλους τους καταχωρητές προέλευσης

β) Για κάθε καταχωρητή προέλευσης, γράψτε όλους τους καταχωρητές προορισμού

γ) Με εξέταση για ποιες μεταφορές πρέπει να γίνει ταυτόχρονα, ποιός είναι ο ελάχιστος αριθμός buses που μπορούν να χρησιμοποιηθούν για να υλοποιηθεί το σετ των μεταφορών; Υποθέστε ότι ο κάθε καταχωρητής θα έχει ένα μονό bus ως είσοδο του.

δ) Σχεδιάστε ένα διάγραμμα μπλοκ του συστήματος, δείχνοντας τους καταχωρητές και τα buses και τις συνδέσεις μεταξύ τους.

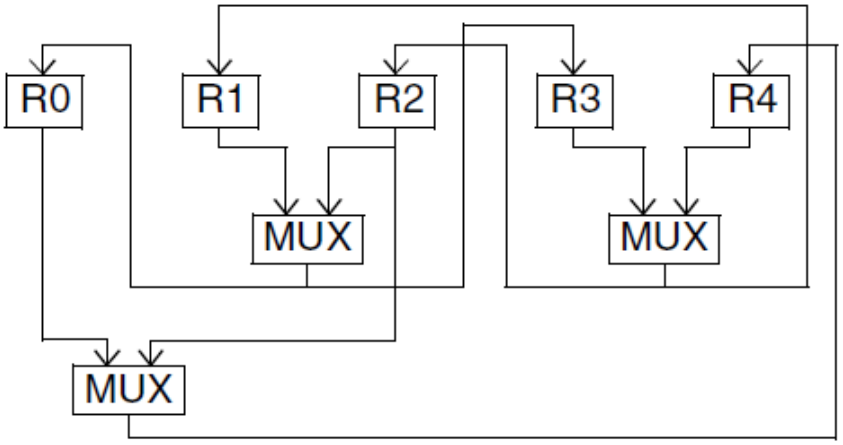
Απάντηση:

α) R0 ← R1, R2
R1 ← R4
R2 ← R3, R4
R3 ← R1
R4 ← R0, R2

β) R0 → R4
R1 → R0, R3
R2 → R0, R4
R3 → R2
R4 → R2, R2

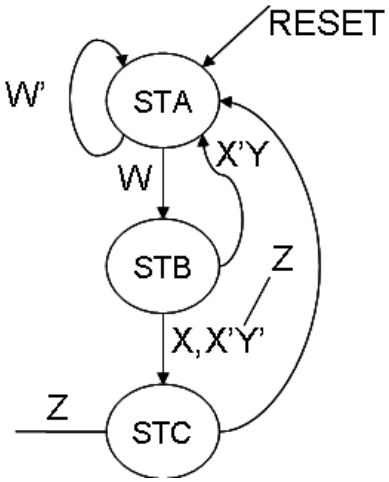
γ) Ο ελάχιστος αριθμός buses που χρειάζονται για την λειτουργία των μεταφορών είναι τρείς αφού η μεταφορά Cb χρειάζεται τρεις διαφορετικές πηγές.

δ)



7.6 Διαδικασία Σχεδιασμού

1. Εφαρμόστε το διάγραμμα μηχανής καταστάσεων πιο κάτω χρησιμοποιώντας ένα flip-flop για κάθε ανάθεση κατάστασης.



Απάντηση:

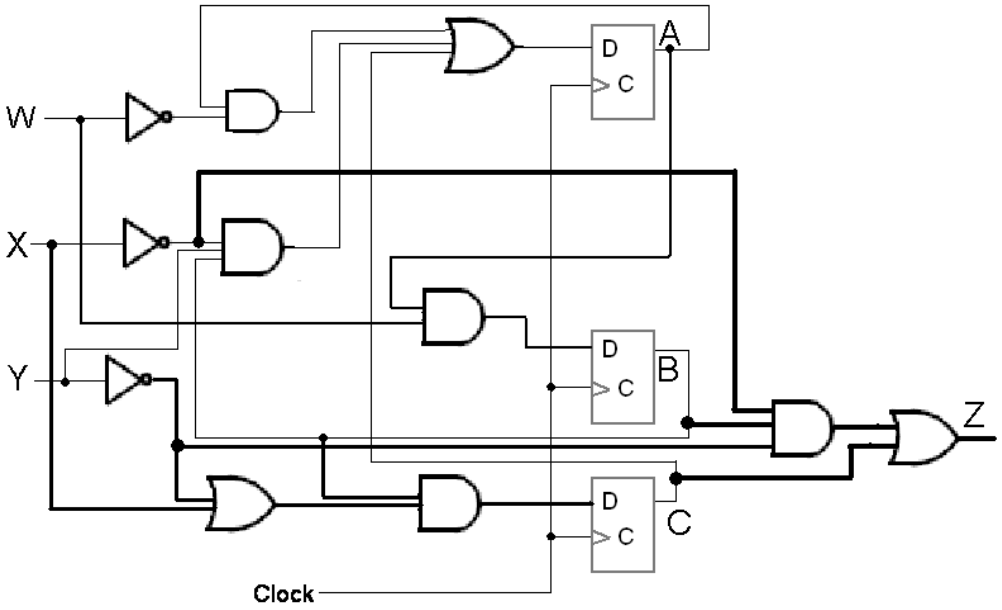
	Present State			Input	Next State			Output
	A	**B**	**C**		**A**	**B**	**C**	
STA	1	0	0	W'	1	0	0	
	1	0	0	W	0	1	0	
STB	0	1	0	X'Y	1	0	0	
	0	1	0	X	0	0	1	
	0	1	0	X'Y'	0	0	1	Z
STC	0	0	1		1	0	0	Z

$D_A = AW' + BX'Y + C$

$D_B = AW$

$D_C = B(X + Y')$

$Z = BX'Y' + C$



7.7 Ασκήσεις για διαγωνίσματα

<u>Ομάδα Α'</u>

1. Βρείτε το bitwise αποτέλεσμα των λογικών πράξεων AND, OR και XOR των δύο 8-bit τελεστών 10011001 και 11000011.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

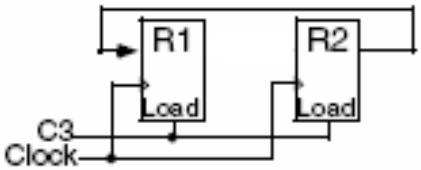
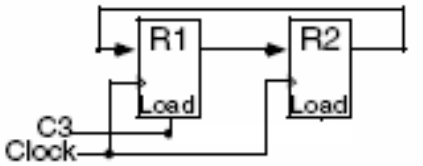
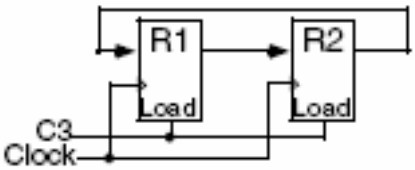
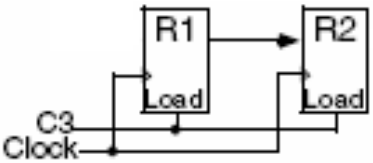
	Απαντήσεις
1.1	AND : 10111001 OR: 10001011 XOR : 10111010
1.2	AND : 10101001 OR: 10001001 XOR : 10101010
1.3	AND : 11011011 OR: 01011010 XOR : 10000001
1.4	AND : 10000001 OR: 11011011 XOR : 01011010

2. Σχεδιάστε το διάγραμμα του υλικού το οποίο υλοποιεί την πρόταση μεταφοράς καταχωρητή

C_3 : R2 ← R1, R1← R2

S1	S0	Register Operation
0	0	No chance
0	1	Complement output
1	0	Load parallel data
1	1	Clear register to 0

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
2.1	
2.2	
2.3	
2.4	

3. Ένα σύστημα έχει το ακόλουθο σύνολο από καταχωρητές μεταφοράς που υλοποιούνται χρησιμοποιώντας λεωφόρους:

C_a : R0 ← R1
C_b : R3 ← R1, R1← R4, R4← R0
C_c : R2 ← R3, R0 ← R2
C_d : R2 ← R4, R4← R2

Για κάθε καταχωρητή προορισμού βρείτε όλους τους καταχωρητές πηγής.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
3.1	R0 ← R1 R1 ← R4 R2 ← R3, R4 R3 ← R1 R4 ← R0, R2
3.2	R0 ← R1, R2 R1 ← R4 R2 ← R3, R4 R3 ← R1 R4 ← R0, R2
3.3	R0 ← R1 R1 ← R4 R2 ← R1, R4 R3 ← R3 R4 ← R1, R2
3.4	R0 ← R1, R2 R1 ← R3 R2 ← R1, R4 R3 ← R1 R4 ← R1, R2

4. Για το πιο πάνω σύστημα (Άσκηση 3) για κάθε καταχωρητή πηγής βρείτε όλους τους καταχωρητές προορισμού.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

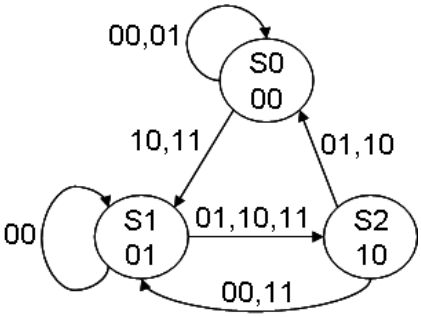
	Απαντήσεις
4.1	R0 → R4 R1 → R0, R3 R2 → R0 R3 → R2 R4 → R1, R2
4.2	R0 → R4 R1 → R3 R2 → R0, R2, R4 R3 → R2 R4 → R1, R2
4.3	R0 → R4 R1 → R0, R3 R2 → R0, R4 R3 → R2 R4 → R1, R2
4.4	R0 → R4 R1 → R0, R4 R2 → R0, R3 R3 → R2 R4 → R1, R2

5. Το περιεχόμενο ενός 4-bit καταχωρητή αρχικοποιείται σε 0101. Ο καταχωρητής κάνει shift οκτώ φορές στα δεξιά, με την ακολουθία 10110001 ως την σειριακή είσοδο. Το αριστερότερο bit της ακολουθίας εφαρμόζεται πρώτο. Ποιό είναι το περιεχόμενο του καταχωρητή μετά από κάθε shift?

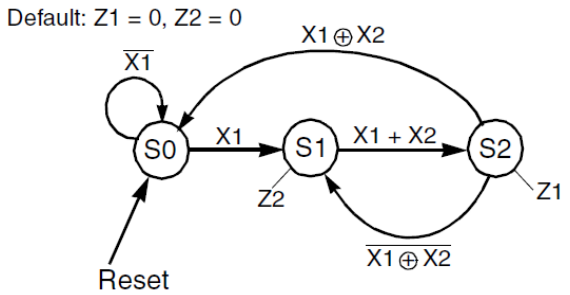
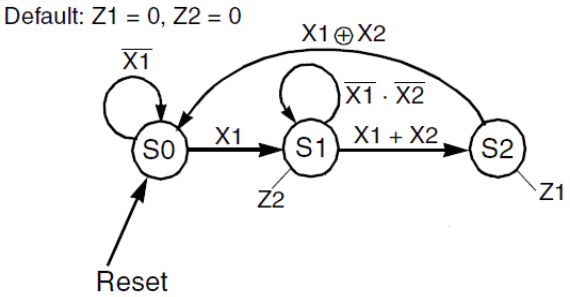
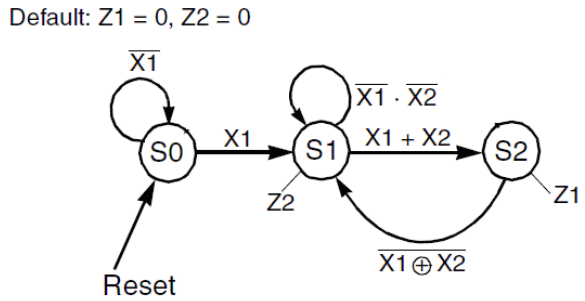
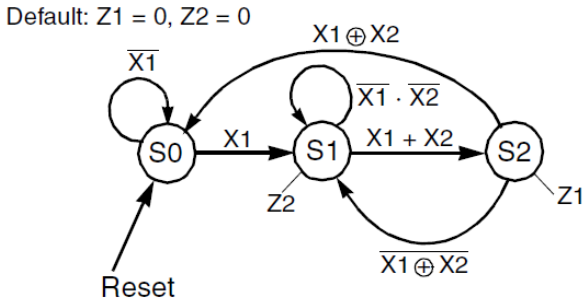
Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
5.1	0101, 1010, 0101, 1010, 1101, 0110, 0011, 0001, 1000
5.2	0101, 1010, 0101, 0010, 0001, 1000, 1100, 0110, 1011
5.3	0101, 1010, 0101, 1010, 0101, 1010, 0101, 1010, 0101
5.4	0101, 1010, 0101, 0010, 0101, 0110, 0011, 0001, 1000

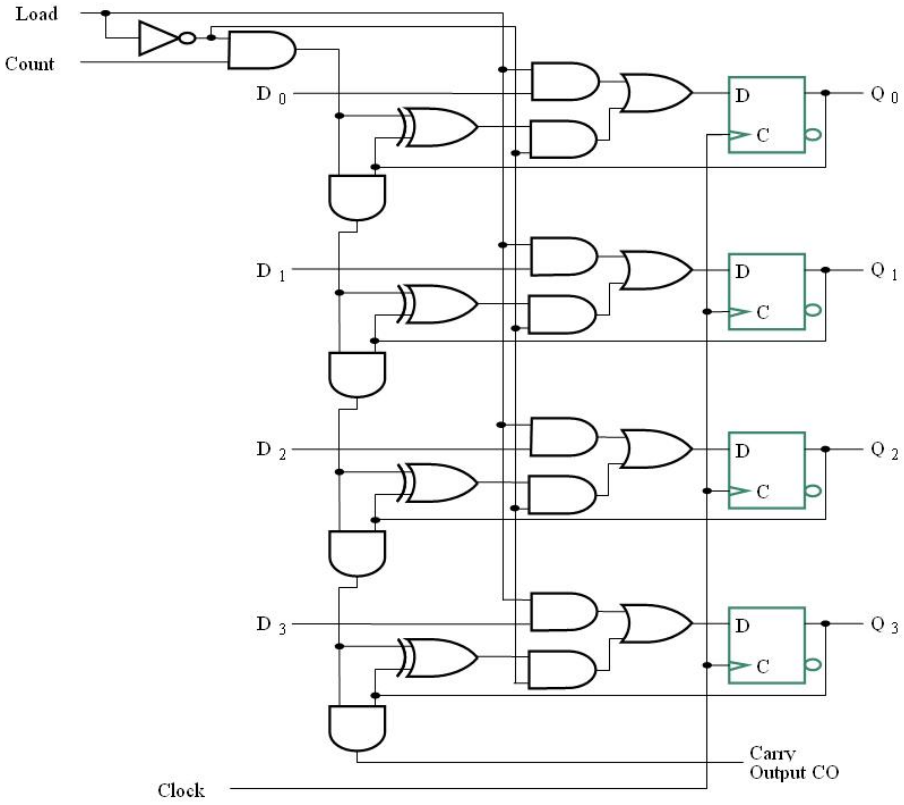
6. Πιο κάτω δίνεται ένα διάγραμμα καταστάσεων ενός ακολουθιακού κυκλώματος. Βρείτε το αντίστοιχο διάγραμμα μηχανής καταστάσεων, χρησιμοποιώντας ένα ελάχιστο αριθμό συμβολισμών. Οι είσοδοι του κυκλώματος στο κύκλωμα είναι X1 και X2, και οι έξοδοι είναι Z1 και Z2.



Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
6.1	
6.2	
6.3	
6.4	

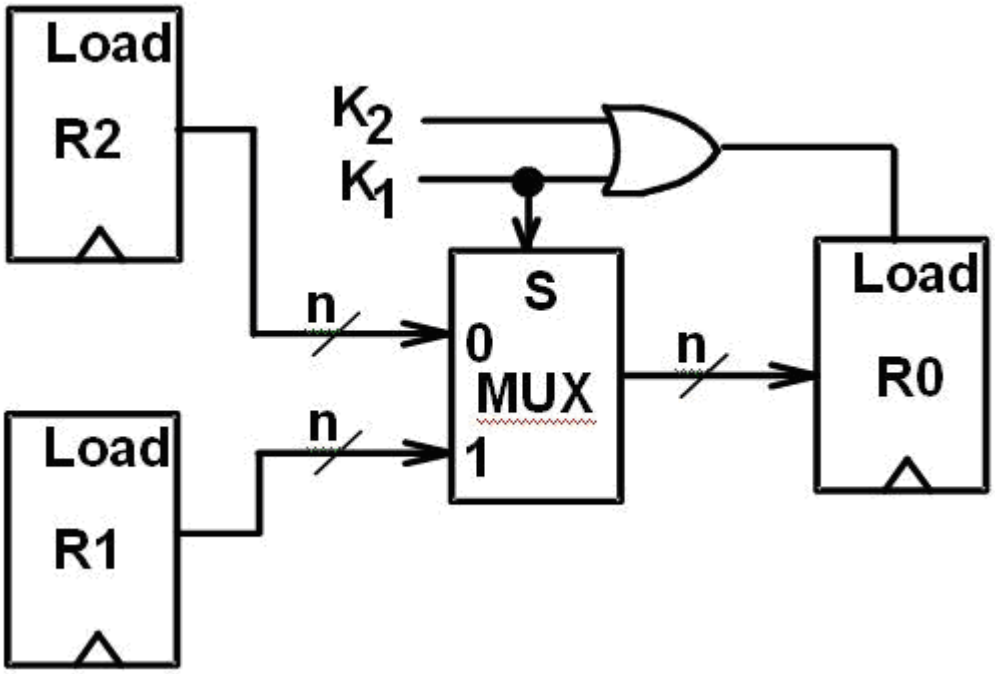
7. Πιο κάτω δίνεται το σχήμα ενός μετρητή με παράλληλο φόρτωμα (counter with parallel load). Βρείτε τον πίνακα λειτουργίας του.



Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις		
7.1	**LOAD**	**COUNT**	**ACTION**
	0	0	Load D
	0	1	Count Up Stored Value
	1	0	Hold Stored Value
	1	1	Hold Stored Value
7.2	**LOAD**	**COUNT**	**ACTION**
	0	0	Hold Stored Value
	0	1	Count Up Stored Value
	1	X	Load D
7.3	**LOAD**	**COUNT**	**ACTION**
	1	1	Hold Stored Value
	1	0	Count Up Stored Value
	1	X	Load D
7.4	**LOAD**	**COUNT**	**ACTION**
	0	0	Hold Stored Value
	0	1	Count Up Stored Value
	1	0	Load D
	1	1	Count Down Stored Value

8. Πιο κάτω δίνεται το κύκλωμα που αφορά τη μεταφορά δεδομένων σε λεωφόρους με τη χρήση πολυπλέκτη (multiplexer-based transfer). Βρείτε την ορθή εκτέλεση των εντολών.



Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
8.1	K1: R0 ← R1, και K2 K1: R0 ← R2
8.2	K1: R0 ←R2, και K2 K1': R0 ← R1
8.3	K2: R0 ← R1, και K2 K1': R0 ← R2
8.4	K1: R0 ← R1, και K2 K1': R0 ← R2

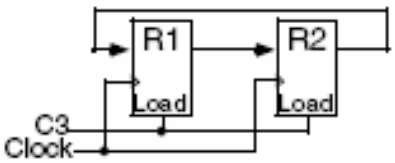
7.8 Λύσεις ασκήσεων για διαγωνίσματα

<u>Ομάδα Α'</u>

1.

1.4	AND : 10000001 OR: 11011011 XOR : 01011010

2.

2.3	

3.

3.2	R0 ← R1, R2 R1 ← R4 R2 ← R3, R4 R3 ← R1 R4 ← R0, R2

4.

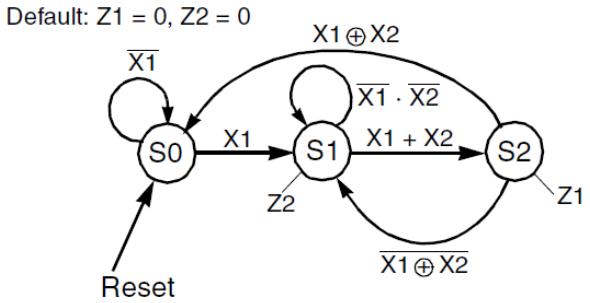
4.3	R0 → R4 R1 → R0, R3 R2 → R0, R4 R3 → R2 R4 → R1, R2

5.

5.1	0101, 1010, 0101, 1010, 1101, 0110, 0011, 0001, 1000

6.

6.4



7.

7.2

LOAD	COUNT	ACTION
0	0	Hold Stored Value
0	1	Count Up Stored Value
1	X	Load D

8.

8.4	K1: R0 ← R1, και K2 K1': R0 ← R2

Κεφάλαιο 8

Μνήμη

8.1 Εισαγωγή 176

8.2 Ορισμοί μνήμης

Οργάνωση Μνήμης 177

8.3 Random-Access Memory (RAM)

Write και Read πράξεις

Ιδιότητες της μνήμης 177

8.4 DRAM ολοκληρωμένα κυκλώματα 179

8.5 Ασκήσεις για διαγωνίσματα 179

8.6 Λύσεις ασκήσεων για διαγωνίσματα 183

8.1 Εισαγωγή

Το κεφάλαιο αυτό αναφέρεται στην μνήμη η οποία έχει δύο τύπους: την random-access memory (RAM) και την read-only memory (ROM). Και για τους δύο τύπους, εφαρμόζουμε μια διεύθυνση για να διαβάσουμε ή να γράψουμε σε αυτήν κάποια δεδομένα. Επιπλέον, οι read και write λειτουργίες έχουν καθορισμένα βήματα και σχετίζονται με χρονικές παραμέτρους, συμπεριλαμβανομένου του χρόνου πρόσβασης και του χρόνου του κύκλου για γράψιμο. Η μνήμη μπορεί να είναι είτε στατική είτε δυναμική και ασταθής ή αμετάβλητη. Εσωτερικά, ένα RAM chip αποτελείται από μια ένα πίνακα RAM cells, αποκωδικοποιητές, κύκλωμα εγγραφής, κύκλωμα για διάβασμα, και κύκλωμα εξόδου. Μετέπειτα, για γρηγορότερη πρόσβαση στην μνήμη έχουν αναπτυχθεί οι DRAM τύποι που είναι πιο γρήγοροι και προσφέρουν μια σύγχρονη διεπαφή που χρησιμοποιεί το ρολόι για να ελέγχει τις προσβάσεις στην μνήμη.

8.2 Ορισμοί μνήμης / Οργάνωση Μνήμης

1. Οι ακόλουθες μνήμες ορίζονται από τον αριθμό των λέξεων επί τον αριθμό των bits ανά λέξη. Πόσες γραμμές διευθύνσεων και γραμμές δεδομένων εισόδου-εξόδου χρειάζονται για την κάθε περίπτωση;

α) 48K x 8

β) 512K x 32

γ) 64M x 64

δ) 2G x 1

Απάντηση:

α) Γραμμές διευθύνσεων = 16 (26 x 210 = 216)

Γραμμές δεδομένων = 8

β) Γραμμές διευθύνσεων = 19 (29 x 210 = 219)

Γραμμές δεδομένων = 32

γ) Γραμμές διευθύνσεων = 26 (26 x 220 = 226)

Γραμμές δεδομένων = 64

δ) Γραμμές διευθύνσεων = 31 (21 x 230 = 231)

Γραμμές δεδομένων = 1

8.3 Random-Access Memory (RAM)/Write και Read πράξεις/Ιδιότητες της μνήμης

1. Ένα 64K x 16 RAM chip χρησιμοποιεί συμπίπτουσα αποκωδικοποίηση σπάζοντας τον εσωτερικό αποκωδικοποιητή (decoder) σε επιλογή γραμμής (row) και επιλογή στήλης (column).

α) Υποθέτοντας ότι ο RAM cell πίνακας είναι τετράγωνος, ποιό είναι το μέγεθος του κάθε αποκωδικοποιητή, και πόσες AND πύλες χρειάζονται για την αποκωδικοποίηση μιας διεύθυνσης;

β) Καθορίστε τη γραμμή και στήλη των γραμμών επιλογής οι οποίες είναι ενεργοποιημένες όταν η διεύθυνση εισόδου είναι το δυαδικό ισοδύναμο του $(32000)_{10}$.

Απάντηση:

Αριθμός των bits στον πίνακα = 2^{16} x 2^4 = 2^{20} = $2^{10} * 2^{10}$
Μέγεθος γραμμής του αποκωφικοποιητή = 2^{10}

α) Γραμμή αποκωδικοποιητή = 10 μέχρι 1024
AND πύλες = 2^{10} = 1024 (υποθέτοντας ότι έχουμε 1 level με πύλες με 10 inputs/gate)
Στήλες αποκωδικοποιητή = 6 μέχρι 64
AND πύλες = 2^6 = 64 (υποθέτοντας ότι έχουμε 1 level με πύλες με 6 inputs/gate)
Συνολικές AND πύλες που χρειάζονται = 1024 + 64 =1088

β) $(32000)_{10}$ = $(0111110100\ 000000)_2$, Row = 500, Column = 0

2. α) Πόσα 128K x 16 RAM chips χρειάζονται για την παροχή μιας μνήμης χωρητικότητας 2MB;
β) Πόσες γραμμές διευθύνσεων χρειάζονται για προσέγγιση 2MB? Πόσες από αυτές τις γραμμές είναι συνδεδεμένες στις διευθύνσεις εισόδων όλων των chips;
γ) Πόσες γραμμές πρέπει να αποκωδικοποιηθούν για την παραγωγή του chip επιλογής εισόδων; Ορίστε το μέγεθος του αποκωδικοποιητή.

Απάντηση:

α) 2 MB/128 K x 16 = 2MB/ 256 KB = 8

β) Με 2 byte/word
2MB/2B = 220 => Add Bits = 20
128K διευθύνσεις ανά chip συνεπάγονται 17 bits διευθύνσεις

γ) 3 γραμμές διεύθυνσης στον αποκωδικοποιητή
Χρήση 3-to-8-line αποκωδικοποιητή.

8.4 DRAM ολοκληρωμένα κυκλώματα

1. Ένα DRAM έχει 15 διευθύνσεις pins και το row address του είναι 1 bit πιο μεγάλο από το column address του. Πόσες διευθύνσεις, συνολικά, έχει το DRAM;

Απάντηση:

15 row pins + 14 column pins = 2^{29} = 512M addresses

2. Μια 1Gb DRAM χρησιμοποιεί 4-bit δεδομένα και έχει ίσο μέγεθος row και column διευθύνσεων. Πόσα address pins έχει το DRAM;

Απάντηση:

Με 4-bit δεδομένα το ο πίνακας περιέχει 230/22 = 228 λέξεις
=> Ο αριθμός των address pins είναι: 28/2 = 14.

8.5 Ασκήσεις για διαγωνίσματα

<u>Ομάδα Α'</u>

1. Η μνήμη 16K x 8 καθορίζεται από τον αριθμό των λέξεων επί τον αριθμό των bits ανά λέξη. Πόσες γραμμές διευθύνσεων και δεδομένα γραμμών εισόδου-εξόδου χρειάζονται;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
1.1	A = 11, D = 7
1.2	A = 15, D = 4
1.3	A = 14, D = 8
1.4	A = 14, D = 10

2. Δώστε τον αριθμό των bytes που φυλάγονται σε μια μνήμη 64M x 32.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
2.1	2^{28}
2.2	2^{14}
2.3	2^{16}
2.4	2^{36}

3. Μια 8M x 16 χρησιμοποιεί chips μνήμης 4M x 8. Βρείτε πόσα chips 4M x 8 χρειάζονται.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
3.1	2
3.2	8
3.3	6
3.4	4

4. Για την πιο πάνω μνήμη (Άσκηση 3) βρείτε τον αριθμό γραμμών διευθύνσεων και δεδομένων της 8M x16 μνήμης.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
4.1	22 γραμμές διευθύνσεων και 16 γραμμές δεδομένων
4.2	23 γραμμές διευθύνσεων και 14 γραμμές δεδομένων
4.3	23 γραμμές διευθύνσεων και 16 γραμμές δεδομένων
4.4	22 γραμμές διευθύνσεων και 14 γραμμές δεδομένων

5. Σε μια Synchronous DRAM το πλάτος του διαδρόμου δεδομένων είναι 1 λέξη (4 bytes), η συχνότητα λειτουργίας της είναι 200 MHz και ο χρόνος καθυστέρησης της 4 κύκλοι. Υπολογίστε το χρόνο διαβάσματος 8 λέξεων.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
5.1	50 ns
5.2	64 ns
5.3	32 ns
5.4	60 ns

6. Για την πιο πάνω μνήμη (Άσκηση 5) βρείτε το εύρος ζώνης της (Bandwidth).

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
6.1	500 Mbytes/sec
6.2	533 Mbytes/sec
6.3	64 Mbytes/sec
6.4	53 Mbytes/sec

7. Ένα 64K x 16 RAM chip χρησιμοποιεί συμπίπτουσα αποκωδικοποίηση χωρίζοντας τον εσωτερικό αποκωδικοποιητή σε γραμμές επιλογής και σε στήλες επιλογής. Καθορίστε τις γραμμές επιλογής σειράς και στήλης οι οποίες είναι ενεργές όταν η διεύθυνση εισόδου είναι το δυαδικό ανάλογο του αριθμού $(32000)_{10}$.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
7.1	Γραμμές = 500 Στήλες = 0
7.2	Γραμμές = 523 Στήλες = 90
7.3	Γραμμές = 501 Στήλες = 1
7.4	Γραμμές = 1000 Στήλες = 0

8. Ένα DRAM έχει 14 pins διευθυνσιοδότησης και η διεύθυνση σειράς του είναι 1 bit μεγαλύτερη από τη διεύθυνση στήλης του. Πόσες συνολικά διευθύνσεις έχει το DRAM.

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
8.1	512 M
8.2	64 M
8.3	128 M
8.4	1024 M

9. Μια 1Gb DRAM χρησιμοποιεί 4-bit δεδομένα και έχει ίσο μέγεθος row και column διευθύνσεων. Πόσα address pins έχει το DRAM;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
9.1	14
9.2	16
9.3	18
9.4	12

10. Ένα DRAM έχει διάστημα αναζωογόνησης 128 ms και έχει 4096 σειρές. Ποιο είναι το διάστημα μεταξύ των αναζωογονήσεων για τη συγκεκριμένη αναζωογόνηση;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
10.1	30.24 μs
10.2	31.25 μs
10.3	15.50 μs
10.4	40.25 μs

11. Για την πιο πάνω DRAM (Άσκηση 10) ποιός είναι ο ελάχιστος αριθμός pins διευθυνσιοδότησης που έχει το DRAM;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
11.1	10
11.2	9
11.3	12
11.4	11

8.6 Λύσεις ασκήσεων για διαγωνίσματα

<u>Ομάδα Α'</u>

1.

1.3	A = 14, D = 8

2.

2.1	2^{28}

3.

3.4	4

4.

4.3	23 γραμμές διευθύνσεων και 16 γραμμές δεδομένων

5.

5.4	60 ns

6.

6.2	533 Mbytes/sec

7.

7.1	Γραμμές = 500 Στήλες = 0

8.

8.3	128 M

9.

9.1	14

10.

10.2	31.25 μs

11.

11.3	12

Κεφάλαιο 9

Βασικές αρχές σχεδίασης υπολογιστών

9.1 Εισαγωγή 184

9.2 Διάδρομος Δεδομένων (datapath) 185

9.3 Αριθμητική/Λογική μονάδα

Αριθμητικό κύκλωμα

Λογικό κύκλωμα 185

9.4 Ολισθητής (Shifter)

Barrel Shifter 186

9.5 Αναπαράσταση διάδρομου δεδομένων

Μονάδα ελέγχου (control word) 187

9.6 Ασκήσεις για διαγωνίσματα 189

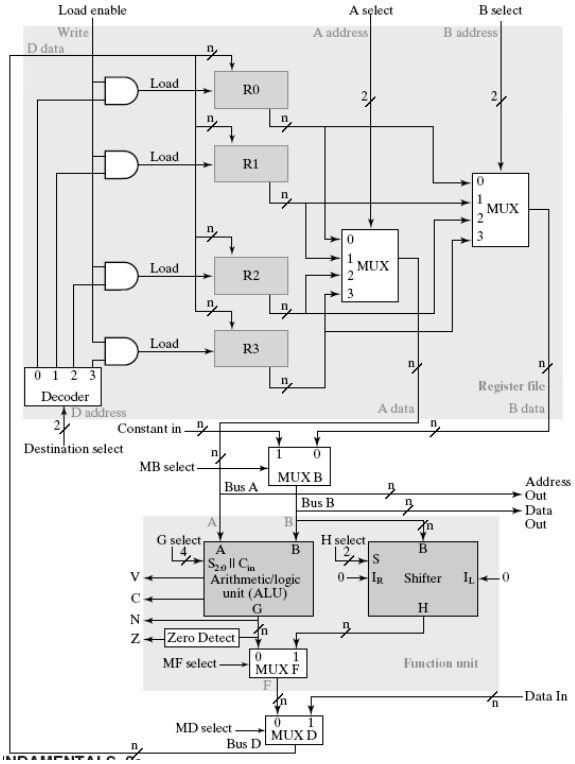
9.7 Λύσεις ασκήσεων για διαγωνίσματα 192

9.1 Εισαγωγή

Στο κεφάλαιο αυτό αρχικά παρουσιάζεται η έννοια των datapaths τα οποία χρησιμοποιούνται σε μικρολειτουργίες ενός υπολογιστή. Τα κύρια μέρη ενός datapath είναι τα register files, τα buses, οι αριθμητικές και λογικές μονάδες (ALU) και οι ολισθητές (shifters). Μετέπειτα, παρουσιάζεται η μονάδα ελέγχου (control word) η οποία παρέχει το μέσο για την οργάνωση του ελέγχου των μικρολειτουργιών που εκτελούνται από το datapath. Τέλος, εξετάζονται δύο διαφορετικά είδη σχεδίασης ελέγχου για προγραμματιστικά συστήματα τα οποία έχουν ως αποτέλεσμα μια πιο απλή αρχιτεκτονική του υπολογιστή.

9.2 Διάδρομος Δεδομένων (datapath)

1. Ένας διάδρομος δεδομένων που είναι παρόμοιος με αυτό του πιο κάτω σχήματος έχει 64 καταχωρητές. Πόσες γραμμές επιλογής χρειάζονται για κάθε ομάδα πολυπλεκτών και για τον αποκωδικοποιητή;



Απάντηση:

$\log_2 64 = 6$ γραμμές ανά πολυπλέκτη ή αποκωδικοποιητή

9.3 Αριθμητική/Λογική μονάδα / Αριθμητικό κύκλωμα / Λογικό κύκλωμα

1. Δίνεται μια 8-bit ALU με εξόδους F7 μέχρι το F0 και διαθέσιμα bits μεταφοράς (carries) C8 και C7, δείξτε τη λογική του κυκλώματος για την παραγωγή των σημάτων για τις τέσσερις καταστάσεις bits N(sign), Z (zero), V (overflow), και C (carry).

Απάντηση:

C = C8

V = C8 $\oplus$ C7

Z = $F7+F6+F5+F4+F3+F2+F1+F0$

N = F7

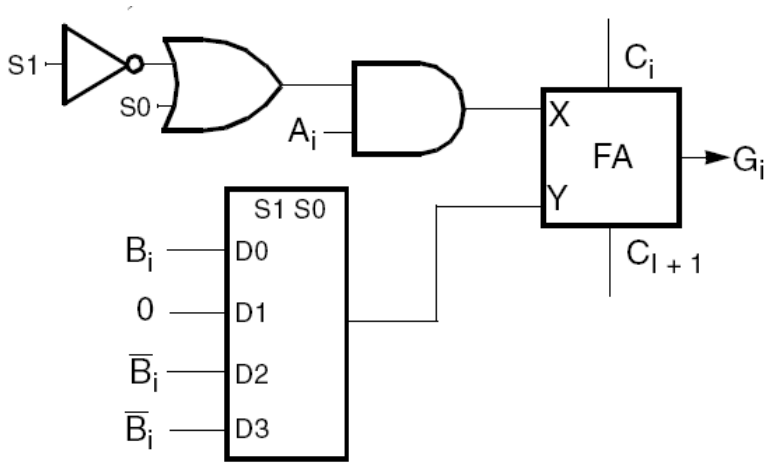
2. Σχεδιάστε ένα 4-bit αριθμητικό κύκλωμα, με δύο μεταβλητές επιλογής S1 και S0, οι οποίες παράγουν τις αριθμητικές λειτουργίες του πιο κάτω πίνακα. Σχεδιάστε το λογικό διάγραμμα για ένα τυπικό single-bit στάδιο και το LSB στάδιο.

S1	S0	Cin = 0	Cin = 1
0	0	F = A + B (add)	F = A + B + 1
0	1	F = A (transfer)	F = A + 1 (increment)
1	0	F = B’ (complement)	F = B’ + 1 (negate)
1	1	F = A + B’	F = A + B’ + 1 (subtract)

Απάντηση:

X = A S1’ + A S0

Y = B S1’ S0’ + B’ S1



9.4 Ολισθητής (Shifter) / Barrel Shifter

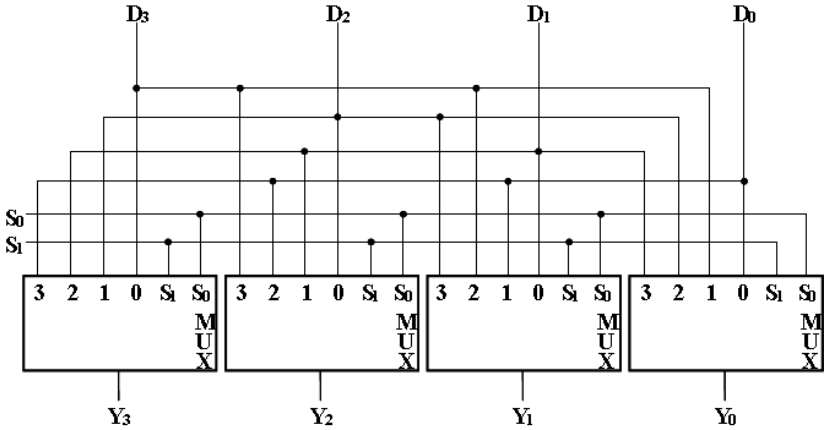
1. Βρείτε την έξοδο Y των 4-bit barrel shifter του σχήματος πιο κάτω για κάθε ένα από τα ακόλουθα bit πρότυπα που εφαρμόζονται στο S1, S0, D3, D2, D1, και D0.

α) 110101

β) 101011

γ) 011010

δ) 001101



Απάντηση:

α) 1010

β) 1110

γ) 0101

δ) 1101

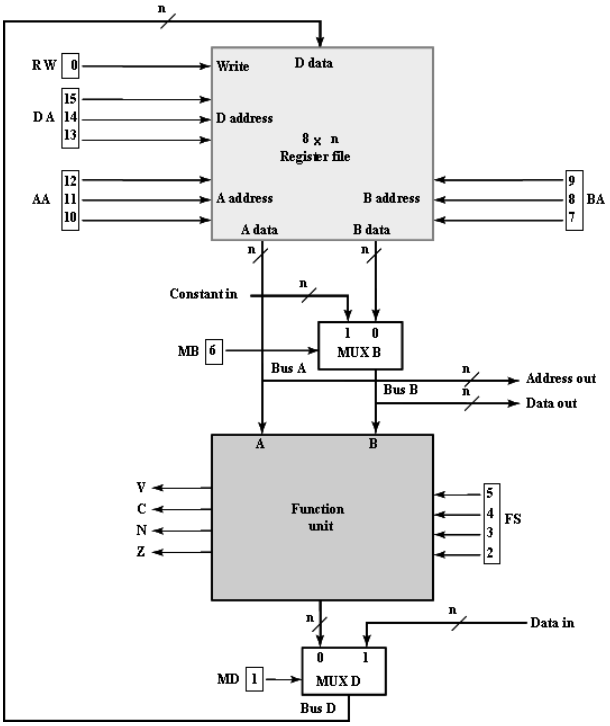
9.5 Αναπαράσταση διάδρομου δεδομένων / Μονάδα ελέγχου (control word)

1. Δίνεται η ακολουθία των 16-bit control words πιο κάτω για το datapath του πιο κάτω σχήματος, καθορίστε

α) την microoperation που εκτελείται και

β) την αλλαγή στα περιεχόμενα του καταχωρητή για κάθε control word (υποθέστε ότι οι καταχωρητές είναι 8-bit καταχωρητές και ότι, πριν την εκτέλεση μιας control word, περιέχουν την τιμή του αριθμού τους (π.χ. ο καταχωρητής R5 έχει την τιμή 05 σε δεκαεξαδική μορφή)). Υποθέστε ότι η Constant μεταβλητή έχει την τιμή 6 και η Data in έχει την τιμή 1B, και τα δύο σε δεκαεξαδική μορφή.

011 011 001 0 0010 0 1	R0	00000000
100 100 001 0 1001 0 1	R1	00100000
101 101 001 0 1010 0 1	R2	01000100
001 001 000 0 1011 0 1	R3	01000111
001 001 000 0 1011 0 1	R4	01010100
110 110 001 0 0101 0 1	R5	01001100
111 111 001 0 0101 0 1	R6	01000001
001 111 000 0 0000 0 1	R7	01001001



Απάντηση:

α) $R5 \leftarrow R4 \wedge R5$

R5 = 0000 0100

β) $R6 \leftarrow R2 + R4' + 1$

R6 = 1111 1110

γ) $R5 \leftarrow R0$

R5 = 0000 0000

δ) $R5 \leftarrow R0$

R5 = 0000 0000

ε) $R4 \leftarrow sr$ Constant

R4 = 0000 0011

ζ) $R3 \leftarrow$ Data in

R3 = 0001 1011

9.6 Ασκήσεις για διαγωνίσματα

Ομάδα Α'

1. Ένας ψηφιακός υπολογιστής έχει μονάδα μνήμης με 32-bit εντολές και ένα κατάλογο καταχωρητών με 32 καταχωρητές. Το σύνολο εντολών αποτελείται από 110 διαφορετικές πράξεις. Υπάρχει μόνο ένας τύπος μορφοποίησης πράξεων με ένα μέρος opcode, ένα κατάλογο διευθύνσεων των καταχωρητών και ένα άμεσο μέρος τελεστή. Κάθε εντολή είναι αποθηκευμένη σε μια λέξη της μνήμης.
Πόσα bits χρειάζονται για το opcode μέρος της εντολής;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
1.1	9 bits
1.2	7 bits
1.3	10 bits
1.4	20 bits

2. Για τον πιο πάνω ψηφιακό υπολογιστή (Άσκηση 1) πόσα bits χρειάζονται για το άμεσο μέρος της εντολής;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
2.1	15 bits
2.2	23 bits
2.3	20 bits
2.4	7 bits

3. Για τον πιο πάνω ψηφιακό υπολογιστή (Άσκηση 1) αν ο άμεσος τελεστής χρησιμοποιείται ως μια απρόσιμη διεύθυνση στη μνήμη, ποιος είναι ο μέγιστος αριθμός λέξεων που μπορούν να διευθυνσιοδοτηθούν στη μνήμη;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
3.1	2^{20}
3.2	2^{30}
3.3	2^{10}
3.4	2^{40}

4. Για τον πιο πάνω ψηφιακό υπολογιστή (Άσκηση 1) αν ο άμεσος τελεστής χρησιμοποιείται ως μια απρόσιμη διεύθυνση στη μνήμη, ποιες είναι οι ελάχιστες και οι μέγιστες τιμές προσημασμένων ως συμπλήρωμα του δύο αριθμών που μπορεί να αναπαραστήσει ο άμεσος τελεστής;

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
4.1	-2^3 εώς $2^3 - 1$
4.2	-2^9 εώς $2^9 - 1$
4.3	-2^{19} εώς $2^{19} - 1$
4.4	-2^{20} εώς $2^{20} - 1$

5. Δεδομένης μιας 8-bit ALU με εξόδους F_7 έως F_0 και διαθέσιμα κρατούμενα C_8 και C_7 βρείτε το λογικό κύκλωμα το οποίο ενεργοποιεί τα σήματα για τα τέσσερα bits κατάστασης N(πρόσημο), Z(μηδέν), V(υπερχείλιση) και C(κρατούμενο).

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
5.1	C = C_8 V = $C_8 \oplus C_7$ Z = $F_3+F_2+F_1+F_0$ N = $F_7+F_6+F_5+F_4$
5.2	C = C_8 V = C_8C_7 Z = $(F_7+F_6+F_5+F_4+F_3+F_2+F_1+F_0)'$ N = F_7
5.3	C = C_7 V = $C_8 \oplus C_7$ Z = $F_7+F_6+F_5+F_4+F_3+F_2+F_1+F_0$ N = F_7
5.4	C = C_8 V = $C_8 \oplus C_7$ Z = $(F_7+F_6+F_5+F_4+F_3+F_2+F_1+F_0)'$ N = F_7

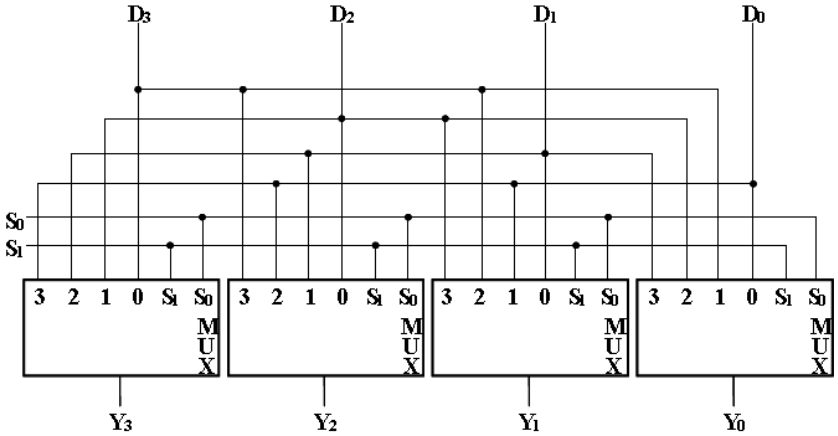
6. Βρείτε τις εξισώσεις του λογικού κυκλώματος το οποίο έχει δύο μεταβλητές επιλογής S_1 και S_0 και ενεργοποιεί τις πιο κάτω αριθμητικές πράξεις:

S_1S_0	C_{in} = 0	C_{in} = 1
00	F = A + B (πρόσθεση)	F = A + B + 1
01	F = A (μετακίνηση)	F = A + 1(αύξηση)
10	F = B’ (συμπλήρωμα)	F = B’ + 1(άρνηση)
11	F = A + B’	F = A + B’ + 1 (αφαίρεση)

Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
6.1	X = A S_1’ + A S_0 Y = B S_1’ S_0’ + B’S_1
6.2	X = A S_1’ + S_0 Y = B S_1’ S_0’ + S_1
6.3	X = A S_1 + A S_0’ Y = B S_1 S_0’ + BS_1
6.4	X = A S_1’ S_0 Y = B S_1’ S_0’ + B’S_1

7. Βρείτε την έξοδο Y των 4-bit barrel shifter του σχήματος πιο κάτω για το 110101 bit πρότυπο που εφαρμόζονται στο S1, S0, D3, D2, D1, και D0.



Επιλέξτε/ κυκλώστε την ορθή απάντηση:

	Απαντήσεις
7.1	1110
7.2	1010
7.3	0101
7.4	1101

9.7 Λύσεις ασκήσεων για διαγωνίσματα

<u>Ομάδα Α'</u>

1.

1.2	7 bits

2.

2.3	20 bits

3.

3.1	2^{20}

4.

4.3	-2^{19} εώς $2^{19} - 1$

5.

5.4	C = C_8 V = $C_8 \oplus C_7$ Z = $(F_7+F_6+F_5+F_4+F_3+F_2+F_1+F_0)'$ N = F_7

6.

6.1	X = A S_1' + A S_0 Y = B S_1' S_0' + B'S_1

7.

7.2	1010

Κεφάλαιο 10

Συμπεράσματα

10.1 Γενικά Συμπεράσματα 193
10.2 Μελλοντικές Εργασίες 194

10.1 Γενικά Συμπεράσματα

Η εργασία αυτή είχε ως στόχο την ανάπτυξη εκπαιδευτικού υλικού για το μάθημα των Ψηφιακών Συστημάτων. Κατά την διάρκεια της ανάπτυξης του υλικού αυτού παρατηρήθηκε ότι εκτός από τις ενημερωμένες σημειώσεις που έπρεπε να έχουν οι φοιτητές έπρεπε να γίνει και επιλογή κάποιων ασκήσεων των οποίων έπρεπε να επιλυθούν για να μπορεί ο φοιτητής να εμπεδώνει καλύτερα την ύλη κάθε ενότητας και να κάνει κάποια πρακτική εφαρμογή των γνώσεων αυτών. Επιπλέον, για περαιτέρω ευκολία των φοιτητών οι ασκήσεις αυτές διαχωρίστηκαν στις διάφορες υπό ενότητες του κάθε κεφαλαίου για καλύτερη κατηγοριοποίηση. Επίσης, για να είναι πλήρως αυτό το υλικό δημιουργήθηκαν και κάποιες ασκήσεις διαγωνισμάτων πολλαπλής επιλογής με τις οποίες ο φοιτητής θα μπορεί να δει κατά πόσο κατανόησε σωστά την ύλη κάποιου κεφαλαίου.

Έτσι, ο φοιτητής αφού θα του παρέχονται για κάθε ενότητα τόσο οι ενημερωμένες σημειώσεις όσο και οι ασκήσεις που αντιστοιχούν στο κάθε κεφάλαιο θα μπορεί να κατανοήσει τις διάφορες έννοιες και να εμπεδώσει καλύτερα την ύλη του μαθήματος ούτως ώστε στο τέλος κάθε κεφαλαίου να είναι έτοιμος να αξιολογηθεί από τα διαγωνίσματα και να διαπιστώσει πόσο καλά προετοιμασμένος είναι για το κεφάλαιο αυτό ούτως ώστε να μπορεί να διορθώσει τυχόν λάθη του μέχρι την τελική εξέταση του μαθήματος.

Επιπλέον, με την εργασία αυτή θα είναι πιο εύκολο να εξοικειωθεί με τα ψηφιακά συστήματα και την λογική τους και να έχει μια πλήρη εικόνα για τις αρχές σχεδίασης του ηλεκτρονικού υπολογιστή, όπως τον γνωρίζουμε με τη σημερινή του μορφή ούτως ώστε αν τον ενδιαφέρει να έχει την ευκαιρία για περαιτέρω εμβάθυνση στις γνώσεις αυτές. Επίσης, με το μάθημα αυτό θα αποκτήσει τις βασικές γνώσεις ούτως ώστε να μπορεί να σχεδιάσει και να καλύψει τις ανάγκες οποιουδήποτε συστήματος προχωρώντας μέχρι και στα ενσωματωμένα συστήματα τα οποία έχουν συμβάλει σε σημαντικό βαθμό στη βελτίωση της καθημερινότητάς μας.

Τέλος, με την βοήθεια της VHDL που διδάσκεται στο εργαστήριο του μαθήματος αυτού, οι φοιτητές θα μπορούν να υλοποιήσουν το hardware που επιθυμούν σε software για δοκιμή και μετά να προχωρήσουν στην κατασκευή του πραγματικού συστήματος. Έτσι θα υπάρχει χαμηλότερο κόστος σε υλικό και θα μπορούν να βεβαιώνονται πλήρως ότι θα δουλεύει ορθά επιτυγχάνοντας έτσι και την πιο γρήγορη παραγωγή του συστήματος που είναι ένας αρκετά σημαντικός παράγοντας.

10.2 Μελλοντικές Εργασίες

Λόγω του ότι η διδακτέα ύλη αλλάζει, καθώς αναπτύσσεται και η τεχνολογία, τόσο οι σημειώσεις του μαθήματος όσο και οι ασκήσεις και τα διαγωνίσματα θα πρέπει να ανανεώνονται. Έτσι θα μπορούσε κάποιος να ανανεώσει τις σημειώσεις του μαθήματος και να επιλύσει περαιτέρω ασκήσεις για το κάθε ανανεωμένο κεφάλαιο ανανεώνοντας παράλληλα και τα διαγωνίσματα κάθε κεφαλαίου. Έτσι οι φοιτητές του μαθήματος των Ψηφιακών συστημάτων θα μπορούν να έχουν ένα ολοκληρωμένο και ενημερωμένο υλικό για να χρησιμοποιούν στο μάθημα.

Επιπλέον, το μάθημα των Ψηφιακών Συστημάτων αποτελείται τόσο από το θεωρητικό μέρος όσο και από το πρακτικό μέρος (εργαστήριο). Η εργασία αυτή και το υλικό που δημιουργήθηκε αφορούν μόνο το θεωρητικό μέρος του μαθήματος. Έτσι, μια μελλοντική εργασία που θα μπορούσε να υλοποιηθεί θα ήταν η δημιουργία υλικού διδασκαλίας και η υλοποίηση διαφόρων πειραμάτων στα διάφορα εργαλεία που διατίθενται ούτως ώστε να καλυφτεί πλήρως και το πρακτικό μέρος του μαθήματος.

Τέλος, αφού το μάθημα ασχολείται με την ανάλυση, σχεδίαση και κατασκευή ψηφιακών κυκλωμάτων αλλά και διαφόρων συστημάτων γενικότερα θα μπορούσε σε μια μελλοντική εργασία να χρησιμοποιηθούν κάποια εργαλεία όπως την VHDL για σχεδίαση ψηφιακών κυκλωμάτων σε software και όταν δοκιμαστούν εκτενώς για μεγάλη ποικιλία σεναρίων να ακολουθήσει η υλοποίηση τους σε πλακέτες. Έτσι θα μπορούν να παρουσιαστούν στους φοιτητές που θα παρακολουθούν το μάθημα όλα τα στάδια μέχρι να γίνει η κατασκευή του συστήματος ούτως ώστε να τους κινήσει περαιτέρω το ενδιαφέρον τόσο για το μάθημα όσο και για περαιτέρω ενασχόληση με τα εργαλεία αυτά. Για παράδειγμα, θα μπορούσε να χρησιμοποιηθούν ενσωματωμένα συστήματα όπως την σειρά Arduino τα οποία είναι εύκολα στον προγραμματισμό και έτσι θα μπορούσαν να δουν και τους περιορισμούς ενός ενσωματωμένου συστήματος.

Βιβλιογραφία

[1] M. Morris Mano and Charles R. Kime, *Logic and Computer Design Funtamentals* (Fourth Edition), Pearson Prentice Hall, 2008.

[2] Παναγιώτης Λιναρδής, *Ψηφιακή Σχεδίαση Ι,* Εκδοτική Ε.Π.Ε, 2001.

[3] Α. Ν. Σκορδάς, *Ψηφιακή Σχεδίαση ΙΙ,* Ε.Α.Π, 2003

[4] M. Morris Mano, *Ψηφιακή Σχεδίαση,* Τεχνικό Επιμελητήριο Ελλάδος, 1986

[5] Donald P Leach and Albert Paul Malvino, *Digital Principles & Applications* (Sixth Edition), McGraw Hill, 2006

[6] John F. Wakerly, *Digital Design: Principles and Practices* (Fourth Edition), Prentice Hall, 2000

[7] Wayne Wolf, *Computers as Components: Principles of Embedded Computing System Design* (Second Edition), Morgan Kaufmann, 2006

[8] Donald P Leach and Albert Paul Malvino, *Ψηφιακά ηλεκτρονικά – Θεωρία και εφαρμογές*, (πέμπτη έκδοση), Α. Τζιόλα Ε., (1996)

[9] Charles H. Roth, *Fundamentals of Logic Design* (Fifth Edition), Thomson Learning, 2001

[10] Paul F. Merrill, Kathy Hammons, Bret R. Vincent, Peter L. Reynolds and Larry B. Christensen, *Computers in Education* (Third Edition), Prentice Hall, 1996

[11] http://www.arduino.cc/

Παράρτημα Α

Στην σελίδα αυτή υπάρχει το CD που αφορά την συγκεκριμένη διπλωματική εργασία. Περιέχει τόσο την εργασία αυτή όσο και όλο το υλικό που έχει δημιουργηθεί για την εργασία αυτή, συμπεριλαμβανομένου των σημειώσεων, των ασκήσεων και των διαγωνισμάτων.